

УТВЕРЖДЕН
ГАВЛ.431260.107 Д-ЛУ

МИКРОСХЕМА ИНТЕГРАЛЬНАЯ
Н5503ХМ1-107 АЕЯР.431260.159 ТУ
КАРТА ЗАКАЗА
ГАВЛ.431260.107 Д

Инд. № подлин	Подпись и дата
Взаим. инв. №	Инд. № дубл.
Подпись и дата	Подпись и дата

**КОНТРОЛЬНЫЙ
ЭКЗЕМПЛЯР**

Перв. примен.
Справка №

1 ОБЩИЕ СВЕДЕНИЯ

1.1 Регистрационный номер карты заказа - 107.

1.2 Обозначение микросхемы интегральной (далее микросхемы) в конструкторской документации:

Микросхема H5503XM1-107 АЕЯР.431260.159 ТУ.

1.3 Обозначение машинного носителя с результатами проектирования (МНРП) ГАВЛ.431260.107 Д1.

Контрольные суммы обязательных файлов на МНРП:

- а) STR-файл Структурное описание проекта БИС 15512
- б) SOU-файл Описание топологии переменного слоя 43060
- в) 000-файл Описание тестовой последовательности 54173
- г) PIN-файл Описание внешних выводов 31949

1.4 Состав, нумерация, обозначение и назначение задействованных выводов должны соответствовать таблице 1.

1.5 В настоящем экземпляре карты заказа в таблице 2 тесты с 51 по 1489 элементарную проверку включительно не распечатаны. Полное описание тестовой последовательности представлено в 000 -файле на МНРП.

1.6 Корпус H09.28-1В.

Подпись и дата	Изн. № дубл.	Подпись и дата
Изн. № подлин.	Взаим. шив. №	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата
Разработал		Коняхин		03.03.05
Проверил		Денисов		03.03.05
Н.контроль		Сидорина		
Утвердил		Денисов		03.03.05

ГАВЛ.431260.107 Д

Микросхема интегральная
H5503XM1-107

Карта заказа

Литера	Лист	Листов
	2	16

2 ТЕХНИЧЕСКОЕ ОПИСАНИЕ

2.1 Наименование микросхемы

Микросхема драйвера трансформаторной развязки (ДТР).

2.2 Функциональное назначение микросхемы

Микросхема предназначена для работы в качестве генератора, запитывающего первичную обмотку трансформатора гальванической развязки для управления одним или двумя мощными полевыми транзисторами.

2.3 Описание структурной схемы, режимов и временных диаграмм работы ДТР приведено в приложении А.

2.4 ДТР должен удовлетворять требованиям технических условий АЕЯР.431260.159 ТУ (далее по тексту – ТУ) с дополнениями и уточнениями, изложенными в настоящей карте заказа.

2.4.1 Общее количество задействованных выводов ДТР – 28.

В графе "нагрузка" символы "R" указывают выводы, к которым должны быть подключены нагрузочные резисторы во время тестовой проверки работоспособности микросхемы.

Состав и нумерация общего, питающего и незадействованных выводов:

номер общего вывода 14
номер питающего вывода 28
номера незадействованных выводовотсутствуют

2.5 Микросхема должна выполнять тестовую последовательность элементарных проверок (ТПЭП), представленную в таблице 2, в режимах и условиях, приведенных в ТУ и в настоящей карте заказа.

2.5.1 ТПЭП предназначена для проверки функций и параметров микросхемы. Элементарные проверки для измерения статических параметров (токи потребления, выходные напряжения и токи утечки) определяются измерительной системой автоматически при выполнении функционального контроля микросхемы.

Изм	Лист	№ документа	Подпись	Дата
Изм	Лист	№ документа	Подпись	Дата

Изм	Лист	№ документа	Подпись	Дата	Г АВЛ.431260.107 Д	Лист
						3

2.5.2 ТПЭП представляет собой набор пронумерованных строк. Строки начинаются с номера, который соответствует номеру элементарной проверки (ЭП). Если некоторая элементарная проверка выполняется более одного раза подряд, то номер следующей строки увеличивается на число повторений этой элементарной проверки. Каждая строка определяет состояния всех (кроме общих, питающих и неиспользуемых) выводов проверяемой микросхемы в течение одной элементарной проверки, а каждый столбец - состояние одного вывода в течение всех элементарных проверок.

2.5.3 Общий порядок выполнения одной элементарной проверки:

- определить "входы" и "выходы" среди выводов микросхемы в нулевой момент времени относительно начала элементарной проверки,
- переключить потенциальные и импульсные "входы" в соответствии с установленными для них задержками и длительностями;
- проверить "выходы" с установленными задержками относительно начала элементарной проверки.

Инд. № подлин	Подпись и дата		Инд. № дубл.	Подпись и дата		
Инд. № подлин	Взаим. инв. №		Инд. № дубл.	Взаим. инв. №		
Инд. № подлин	Подпись и дата		Инд. № дубл.	Подпись и дата		
Изм	Лист	№ документа	Подпись	Дата	Г АВЛ.431260.107 Д	Лист
						4

Таблица 1.

Выводы		Используемые состояния		Нагрузка	Назначение
Но-мер	Условное обозначение	Вход	Выход		
1	CLR	10			Вход начальной инициализации с резистором доопределения до высокого уровня с номиналом 12 - 26 кОм
2	D4	10			Вход данных 4-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
3	D5	10			Вход данных 5-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
4	D6	10			Вход данных 6-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
5	D7	10			Вход данных 7-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
6	A7		HLZ	R	Выход А 7-го канала
7	B7		HLZ	R	Выход В 7-го канала
8	A6		HLZ	R	Выход А 6-го канала
9	B6		HLZ	R	Выход В 6-го канала
10	A5		HLZ	R	Выход А 5-го канала
11	B5		HLZ	R	Выход В 5-го канала
12	A4		HLZ	R	Выход А 4-го канала
13	B4		HLZ	R	Выход В 4-го канала
14	GND				Вывод «Общий»
15	OFREQ	10	HLZ		Выход генератора частоты
16	B3		HLZ	R	Выход В 3-го канала
17	A3		HLZ	R	Выход А 3-го канала
18	B2		HLZ	R	Выход В 3-го канала
19	A2		HLZ	R	Выход А 3-го канала
20	B1		HLZ	R	Выход В 3-го канала
21	A1		HLZ	R	Выход А 3-го канала
22	B0		HLZ	R	Выход В 3-го канала
23	A0		HLZ	R	Выход А 3-го канала
24	D0	10			Вход данных 0-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
25	D1	10			Вход данных 1-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
26	D2	10			Вход данных 2-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
27	D3	10			Вход данных 3-го канала с резистором доопределения до низкого уровня с номиналом 25 - 55 кОм
28	UCC				Вывод "Питание"
ГЛАВЛ.431260.107 Д					
					Лист
					5
Изм	Лист	№ документа	Подпись	Дата	

Подпись и дата



Инов. № дубл.

Взаим. инв. №

Подпись и дата

Инов. № подлин

2.5.4. В течение одной элементарной проверки состояние любого вывода представляют одним из следующих условных символов :

- "0" - вход, низкий уровень напряжения;
- "1" - вход, высокий уровень напряжения;
- "-" - вход, импульсное напряжение типа ();
- "+" - вход, импульсное напряжение типа ();
- "X" - выход, непроверяемый;
- "L" - выход, низкий уровень напряжения;
- "H" - выход, высокий уровень напряжения;
- "Z" - выход, непроверяемое высокоимпедансное состояние;
- "R" - выход, высокоимпедансное состояние, высокий уровень напряжения за счет нагрузочного резистора.

2.5.5. Динамические параметры "ЭП"

Период "ЭП" задан абсолютным значением в секундах, а остальные параметры - в процентах от периода "ЭП":

минимальный период, с 1*1E-6
 задержка для проверки выходов 90%.

2.5.6. Количество "ЭП" в тестовой последовательности 1531.

Ив. № подлин	Подпись и дата
Взаим. инв. №	Ив. № дубл.
Подпись и дата	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.107 Д	Лист
						6

Продолжение таблицы 2

Номера элементарных проверок	Номера и состояния выводов микросхемы
	11111111122222222 12345678901235678901234567

1490> 10000LLLLLLLLL1LLLLLLLLL0000;
 1491> 10000LLLLLLLLL0LLLLLLLLL0000;
 1492> 10000LLLLLLLLL0LLLLLLLLL0000;
 1493> 10000LLLLLLLLL1LLLLLLLLL0000;
 1494> 10000LLLLLLLLL1LLLLLLLLL0000;
 1495> 10000LLLLLLLLL0LLLLLLLLL0000;
 1496> 10000LLLLLLLLL0LLLLLLLLL0000;
 1497> 10000LLLLLLLLL1LLLLLLLLL0000;
 1498> 10000LLLLLLLLL1LLLLLLLLL0000;
 1499> 10000LLLLLLLLL0LLLLLLLLL0000;
 1500> 10000LLLLLLLLL0LLLLLLLLL0000;
 1501> 10000LLLLLLLLL1LLLLLLLLL0000;
 1502> 10000LLLLLLLLL1LLLLLLLLL0000;
 1503> 10000LLLLLLLLL0LLLLLLLLL0000;
 1504> 10000LLLLLLLLL0LLLLLLLLL0000;
 1505> 10000LLLLLLLLL1LLLLLLLLL0000;
 1506> 10000LLLLLLLLL1LLLLLLLLL0000;
 1507> 10000LLLLLLLLL0LLLLLLLLL0000;
 1508> 10000LLLLLLLLL0LLLLLLLLL0000;
 1509> 10000LLLLLLLLL1LLLLLLLLL0000;
 1510> 10000LLLLLLLLL1LLLLLLLLL0000;
 1511> 10000LLLLLLLLL0LLLLLLLLL0000;
 1512> 10000LLLLLLLLL0LLLLLLLLL0000;
 1513> 10000LLLLLLLLL1LLLLLLLLL0000;
 1514> 10000LLLLLLLLL1LLLLLLLLL0000;
 1515> 10000LLLLLLLLL0LLLLLLLLL0000;
 1516> 10000LLLLLLLLL0LLLLLLLLL0000;
 1517> 10000LLLLLLLLL1LLLLLLLLL0000;
 1518> 10000LLLLLLLLL1LLLLLLLLL0000;
 1519> 10000LLLLLLLLL0LLLLLLLLL0000;
 1520> 10000LLLLLLLLL0LLLLLLLLL0000;
 1521> 10000LLLLLLLLL1LLLLLLLLL0000;
 1522> 10000LLLLLLLLL1LLLLLLLLL0000;
 1523> 10000LLLLLLLLL0LLLLLLLLL0000;
 1524> 10000LLLLLLLLL0LLLLLLLLL0000;
 1525> 10000LLLLLLLLL1LLLLLLLLL0000;
 1526> 10000LLLLLLLLL1LLLLLLLLL0000;
 1527> 10000LLLLLLLLL0LLLLLLLLL0000;
 1528> 10000LLLLLLLLL0LLLLLLLLL0000;
 1529> 10000LLLLLLLLL1LLLLLLLLL0000;
 1530> 10000LLLLLLLLL1LLLLLLLLL0000;

Изн. № подлин	Подпись и дата	Взаим. инв. №	Изн. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.107 Д

3 Электрические параметры и режимы

3.1 Электрические параметры микросхемы, режимы и условия их измерений должны соответствовать ТУ.

3.2 Контроль качества микросхемы выполнять по ТУ в режимах и условиях, указанных в Таблице норм ГАВЛ.431260.017 ТБ с дополнениями и уточнениями, приведенными в настоящем разделе.

3.2.1 Функциональный контроль выполнять в соответствии с таблицей 2.

При функциональном контроле высокий уровень компарирования на выводе 15, реализованном на элементе с пониженной нагрузочной способностью, установить равным 4000мВ при повышенном напряжении питания и равным 3000мВ при пониженном напряжении питания.

3.2.2 Измерение выходного напряжения низкого уровня (U_{OL}) и высокого уровня (U_{OH}) микросхемы выполнять в соответствии с Таблицей 2 по методике, приведенной в ТУ.

Измерение выходных напряжений на выводе 15, реализованном на элементе с пониженной нагрузочной способностью, выполнять при токе нагрузки 0,08мА в соответствии с Таблицей 2 по методике, приведенной в ТУ.

3.2.3 Ток потребления (I_{CC}) измерять на "ЭП"17 и 18.

3.2.4 Измерение токов утечки I_{LIL} и I_{LIH} по входу 01, имеющим внутренний резистор доопределения до высокого уровня, выполнять на любой элементарной проверке при нормальных условиях в диапазоне 610...207 мкА, соответствующем номиналу резистора 9 – 26 кОм и в диапазоне 976 ... 129 мкА, соответствующем номиналу резистора 5,6 – 42 кОм при крайних значениях температур.

Измерение токов утечки I_{LIL} и I_{LIH} по входам 02 – 05, 24 - 27 имеющим внутренние резисторы доопределения до низкого уровня, выполнять на любой элементарной проверке при нормальных условиях в диапазоне 100...240 мкА, соответствующем номиналу резистора 55 – 23 кОм и в диапазоне 63...385 мкА, соответствующем номиналу резистора 87 – 14,3 кОм при крайних значениях температур.

3.2.5 Измерение выходных токов (I_{OZL} , I_{OZH}) на выводах, которые находятся в состоянии "выключено" при напряжениях низкого и высокого уровня выполнять на любой элементарной проверке в соответствии с Таблицей 2 по методике, приведенной в ТУ.

3.2.6 Временные параметры сигналов на выходах микросхемы не измерять.

Подпись и дата	
Инв. № дубл.	
Взаим. инв. №	
Подпись и дата	
Инв. № подлин	

					ГАВЛ.431260.107 Д	Лист
						9
Изм	Лист	№ документа	Подпись	Дата		

3.3. Испытания микросхемы на воздействие повышенной рабочей температуры среды, пониженного атмосферного давления, акустического шума, инея и росы, безотказность, долговечность, вибростойкость, граничные испытания, влагоустойчивость и электротермотренировки (ЭТТ) проводить по методике, приведенной в ТУ.

3.4 До освоения в серийном производстве приемку и отгрузку микросхемы проводить по результатам приемно-сдаточных испытаний в соответствии с настоящей картой заказа и ТУ.

3.5. В соответствии с РД 11 0755-90 допускается проведение ускоренных испытаний на безотказность и долговечность.

Инд. № подлин	Подпись и дата				Инд. № дубл.	Подпись и дата				Инд. № инв. №	Подпись и дата				Инд. № дубл.	Подпись и дата			
Изм	Лист	№ документа	Подпись	Дата	Г АВЛ.431260.107 Д										Лист				
															10				

4 ГАРАНТИИ ЗАКАЗЧИКА

Заказчик гарантирует:

- полноту технического описания структурной схемы и режимов (включая временные диаграммы) работы микросхемы, представленных в данном документе;
- взаимное соответствие данного документа, электрических схем и результатов проектирования на магнитном носителе;
- соответствие топологической информации требованиям конструктивно-технологических ограничений базового кристалла;
- работоспособность микросхемы, подтверждённую расчётным путём с учётом параметров топологии и разброса электрофизических характеристик.

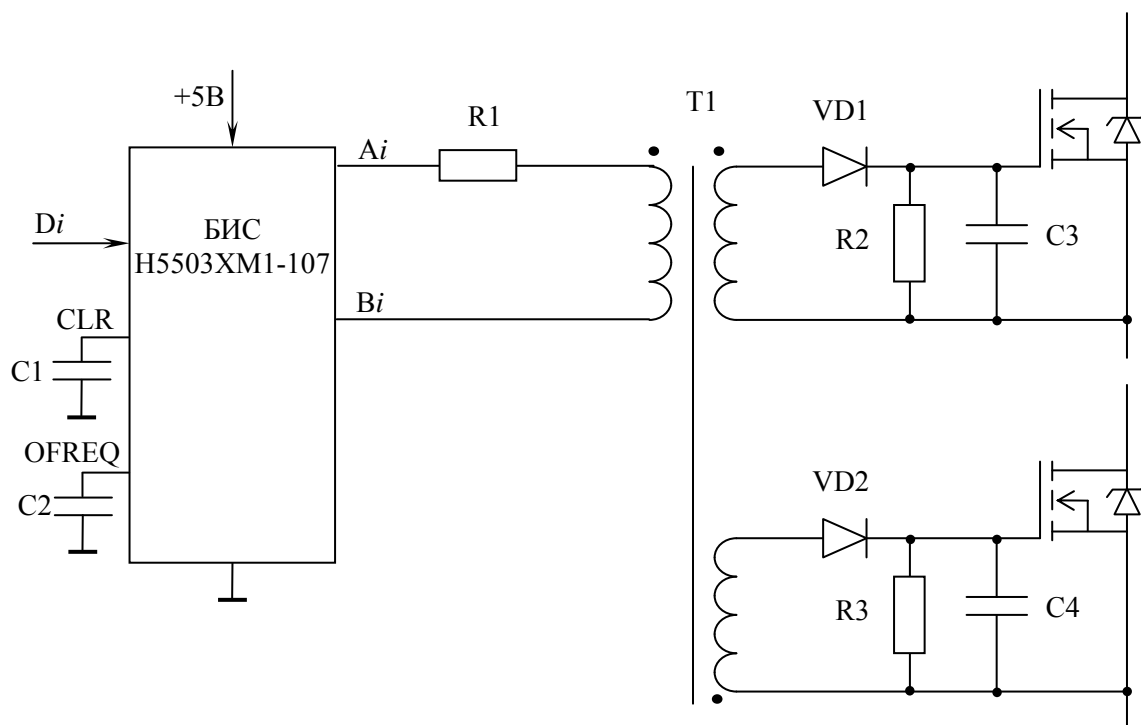
Инв. № подлин	Подпись и дата				Инв. № дубл.	Подпись и дата				
	Взаим. инв. №					Взаим. инв. №				
Изм	Лист	№ документа	Подпись	Дата	Г АВЛ.431260.107 Д					Лист
										11

Приложение А
(обязательное)
Техническое описание микросхемы

А1 Назначение микросхемы

А.1.1 ДТР предназначен для работы в качестве генератора, запитывающего первичную обмотку трансформатора гальванической развязки для управления одним или двумя мощными полевыми транзисторами. Пример реализации канала трансформаторной гальванической развязки с применением БИС H5503XM1-107 приведен на рисунке А.1.

А.1.2 Структурная схема ДТР представлена на рисунке А.2.



- С1 - времязадающий конденсатор сброса по включению питания, 1 мкФ;
- С2 - конденсатор, определяющий частоту работы генератора, см. А.3.1;
- Р1 - резистор-ограничитель выходного тока БИС, не менее 360 Ом,
- Т1 - трансформатор из блока импульсных трансформаторов БТИ9-187В;
- VD1, VD2 - диоды из состава диодной матрицы 2ДС627А,
- С3, С4 - 0,01 мкФ;
- Р2, Р3 - 30 кОм.

Рисунок А.1 Пример реализации канала трансформаторной гальванической развязки

Ив. № подлин	Подпись и дата
Взаим. инв. №	Ив. № дубл.
Подпись и дата	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата
-----	------	-------------	---------	------

А.2 Состав ДТР

А.2.1 ДТР (рисунок А.2) состоит из следующих составных частей:

- генератор с выводом для подключения внешней RC-цепи;
- 8 каналов, содержащих вход разрешения и противофазные выходы А и В для подключения к обмотке трансформатора.

А.3 Описание работы ДТР

А.3.1 Генератор в зависимости от параметров внешнего конденсатора формирует на выводе OFREQ пилообразный сигнал частотой 200 ... 2000 кГц. В состав генератора входит счетчик-делитель на 8, на выходе которого формируется меандр частотой 25 ... 250 кГц. Номинал конденсатора, необходимый для получения на выходах А_і и В_і частоты 200 кГц, — 560 пФ.

А.3.2 Противофазные сигналы на выходах А_і и В_і находятся в состоянии низкого логического уровня, если на одном из входов CLR или D_і имеется сигнал низкого уровня (CLR & D_і = 0). При появлении условия разрешения (CLR & D_і = 1) сигналы на выходах А_і и В_і становятся противофазными, начиная с очередного фронта сигнала генератора. При появлении условия запрета (CLR & D_і = 0) оба выхода А_і и В_і принимают нулевое значение по окончании очередного полупериода выходной частоты генератора.

А.3.3 Выходы А0 ... А7 и В0 ... В7 выполнены на буферных элементах, исключающих кратковременное протекание сквозных токов.

А.3.4 Входы D0 ... D7 выполнены на входных ячейках без верхнего защитного диода, что допускает подачу на них внешнего напряжения не более 5,5 В при отсутствии напряжения питания микросхемы.

А.3.5 Входы D0 ... D7 имеют внутренние резисторы доопределения до низкого логического уровня с номиналом 25 ... 55 кОм.

Инов. № подлин	Подпись и дата	Взаим. инв. №	Инов. № дубл.	Подпись и дата						Лист
					Изм	Лист	№ документа	Подпись	Дата	13

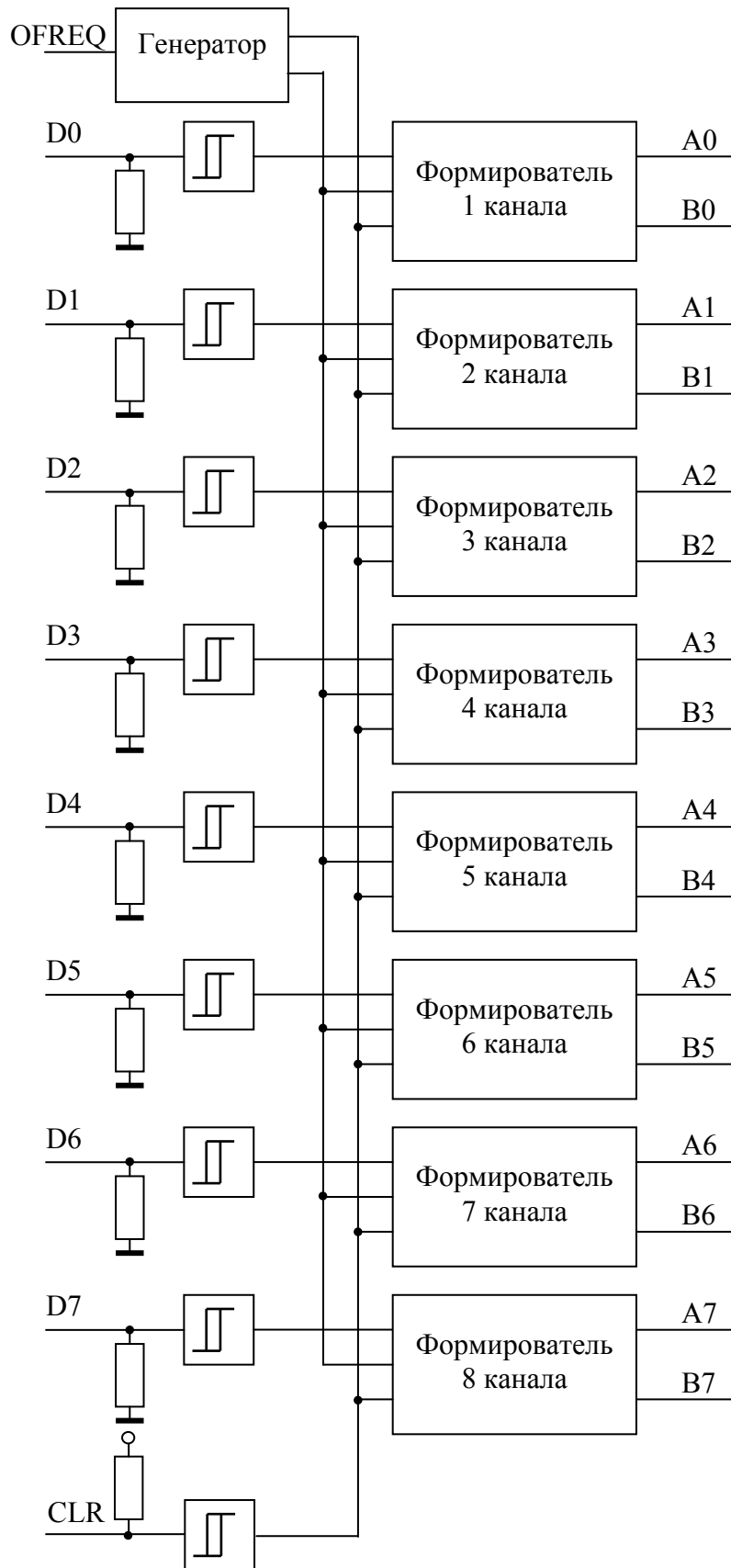
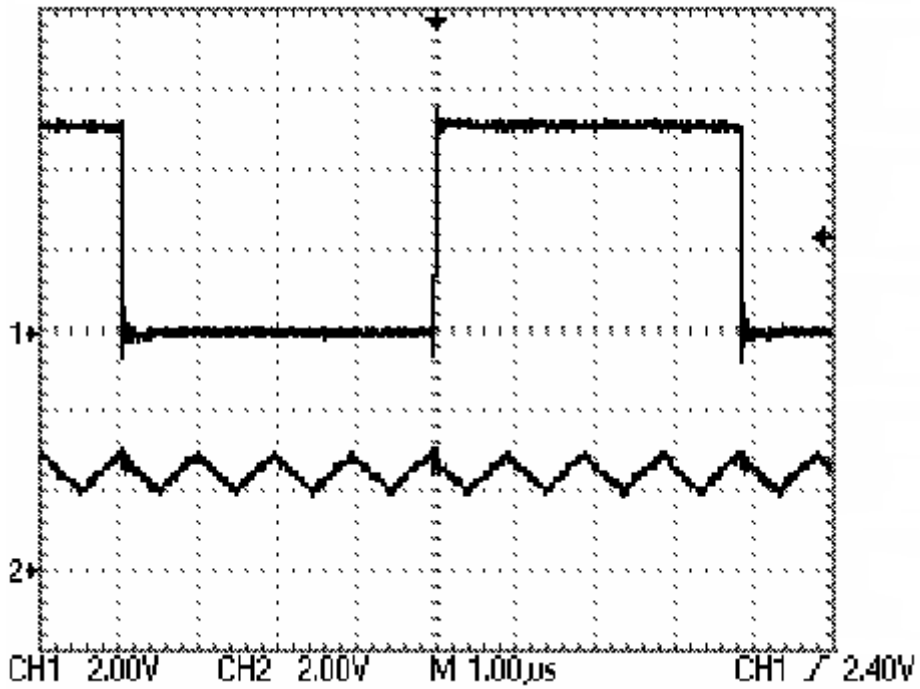


Рисунок А.2 СТРУКТУРНАЯ СХЕМА ДТР

Ив. № подлин	Подпись и дата	Взаим. инв. №	Ив. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата

А.3.6 Осциллограмма работы БИС представлена на рисунке А.3:



Осциллограмма получена с конденсатором на выводе OFREQ номиналом 1000 пФ.

луч 1 - напряжение на выводе 23 (A0);

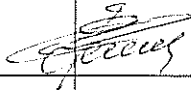
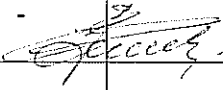
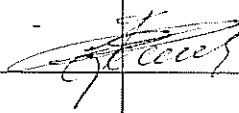
луч 2 - напряжение на выводе 15 (OFREQ).

Рисунок А.3. Временные диаграммы работы формирователя канала

Ив. № подлин	Подпись и дата	Взаим. инв. №	Ив. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата

Лист регистрации изменений

Изм	Номера листов (страниц)				Всего листов (страниц) в документе	№ документа	Входящий № сопроводительного документа и дата	Подпись	Дата
	Измененных	Замененных	Новых	Ануллированных					
1	-	13	-	-	16	ГАВЛ.431260.107	-		29.01.09
2	-	9,10	-	-	16	ГАВЛ.431260.107	-		16.11.10
3	-	1	-	-	16	ГАВЛ.431260.107	-		21.02.13

Изм. № подлин.	Подпись и дата	Взаим. прим. №	Изм. № дубл.	Подпись и дата