

УТВЕРЖДЕН
ГАВЛ.431260.289 Д-ЛУ

МИКРОСХЕМА ИНТЕГРАЛЬНАЯ
Н5503ХМ1-289 АЕЯР.431260.159 ТУ
КАРТА ЗАКАЗА
ГАВЛ.431260.289 Д

Инд. № подлин	Подпись и дата	Взаим. инв. №	Инв. № дубл.	Подпись и дата

КОНТРОЛЬНЫЙ
ЭКЗЕМПЛЯР

Перв. примен.
Справка №

1 ОБЩИЕ СВЕДЕНИЯ

1.1 Регистрационный номер карты заказа - 289.

1.2 Обозначение микросхемы интегральной (далее микросхемы) в конструкторской документации:

Микросхема H5503XM1-289 АЕЯР.431260.159 ТУ.

1.3 Обозначение машинного носителя с результатами проектирования (МНРП) ГАВЛ.431260.289 Д1.

Контрольные суммы обязательных файлов на МНРП:

- а) STR-файл Структурное описание проекта БИС 00985
- б) SOU-файл Описание топологии переменного слоя 30160
- в) 000-файл Описание тестовой последовательности 34811
- г) PIN-файл Описание внешних выводов 08802
- д) TSR -файл Описание тестовых воздействия и реакций 25312

1.4 Состав, нумерация, обозначение и назначение задействованных выводов должны соответствовать таблице 1.

1.5 В настоящем экземпляре карты заказа в таблице 2 тесты с 51 по 1319 элементарную проверку включительно не распечатаны. Полное описание тестовой последовательности представлено в 000 -файле на МНРП.

1.6 Корпус H09.28-1B(1BH).

Подпись и дата
Инд. № дубл.
Взаим. инв. №
Подпись и дата
Инд. № подлин.

Изм	Лист	№ документа	Подпись	Дата
		Коняхин		29.09.06
		Денисов		29.09.06
		Сидорина		
		Денисов		05.05.06

ГАВЛ.431260.289 Д

Микросхема интегральная
H5503XM1-289

Карта заказа

Литера	Лист	Листов
	2	14

2 ТЕХНИЧЕСКОЕ ОПИСАНИЕ

2.1 Наименование микросхемы

Микросхема драйвера трансформаторной развязки (ДТР).

2.2 Функциональное назначение микросхемы

Микросхема предназначена для работы в качестве генератора, питающего первичную обмотку трансформатора гальванической развязки для управления одним или двумя мощными полевыми транзисторами по каждому из 8 каналов, является полным функциональным аналогом микросхемы H5503XM1-107.

2.3 Описание структурной схемы, режимов и временных диаграмм работы ДТР приведено в приложении А.

2.4 ДТР должен удовлетворять требованиям технических условий АЕЯР.431260.159 ТУ (далее по тексту – ТУ) с дополнениями и уточнениями, изложенными в настоящей карте заказа.

2.4.1 Общее количество задействованных выводов ДТР – 28.

В графе "нагрузка" символы "R" указывают выводы, к которым должны быть подключены нагрузочные резисторы во время тестовой проверки работоспособности микросхемы.

Состав и нумерация общего, питающего и незадействованных выводов:

номер общего вывода	14
номер питающего вывода	28
номера незадействованных выводов	отсутствуют

2.5 Микросхема должна выполнять тестовую последовательность элементарных проверок (ТПЭП), представленную в таблице 2, в режимах и условиях, приведенных в ТУ и в настоящей карте заказа.

2.5.1 ТПЭП предназначена для проверки функций и параметров микросхемы. Элементарные проверки для измерения статических параметров (токи потребления, выходные напряжения и токи утечки) определяются измерительной системой автоматически при выполнении функционального контроля микросхемы.

Изм	Лист	№ документа	Подпись	Дата
Изм	Лист	№ документа	Подпись	Дата
Изм	Лист	№ документа	Подпись	Дата

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.289 Д		
					3		

2.5.2 ТПЭП представляет собой набор пронумерованных строк. Строки начинаются с номера, который соответствует номеру элементарной проверки (ЭП). Если некоторая элементарная проверка выполняется более одного раза подряд, то номер следующей строки увеличивается на число повторений этой элементарной проверки. Каждая строка определяет состояния всех (кроме общих, питающих и неиспользуемых) выводов проверяемой микросхемы в течение одной элементарной проверки, а каждый столбец - состояние одного вывода в течение всех элементарных проверок.

2.5.3 Общий порядок выполнения одной элементарной проверки:

- определить "входы" и "выходы" среди выводов микросхемы в нулевой момент времени относительно начала элементарной проверки,
- переключить потенциальные и импульсные "входы" в соответствии с установленными для них задержками и длительностями;
- проверить "выходы" с установленными задержками относительно начала элементарной проверки.



Инов. № подлин	Подпись и дата		Инов. № дубл.	Подпись и дата	
Инов. № инв. №	Взаим. инв. №		Инов. № дубл.	Взаим. инв. №	
Инов. № инв. №	Подпись и дата		Инов. № дубл.	Подпись и дата	
					Лист
ГАВЛ.431260.289 Д					4
Изм	Лист	№ документа	Подпись	Дата	

Таблица 1.

Выводы		Используемые состояния		Нагрузка	Назначение
Но-мер	Условное обозначение	Вход	Выход		
1	CLR	10			Вход начальной инициализации
2	D4	10			Вход данных 4-го канала
3	D5	10			Вход данных 5-го канала
4	D6	10			Вход данных 6-го канала
5	D7	10			Вход данных 7-го канала
6	A7		HLZ	R	Выход А 7-го канала
7	B7		HLZ	R	Выход В 7-го канала
8	A6		HLZ	R	Выход А 6-го канала
9	B6		HLZ	R	Выход В 6-го канала
10	A5		HLZ	R	Выход А 5-го канала
11	B5		HLZ	R	Выход В 5-го канала
12	A4		HLZ	R	Выход А 4-го канала
13	B4		HLZ	R	Выход В 4-го канала
14	GND				Вывод «Общий»
15	FREQ	10	HL		Выход генератора частоты
16	B3		HLZ	R	Выход В 3-го канала
17	A3		HLZ	R	Выход А 3-го канала
18	B2		HLZ	R	Выход В 3-го канала
19	A2		HLZ	R	Выход А 3-го канала
20	B1		HLZ	R	Выход В 3-го канала
21	A1		HLZ	R	Выход А 3-го канала
22	B0		HLZ	R	Выход В 3-го канала
23	A0		HLZ	R	Выход А 3-го канала
24	D0	10			Вход данных 0-го канала
25	D1	10			Вход данных 1-го канала
26	D2	10			Вход данных 2-го канала
27	D3	10			Вход данных 3-го канала
28	UCC				Вывод "Питание"

Ивн. № подлин
Подпись и дата
Взаим. инв. №
Ивн. № дубл.
Подпись и дата

2.5.4. В течение одной элементарной проверки состояние любого вывода представляют одним из следующих условных символов :

- "0" - вход, низкий уровень напряжения;
- "1" - вход, высокий уровень напряжения;
- "-" - вход, импульсное напряжение типа ();
- "+" - вход, импульсное напряжение типа ();
- "X" - выход, непроверяемый;
- "L" - выход, низкий уровень напряжения;
- "H" - выход, высокий уровень напряжения;
- "Z" - выход, непроверяемое высокоимпедансное состояние;
- "R" - выход, высокоимпедансное состояние, высокий уровень напряжения за счет нагрузочного резистора.

2.5.5. Динамические параметры "ЭП"

Период "ЭП" задан абсолютным значением в секундах, а остальные параметры - в процентах от периода "ЭП":

- минимальный период, с 1*1E-6
- задержка для проверки выходов 90%.

2.5.6. Количество "ЭП" в тестовой последовательности 1361.

Инов. № подлин	Подпись и дата	Взаим. инв. №	Инов. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата	Г АВЛ.431260.289 Д	Лист
						6

Таблица 2

Номера элементарных проверок	Номера и состояния выводов микросхемы
	11111111122222222 12345678901235678901234567

- 0> 0000ZZZZZZZZ0ZZZZZZZZ0000;
- 1> 1000XXXXXXXX0XXXXXXXX0000;
- 2> 1000XXXXXXXX0XXXXXXXX0000;
- 3> 1000XXXXXXXX1XXXXXXXX0000;
- 4> 1000XXXXXXXX1XXXXXXXX0000;
- 5> 1000XXXXXXXX0XXXXXXXX0000;
- 6> 1000XXXXXXXX0XXXXXXXX0000;
- 7> 1000XXXXXXXX1XXXXXXXX0000;
- 8> 1000XXXXXXXX1XXXXXXXX0000;
- 9> 1000XXXXXXXX0XXXXXXXX0000;
- 10> 1000XXXXXXXX0XXXXXXXX0000;
- 11> 1000XXXXXXXX1XXXXXXXX0000;
- 12> 1000XXXXXXXX1XXXXXXXX0000;
- 13> 1000XXXXXXXX0XXXXXXXX0000;
- 14> 1000XXXXXXXX0XXXXXXXX0000;
- 15> 1000XXXXXXXX1XXXXXXXX0000;
- 16> 1000XXXXXXXX1XXXXXXXX0000;
- 17> 1000XXXXXXXX0XXXXXXXX0000;
- 18> 1000XXXXXXXX0XXXXXXXX0000;
- 19> 1000XXXXXXXX1XXXXXXXX0000;
- 20> 1000XXXXXXXX1XXXXXXXX0000;
- 21> 1000XXXXXXXX0XXXXXXXX0000;
- 22> 1000XXXXXXXX0XXXXXXXX0000;
- 23> 1000XXXXXXXX1XXXXXXXX0000;
- 24> 1000XXXXXXXX1XXXXXXXX0000;
- 25> 1000XXXXXXXX0XXXXXXXX0000;
- 26> 1000XXXXXXXX0XXXXXXXX0000;
- 27> 1000XXXXXXXX1XXXXXXXX0000;
- 28> 1000XXXXXXXX1XXXXXXXX0000;
- 29> 1000XXXXXXXX0XXXXXXXX0000;
- 30> 1000XXXXXXXX0XXXXXXXX0000;
- 31> 1000LLLLLLLLL1LLLLLLLLL0000;
- 32> 1000LLLLLLLLL1LLLLLLLLL0000;
- 33> 1000LLLLLLLLL0LLLLLLLLL0000;
- 34> 1000LLLLLLLLL0LLLLLLLLL0000;
- 35> 1000LLLLLLLLL1LLLLLLLLL0000;
- 36> 1000LLLLLLLLL1LLLLLLLLL0000;
- 37> 1000LLLLLLLLL0LLLLLLLLL0000;
- 38> 1000LLLLLLLLL0LLLLLLLLL0000;
- 39> 1000LLLLLLLLL1LLLLLLLLL0000;
- 40> 0000ZZZZZZZ1ZZZZZZZ0000;
- 41> 0000ZZZZZZZ0ZZZZZZZ0000;
- 42> 0000ZZZZZZZLZZZZZZZ0000;
- 43> 0000ZZZZZZZ1ZZZZZZZ0000;
- 44> 0000ZZZZZZZHZZZZZZZ0000;
- 45> 0000ZZZZZZZ0ZZZZZZZ0000;
- 46> 0000ZZZZZZZLZZZZZZZ0000;
- 47> 0000ZZZZZZZ1ZZZZZZZ0000;
- 48> 0000ZZZZZZZHZZZZZZZ0000;
- 49> 1000LLLLLLLLL1LLLLLLLLL0000;
- 50> 1000LLLLLLLLL1LLLLLLLLL0000;

Ив. № подлин	Подпись и дата	Взаим. инв. №	Ив. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата

Г АВЛ.431260.289 Д

Продолжение таблицы 2

Номера элементарных проверок	Номера и состояния выводов микросхемы
	11111111122222222 12345678901235678901234567

1320> 10000LLLLLLLLL1LLLLLLLLL0000;
 1321> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1322> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1323> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1324> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1325> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1326> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1327> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1328> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1329> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1330> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1331> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1332> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1333> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1334> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1335> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1336> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1337> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1338> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1339> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1340> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1341> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1342> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1343> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1344> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1345> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1346> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1347> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1348> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1349> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1350> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1351> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1352> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1353> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1354> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1355> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1356> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1357> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1358> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1359> 00000ZZZZZZZZ0ZZZZZZZZ0000;
 1360> 00000ZZZZZZZZ1ZZZZZZZZ0000;
 1361> 00000ZZZZZZZZ1ZZZZZZZZ0000;

Инов. № подлин	Подпись и дата	Взаим. инв. №	Инов. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.289 Д

3 Электрические параметры и режимы

3.1 Электрические параметры микросхемы, режимы и условия их измерений должны соответствовать ТУ.

3.2 Контроль качества микросхемы выполнять по ТУ в режимах и условиях, указанных в Таблице норм ГАВЛ.431260.017 ТБ с дополнениями и уточнениями, приведенными в настоящем разделе.

3.2.1 Функциональный контроль выполнять в соответствии с таблицей 2.

3.2.2 Измерение выходного напряжения низкого уровня (U_{OL}) и высокого уровня (U_{OH}) микросхемы выполнять в соответствии с Таблицей 2 по методике, приведенной в ТУ.

Измерение выходных напряжений на выводе 15, выполнять при токе нагрузки 0,1 мА в соответствии с Таблицей 2 по методике, приведенной в ТУ.

Измерение выходных напряжений низкого и высокого уровней на выводах 6–13 и 16–23, реализованных на элементах с повышенным выходным сопротивлением, выполнять при токе нагрузки соответственно 0,7 мА и 0,4 мА в соответствии с Таблицей 2 по методике, приведенной в ТУ.

Измерение выходных напряжений низкого и высокого уровней на выводе 15, реализованном на элементе с повышенным выходным сопротивлением, выполнять при токе нагрузки 0,1 мА в соответствии с Таблицей 2 по методике, приведенной в ТУ.

3.2.3 Ток потребления (I_{CC}) измерять дважды после "ЭП" ...1359 и 1361.

3.2.4 Измерение токов утечки I_{LIL} и I_{LIH} по входам выполнять на любой элементарной проверке в соответствии с Таблицей 2 по методике, приведенной в ТУ.

3.2.5 Измерение выходных токов (I_{OZL} , I_{OZH}) на выводах, которые находятся в состоянии "выключено" при напряжениях низкого и высокого уровня выполнять на любой элементарной проверке в соответствии с Таблицей 2 по методике, приведенной в ТУ.

3.2.6 Временные параметры сигналов на выходах микросхемы не измерять.

3.3. Испытания микросхемы на воздействие повышенной рабочей температуры среды, пониженного атмосферного давления, акустического шума, инея и росы, безотказность, долговечность, вибростойкость, граничные испытания, влагоустойчивость и электротермотренировки (ЭТТ) проводить по методике, приведенной в ТУ.

3.4 До освоения в серийном производстве приемку и отгрузку микросхемы проводить по результатам приемно-сдаточных испытаний в соответствии с настоящей картой заказа и ТУ.

Ив. № подлин	
Подпись и дата	
Взаим. инв. №	
Ив. № дубл.	
Подпись и дата	

					ГАВЛ.431260.289 Д	Лист
Изм	Лист	№ документа	Подпись	Дата		9

3.5. В соответствии с РД 11 0755-90 допускается проведение ускоренных испытаний на безотказность и долговечность.

4 ГАРАНТИИ ЗАКАЗЧИКА

Заказчик гарантирует:

- полноту технического описания структурной схемы и режимов (включая временные диаграммы) работы микросхемы, представленных в данном документе;
- взаимное соответствие данного документа, электрических схем и результатов проектирования на магнитном носителе;
- соответствие топологической информации требованиям конструктивно-технологических ограничений базового кристалла;
- работоспособность микросхемы, подтверждённую расчётным путём с учётом параметров топологии и разброса электрофизических характеристик.

Инов. № подлин	Подпись и дата	Взаим. инв. №	Инов. № дубл.	Подпись и дата

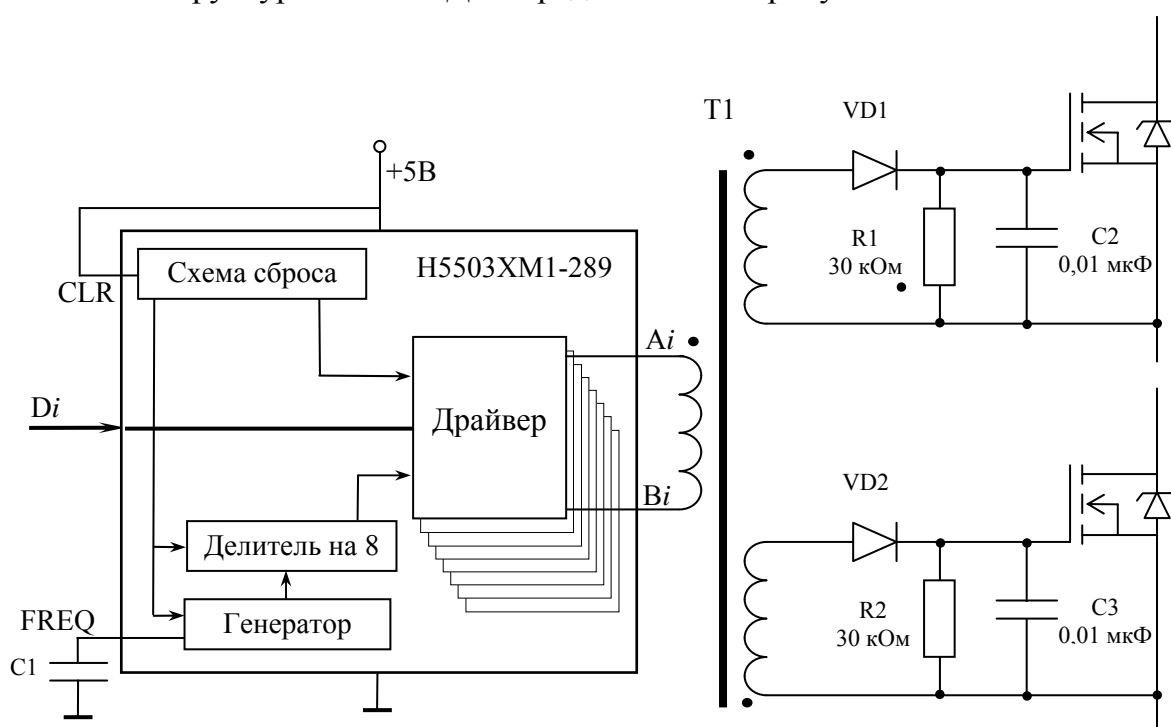
					Г А В Л . 4 3 1 2 6 0 . 2 8 9 Д	Лист
						10
Изм	Лист	№ документа	Подпись	Дата		

Приложение А
(обязательное)
Техническое описание микросхемы

А1 Назначение микросхемы

А.1.1 Микросхема Н5503ХМ1-289 предназначена для работы в качестве генератора, питающего первичную обмотку трансформатора гальванической развязки для управления одним или двумя мощными полевыми транзисторами. Пример реализации канала трансформаторной гальванической развязки с применением данной микросхемы приведен на рисунке А.1.

А.1.2 Структурная схема ДТР представлена на рисунке А.2.



C1 - конденсатор, определяющий частоту работы внутреннего генератора

T1 - трансформатор из блока импульсных трансформаторов БТИ9-187В

VD1, VD2 - диоды из состава диодной матрицы 2ДС627А

Рисунок А.1 Пример реализации канала трансформаторной гальванической развязки

Изм	Лист	№ документа	Подпись	Дата
Инд. № подлин.	Взаим. инв. №	Инд. № дубл.	Подпись и дата	

А.2 Состав ДТР

А.2.1 ДТР (рисунок А.2) состоит из следующих составных частей:

- генератор с выводом для подключения внешней ёмкости;
- 8 каналов, содержащих вход разрешения и противофазные выходы А и В для подключения к обмотке трансформатора.

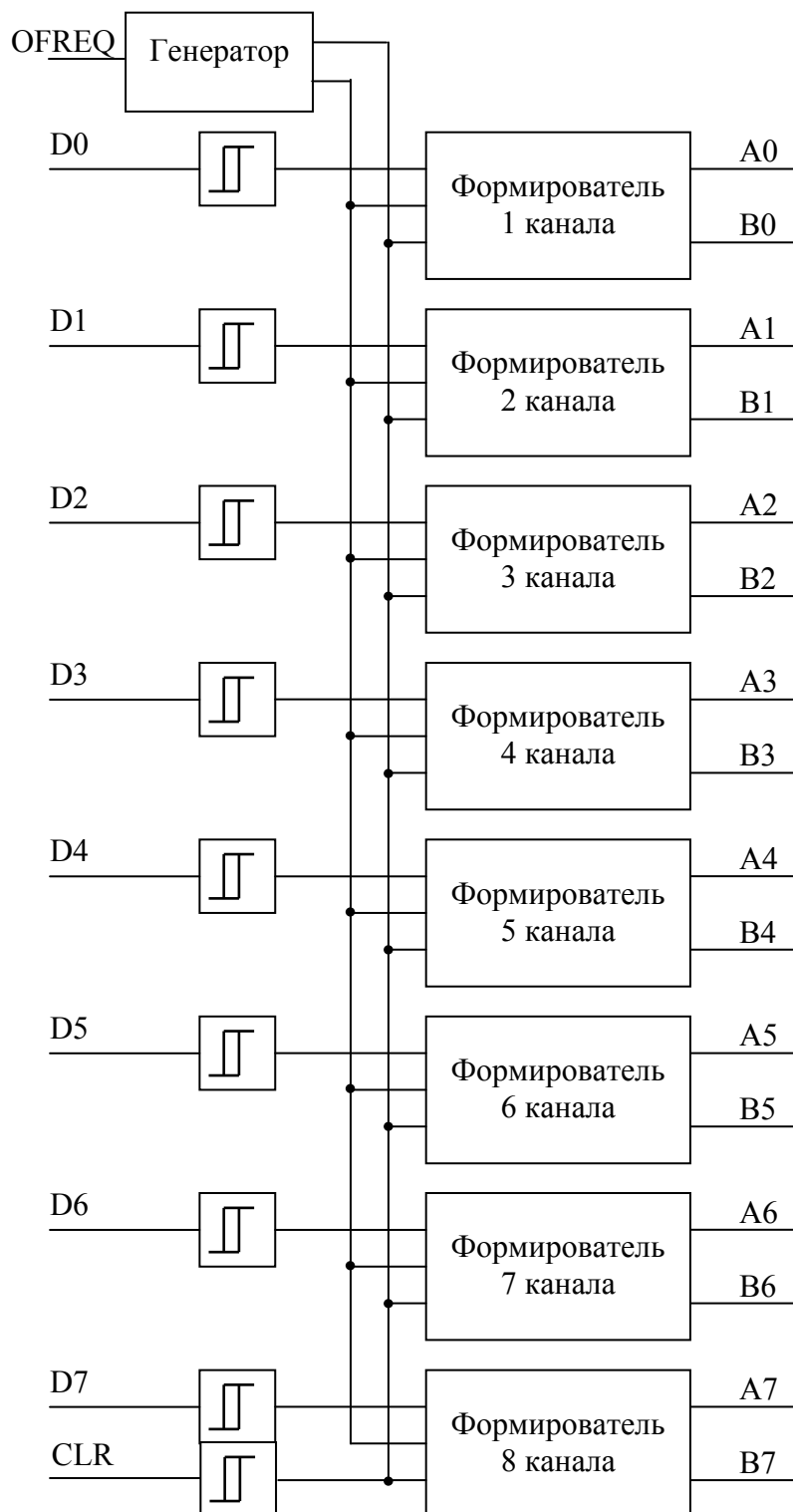


Рисунок А.2 СТРУКТУРНАЯ СХЕМА ДТР

Изм	Лист	№ документа	Подпись	Дата
Ив. № подлин	Подпись и дата	Взаим. инв. №	Ив. № дубл.	Подпись и дата

А.3 Описание работы ДТР

А.3.1 ДТР включает в себя схему сброса, генератор с выводом для подключения внешней ёмкости, 8 драйверов, имеющих противофазные выходы А и В для подключения к обмотке трансформатора.

А.3.2 Схема сброса при подаче на вход CLR низкого уровня блокирует работу микросхемы и переводит выходы в высокоимпедансное состояние. В рабочем состоянии на вход CLR подаётся высокий уровень.

А.3.3 Генератор формирует на выводе FREQ пилообразный сигнал частотой 200 ... 2000 кГц в зависимости от номинала внешнего конденсатора, счетчик-делитель на 8 преобразует его в меандр частотой 25 ... 250 кГц. Номинал конденсатора, необходимый для получения на выходах A_i и V_i частоты 200 кГц, составляет 560 пФ.

А.3.4 Драйверы формируют на выходах A_i и V_i состояние низкого логического уровня, если на вход D_i подаётся низкий уровень. При подаче высокого уровня ($D_i=1$) в зависимости от момента появления сигнала через 1 – 4 периода частоты OFREQ сигналы на выходах A_i и V_i становятся противофазными. При появлении условия запрета ($D_i = 0$) оба выхода A_i и V_i принимают значение низкого уровня по окончании 1 – 4 периодов частоты в зависимости от момента появления сигнала $D_i = 0$. Диаграмма работы микросхемы приведена на рисунке А.3.

А.3.5 Схемотехническая реализация драйверов исключает кратковременное протекание сквозных токов на выходах A_i и V_i .

А.3.6 На входах D_i допускается подача напряжения (не более 5,5 В) при отсутствии напряжения питания микросхемы.

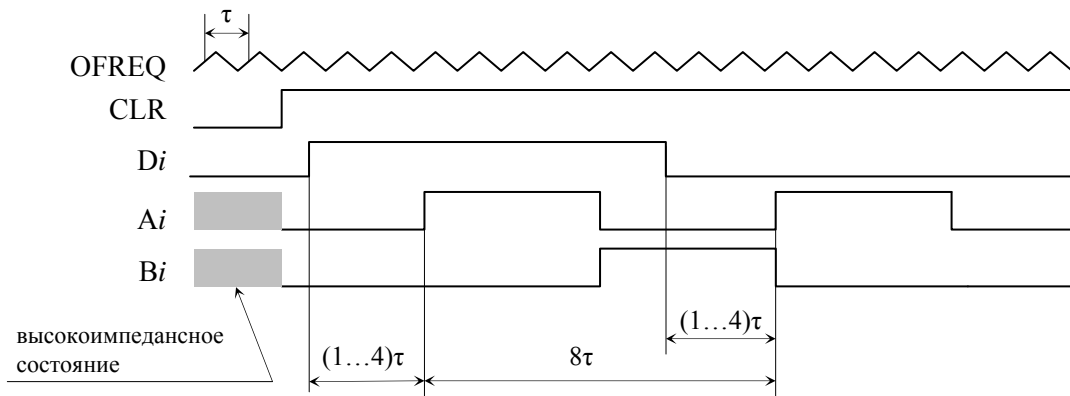



Рисунок А.3. Диаграмма работы канала микросхемы

Инов. № подлин	Подпись и дата
	Взаим. инв. №
Инов. № дубл.	Подпись и дата
	Инов. № дубл.

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.289 Д	Лист
						13

Лист регистрации изменений

Изм	Номера листов (страниц)				Всего листов (страниц) в документе	№ документа	Входящий № сопроводительного документа и дата	Подпись	Дата
	Измененных	Замененных	Новых	Ануллированных					
1	-	1	-	-	14	ГАВЛ.431260.289	-		21.02.13

№ п/п	Изм	Лист	№ документа	Подпись	Дата