

УТВЕРЖДЕН
ГАВЛ.431260.344 Д-ЛУ

МИКРОСХЕМА ИНТЕГРАЛЬНАЯ
Н5503ХМ2-344 АЕЯР.431260.165 ТУ
КАРТА ЗАКАЗА
ГАВЛ.431260.344 Д

КОНТРОЛЬНЫЙ
ЭКЗЕМПЛЯР

Инд. № подлин	Подпись и дата
Взаим. инв. №	Инд. № дубл.
Подпись и дата	Подпись и дата

1. ОБЩИЕ СВЕДЕНИЯ

- 1.1 Регистрационный номер карты заказа 344.
- 1.2 Обозначение микросхемы интегральной (далее микросхемы) в конструкторской документации:
Микросхема Н5503ХМ2-344 АЕЯР.431260.165 ТУ
- 1.3 Обозначение схемы электрической структурной ГАВЛ.431260.344 Э1
- 1.4 Обозначение магнитного носителя с результатами проектирования (МНРП)ГАВЛ.431260.344 МД:
Контрольные суммы обязательных файлов на МНРП:
а) STR-файл Структурное описание проекта БИС03597
б) SOU-файл Описание топологии переменного слоя23598
в) TES-файл Описание тестовой последовательности56691
- 1.5 В настоящем экземпляре карты заказа в таблице 2 приведены тесты с 1 по 44 элементарную проверку включительно. Полное описание тестовой последовательности представлено в TES -файле на МНРП.
- 1.6 Корпус Н14.42-1ВН или Н14.42-1ВНБ.

Перв. примен.	
Справка №	

Подпись и дата	
----------------	--

Инв. № дубл.	
--------------	--

Взам. инв. №	
--------------	--

Подпись и дата	
----------------	--

Инв. № подлин.	
----------------	--

Изм	Лист	№ документа	Подпись	Дата
		Фомин	<i>Фомин</i>	07.08.07
		Дорский	<i>Дорский</i>	07.08.07
		Сидорина		

ГАВЛ.431260.344 Д								
Микросхема интегральная Н5503ХМ2-344 АЕЯР.431260.165 ТУ Карта заказа						Литера	Лист	Листов
						1	17	

2. ТЕХНИЧЕСКОЕ ОПИСАНИЕ

2.1. Наименование микросхемы.

Интерфейсная микросхема параллельного канала.

2.2. Функциональное назначение микросхемы.

Микросхема предназначена для преобразования сигналов последовательного интерфейса аналогичного входному интерфейсу БИС Н5503ХМ2-142 в параллельный интерфейс аналогичный входному интерфейсу БИС Н5503ХМ2-150.

2.3. Структурная схема приведена в Приложении А. Техническое описание структурной схемы, режимов и временных диаграмм работы микросхемы представлены в Приложении А к настоящей карте заказа.

2.4. Микросхема должна удовлетворять требованиям технических условий АЕЯР.431260.165 ТУ (далее по тексту – ТУ) с дополнениями и уточнениями, изложенными в настоящей карте заказа.

2.4.1. Общее количество задействованных выводов микросхемы – 40.

Состав, нумерация, обозначение и назначение задействованных выводов должны соответствовать таблице 1.

В графе "нагрузка" символы "R" указывают выводы, к которым должны быть подключены нагрузочные резисторы во время тестовой проверки работоспособности микросхемы.

Состав и нумерация общего, питающего и незадействованных выводов:

номер общего вывода	21
номер питающего вывода	42
номера незадействованных выводов	нет

Подпись и дата	
Инв. № дубл.	
Взаим. инв. №	
Подпись и дата	
Инв. № подлин	

					ГАВЛ.431260.344 Д	Лист
Изм	Лист	№ документа	Подпись	Дата		3

2.5.4. В течение одной элементарной проверки состояние любого вывода представляют одним из следующих условных символов :

"0" - вход, низкий уровень напряжения;

"1" - вход, высокий уровень напряжения;

"-" - вход, импульсное напряжение типа ("  ");

"+" - вход, импульсное напряжение типа ("  ");

"X" - выход, непроверяемый;

"L" - выход, низкий уровень напряжения;

"H" - выход, высокий уровень напряжения;

"l" - выход, низкий уровень напряжения с низкой нагрузочной способностью;

"h" - выход, высокий уровень напряжения с низкой нагрузочной способностью;

"Z" - выход, непроверяемое высокоимпедансное состояние;

"u" - выход, высокоимпедансное состояние, высокий уровень напряжения за счет нагрузочного резистора.

"d" - выход, высокоимпедансное состояние, низкий уровень напряжения за счет нагрузочного резистора.

2.5.5. Динамические параметры "ЭП"

Период "ЭП" задан абсолютным значением в секундах, а остальные параметры - в процентах от периода "ЭП":

минимальный период "ЭП", с..... 10E-6

задержка для проверки выходов..... 90%.

2.5.6. Количество "ЭП" в тестовой последовательности 1370.

Ив. № подлин	Подпись и дата	Взаим. инв. №	Инв. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.344 Д	Лист
						7

Таблица 2

Номера элементарных проверок	Номера и состояния выводов микросхемы
	<p style="text-align: center;">1111111111222222222333333333344</p> <p style="text-align: center;">1234567890123456789023456789012345678901</p>

- 0> 111U0uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 1> 011U0uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 2> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 3> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 4> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 5> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 6> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 7> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 8> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 9> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 10> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 11> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 12> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 13> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 14> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 15> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 16> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 17> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 18> 111U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 19> 011U1zzzzzzzzzzzzzzz1zzzzzzzzzzzzzzzzzzzzzz;
- 20> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 21> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 22> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 23> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 24> 101U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 25> 001U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 26> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 27> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 28> 101U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 29> 001U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 30> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 31> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 32> 101U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 33> 001U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 34> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 35> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 36> 101U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 37> 001U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 38> 111U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 39> 011U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 40> 101U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 41> 001U1uuuuuuuuuuuuudH0uuuuuuuuLLLLLLLLLHHLH;
- 42> 110U1uuuuuuuuuuuuudH0uuuuuuuuLHLHLHLHHHHH;
- 43> 010U1uuuuuuuuuuuuudH0uuuuuuuuLHLHLHLHHHHH;
- 44> 110U1uuuuuuuuuuuuudH0uuuuuuuuLHLHLHLHHHHH;

Изм	Лист	№ документа	Подпись	Дата

3.2.6 Временные параметры сигналов на выходах микросхемы не измерять.

3.3. Испытания микросхемы на воздействие повышенной рабочей температуры среды, пониженного атмосферного давления, акустического шума, инея и росы, безотказность, долговечность, виброустойчивость, граничные испытания, влагоустойчивость и электротермотренировки (ЭТТ) проводить по методике, приведенной в ТУ.

3.4. До освоения в серийном производстве приемку и отгрузку микросхемы проводить по результатам приемно-сдаточных испытаний в соответствии с настоящей картой заказа и ТУ.

3.5. В соответствии с РД 110755-90 допускается проведение ускоренных испытаний на безотказность и долговечность.

4. ГАРАНТИИ ЗАКАЗЧИКА

Заказчик гарантирует полноту технического описания структурной схемы, режимов и временных диаграмм работы микросхемы, представленных в приложении к настоящей карте заказа.

Инов. № подлинн	Подпись и дата	Взам. инв. №	Инв. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата

ГАВЛ.431260.344 Д

Лист

10

Приложение А
(обязательное)

А.1. Назначение

БИС предназначена для преобразования сигналов последовательного интерфейса аналогичного входному интерфейсу БИС H5503XM2-142 в параллельный интерфейс аналогичный входному интерфейсу БИС H5503XM2-150.

А.2. Функциональное описание выводов

А.2.1. Последовательный интерфейс

Обозначение	Тип	Выполняемые функции
CLK	Вход	Тактовый
DI	Вход	Входные данные (инвертированы).
DIA	Вход	Переключатель данные/адрес: при высоком уровне на входе DIA с входа DI принимается адрес, при низком — данные.
DO	Выход	Выходные данные (инвертированы).

Входы CLK, DI, DIA — без верхнего защитного диода, с триггерами Шмидта для приёма ТТЛ-уровней. Выход DO — открытым стоком.

Временные диаграммы приведены ниже.

А.2.2. Параллельный интерфейс

А.2.2.1. Основные сигналы

Обозначение	Тип	Выполняемые функции
D0 ... D7	Двунапр.	Шина данных. Входные уровни — ТТЛ. Выводы должны иметь резисторы доопределения до высокого логического уровня.
A0 ... A7	Выходы	Шина адреса.
WR	Выход	Строб записи. Активный уровень — низкий.
RD	Выход	Строб чтения. Активный уровень — низкий.

Инд. № подлин	Подпись и дата
	Инд. № дубл.
	Взаим. инв. №
	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата	ГАВЛ.431260.344 Д	Лист
						11

А.2.2.2. Вспомогательные сигналы

Обозначение	Тип	Выполняемые функции
DIR	Выход	(Direction) Сигнал управления направлением внешнего шинного формирователя (например, 533АП6). Высокий уровень при выдаче данных (записи), низкий — при приёме (чтении).
OE	Выход	(Output Enable) Сигнал управления открыванием выходов внешнего шинного формирователя. Низкий — выходы активны, высокий — выходы в Z-состоянии.
ACK0 ... ACK12	Входы	(Acknowledge) Подтверждение операции записи или чтения. Низкий уровень на любом из входов ACK0 ... ACK11 или высокий на входе ACK12, означает успешную операцию. Входы опрашиваются во время активного состояния стробов WR и RD. Входы ACK0 ... ACK11 должны иметь резисторы доопределения до высокого логического уровня, ACK12 — до низкого.

А.2.3. Выводы общего назначения

Обозначение	Тип	Выполняемые функции
CLRN	Вход	(Clear Negative) Приведение в исходное состояние: низкий уровень — сброс, высокий — нормальное функционирование БИС.
PULL	Вход	Технологический. Предназначен для включения режима измерения токов утечки. При высоком уровне на этом входе все выходы переводятся в Z-состояние, все резисторы доопределения входов отключаются. При низком уровне на этом входе — нормальное функционирование БИС.

Ив. № подлин	Подпись и дата	Взаим. инв. №	Инв. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата

ГАВЛ.431260.344 Д

Лист

12

А.3. Описание интерфейсов

А.3.1. Последовательный интерфейс

Последовательный интерфейс аналогичен интерфейсу БИС Н5503ХМ2-142. Отличие состоит в добавлении одного разряда адреса (было 7 разрядов — А0 ... А6, добавлен А7). Разряд А7 добавлен в начало кадра.

Полное описание интерфейса.

1) Канал использует 4 линии:

На стороне задатчика линии		На стороне ведомых абонентов	
Обозн.	Назначение	Обозн.	Назначение
CLK	тактовый сигнал (выход)	CLK	тактовый сигнал (вход)
DO	выходные данные (инвертированы)	DI	входные данные (инвертированы)
DO1	выходные данные (инвертированы)	DI	входные данные (инвертированы)
DIA	данные/адрес (выход).	DIA	данные/адрес (вход).
DI	входные данные (инвертированы)	DO	выходные данные (инвертированы)

Данная БИС, так же как Н5503ХМ2-142, является ведомым абонентом интерфейса.

2) Тактовая частота на линии CLK большую часть времени присутствует постоянно. В случае, если на линии присутствует несколько задатчиков, они выдают свои сигналы открытым коллектором (либо открытым стоком), и возможно пропадание тактового сигнала при передаче управления шиной от одного задатчика к другому. Пропадание не может произойти во время кадра обмена. Время пропадания — не ограничено; при пропадании тактового сигнала на линии CLK остаётся высокий уровень.

Тактовая частота CLK для Н5503ХМ2-142 — 1 МГц. Новая БИС должна быть протестирована на частоту до 4 МГц для возможных будущих модификаций интерфейса.

3) Входные сигналы ведомого абонента (выходные сигналы задатчика) изменяются одновременно с нарастающим фронтом CLK, а защёлкиваются по спадающему. Ответные данные изменяются по спадающему фронту CLK, а фиксируются в приёмном регистре задатчика — по следующему спадающему.

4) Адрес (за исключением разряда А7) и данные передаются начиная с младшего разряда. Общая длина кадра обмена — 19 разрядов.

5) Первые 9 разрядов передаваемой информации имеют следующее значение:
 – разряды 1..8 — 8-разрядный адрес ячейки, к которой происходит обращение.
 Передаются в порядке: А7, А0, А1, А2, А3, А4, А5, А6;

Изн. № подлин	Подпись и дата
	Изн. № дубл.
	Взаим. изн. №
	Подпись и дата

Изн.	Лист	№ документа	Подпись	Дата
------	------	-------------	---------	------

- разряд 9 (R/-W) — тип операции: запись при низком уровне или чтение при высоком уровне;
- разряд 10 (P1) — дополнение до нечётности (см. пояснение ниже) разрядов A0-A7 и R/-W.

6) При записи (R/-W — низкий) следующие 8 разрядов (D0 ... D7) — это данные для записи, и последний разряд (P2) — дополнение до нечётности 8 разрядов данных. Данные записываются в ячейку назначения, если совпал адрес, R/-W — низкий, и условия чётности полей адреса и данных выполнены.

Замечание по поводу контроля чётности (нечётности).

Идеология контроля чётности выбрана исходя из того, чтобы состояние обрыва линии давало неверный результат контроля чётности. Обрыв линии — состояние высокого уровня. Данные в линии инвертированы по отношению к тем, которые записывает и читает вычислитель (задатчик линии). Соответственно в вычислителе аппаратно выполняется дополнение до нечётности как группы адреса (первые 10 разрядов кадра), так и группы данных (вторые 9 разрядов кадра). В линии это выглядит так, что в каждой группе присутствует нечётное число разрядов низкого уровня. То же относится и к ответным данным (9 разрядов).

7) В качестве подтверждения успешной записи в адресуемую ячейку ведомый абонент отдаёт задатчику квитанцию длительностью 1 бит по линии ответных данных DO. Положение фронтов квитанции должно соответствовать п. 3.

8) При чтении (R/-W — высокий) после распознавания адреса, приёма бита R/-W и проверки чётности начиная с ближайшего спадающего фронта CLK на выход DO выдаются 8 разрядов данных (D0 ... D7) и бит дополнения их до нечётности (P2) («нечётность» — аналогично п. 6).

9) Сигнал "данные/адрес" имеет высокий уровень при передаче адреса и низкий уровень при передаче данных. Изменение уровня сигнала DIA происходит перед битами чётности P1 и P2.

10) Выход DO1 повторяет сигнал на выходе DO, но в отличие от DO реализован не на элементе с открытым стоком, а на обычном логическом выходе.

А.3.2. Параллельный интерфейс

Рассматриваемый интерфейс — стандартный параллельный интерфейс для асинхронного доступа с отдельными шинами адреса (8 разрядов) и данных (8 разрядов).

При записи достоверные значения данных и адреса формируются задатчиком до начала stroba записи WR и продолжают удерживаться после его окончания. Ведомый абонент шины может принять и зафиксировать данные в любой момент в течение активного (низкого) уровня stroba.

При чтении достоверное значение адреса формируется задатчиком до начала stroba чтения RD и продолжает удерживаться после его окончания. Ведомый абонент, из которого происходит считывание, дешифрирует адрес и по активному (низкому) уровню stroba чтения выставляет на шину данные; по окончании stroba — снимает данные, т.е. переводит свои выходы в Z-состояние. Задатчик фиксирует данные в приёмном регистре во время нарастающего фронта stroba RD. Длительность stroba чтения — это максимально допустимое время реакции ведомого абонента и установления данных на шине.

Ивл. № подлин	
Подпись и дата	
Взаим. инв. №	
Инв. № дубл.	
Подпись и дата	

А.4.5. При операции чтения:

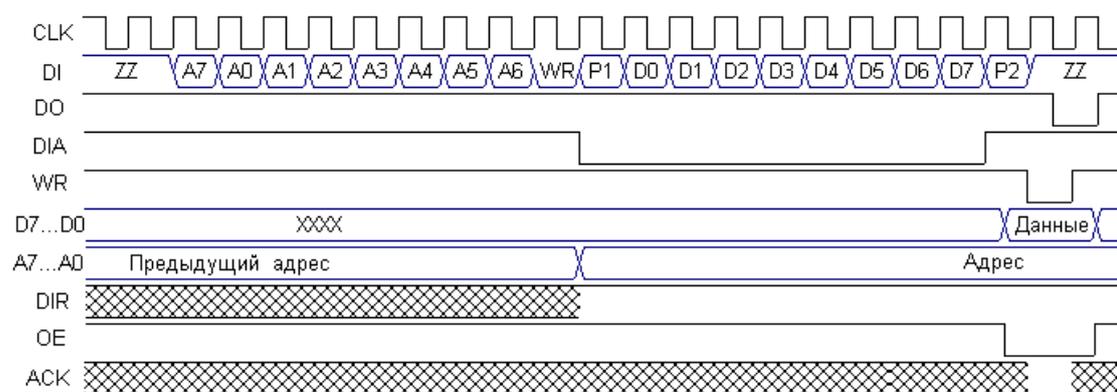
А.4.5.1. Длительность строба RD — один такт CLK. Начинается через полтакта после спадающего фронта DIA. Сигнал изменяется по спадающим фронтам CLK.

А.4.5.2. Сигнал RD выдаётся только в случае положительного результата контроля чётности группы адреса.

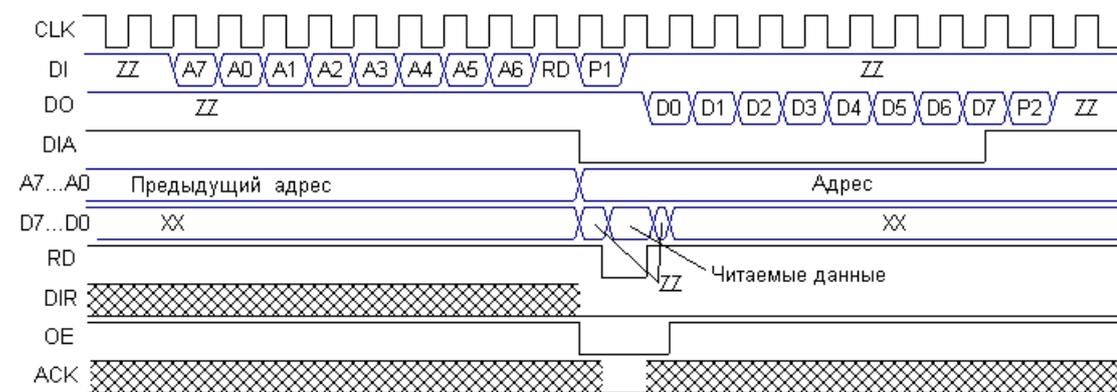
А.4.5.3. Сигнал OE выставляется по спадающему фронту DIA и удерживаться не менее 2-х тактов. На время активного состояния OE выходы D0...D7 должны быть переведены в Z-состояние.

А.4.5.4. Прочитанные данные по последовательному каналу выдаются только в случае получения подтверждения успешной операции по одному из входов ACK — низкому по одному из входов ACK0 ... ACK11 или высокому по входу ACK12. Допустимое время реакции ведомого абонента для выдачи подтверждения — половина такта CLK, т.е. до начала выдачи последовательных данных.

Временные диаграммы работы БИС.



Запись

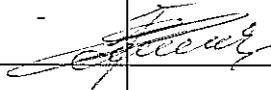


Чтение

Ив. № подлин	Подпись и дата
Взаим. инв. №	Ив. № дубл.
Подпись и дата	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата
-----	------	-------------	---------	------

Лист регистрации изменений

Изм	Номера листов (страниц)				Всего листов (страниц) в документе	№ документа	Входящий № сопроводительного документа и дата	Подпись	Дата
	Измененных	Замененных	Новых	Ануллированных					
1	-	1	-	-	17	ГАВЛ.431260.344	-		21.02.13

Изм. № подлинн	Подпись и дата	Взаим. пив. №	Изм. № дубл.	Подпись и дата

Изм	Лист	№ документа	Подпись	Дата

ГАВЛ.431260.344 Д

Лист

17