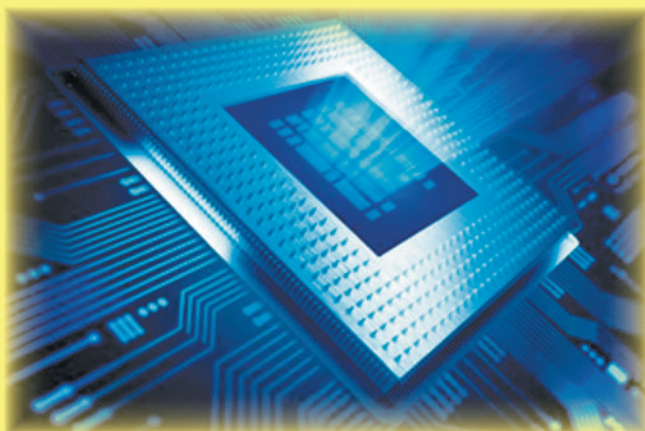


# МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ

в материаловедении электронных компонентов

## МММЭК-2020

Материалы II международной конференции



19–20 октября 2020 г. Москва Россия



ФЕДЕРАЛЬНЫЙ НАУЧНО-ИССЛЕДОВАТЕЛЬСКИЙ ЦЕНТР  
Информатика  
и Управление  
РОССИЙСКОЙ АКАДЕМИИ НАУК



НИИМЭ  
НИИ МОЛЕКУЛЯРНОЙ  
ЭЛЕКТРОНИКИ



Министерство науки и высшего образования Российской Федерации  
Вычислительный центр Федерального исследовательского центра «Информатика и управление» РАН  
Московский государственный университет имени М.В. Ломоносова  
факультет Вычислительной математики и кибернетики  
Московский авиационный институт (национальный исследовательский университет)  
Научный совет РАН «Фундаментальные проблемы элементной базы  
информационно-вычислительных и управляющих систем и материалов для их создания»  
Консорциум «Перспективные материалы и элементная база информационных  
и вычислительных систем»

---

**МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ  
в материаловедении электронных компонентов  
МММЭК–2020**

Материалы II международной конференции

*19–20 октября 2020 г., Москва*

---

**MATHEMATICAL MODELING  
in materials science of electronic components  
ICM3SEC–2020**

Proceedings of the international conference

*October 19–20, 2020 Moscow, Russia*



---

МОСКВА – 2020

УДК 519.6.517.958.533.6

ББК 22.2.2218

М34

Ответственный редактор:

*К. К. Абгарян* – д-р.физ.-мат.наук, главный научный сотрудник,  
руководитель отдела ФИЦ ИУ РАН, заведующий кафедрой МАИ

**Математическое моделирование в материаловедении электрон-**  
М34 **ных компонентов.** МММЭК–2020. 19–20 октября 2020 г., Москва : Мате-  
риалы II Международной конференции. – Москва : МАКС Пресс, 2020. –  
144 с. : ил.

ISBN 978-5-317-06483-9

<https://doi.org/10.29003/m1506.MMMSEC-2020>

Сборник включает в себя научные работы, отражающие современные мировые дости-  
жения в области материаловедения электронных компонентов и представляет новые методы  
математического моделирования и программные решения для разработки прикладных про-  
граммных систем.

Для специалистов в области вычислительного материаловедения, прикладной матема-  
тики, математического моделирования, проектирования и автоматизации изделий нано-  
электроники, разработчиков современных прикладных программных систем, аспирантов и  
студентов старших курсов университетов и технических вузов.

*Ключевые слова:* математическое моделирование, вычислительное материаловедение,  
прикладная математика, дизайн материалов, электронные компоненты, нанoeлектроника,  
прикладные программные системы, нейроморфные системы.

УДК 519.6.517.958.533.6

ББК 22.2.2218

**Mathematical modeling in materials science of electronic component.**  
ICM3SEC–2020. October 19–20, 2020, Moscow : Proceedings of the  
international conference. – Moscow : MAKS Press, 2020. – 144 p.

ISBN 978-5-317-06483-9

<https://doi.org/10.29003/m1506.MMMSEC-2020>

The book includes scientific works reflecting modern achievements in the field of materials  
science of electronic components and presents new methods of mathematical modeling and  
software solutions for the development of applied software systems.

For specialists in the field of computational materials science, applied mathematics,  
mathematical modeling, design and automation of nanoelectronic products, developers of modern  
applied software systems, graduate and postgraduate students.

*Key words:* mathematical modeling, computational materials science, applied mathematics,  
materials design, , nanoelectronics, applied software systems, neuromorphic systems.

*Статьи публикуются в авторской редакции.*

*Использованные изображения получены из открытых источников.*

ISBN 978-5-317-06483-9

© Авторы, 2020

© Оформление. ООО «МАКС Пресс», 2020

<i>Ю.Д. Мочалова, К.К. Абгарян.</i> Моделирование процессов деградации механических свойств, прочности и разрушения композитных материалов .....	95
<i>А.В. Саенко, С.П. Малюков, А.В. Палий.</i> Численное моделирование солнечного элемента со структурой $\text{TiO}_2/\text{CH}_3\text{NH}_3\text{SnI}_3/\text{Cu}_2\text{O}$ .....	98
<i>Н.Н. Чернов, А.В. Палий, А.В. Саенко.</i> Исследование эффективности конструкции биметаллического радиатора из меди и алюминия для теплонагруженного источника электронной техники .....	101
<b>4. D. Моделирование размерных, радиационных, поверхностных и других дефектов в полупроводниковой нанoeлектронике .....</b>	<b>105</b>
<i>José C. Pedro, João L. Gomes, Luís C. Nunes.</i> Consistent modeling of dc and ac characteristics of GaN/AlGaN microwave power hemts .....	106
<i>А.А. Гниденко, А.Н. Чибисов, М.А. Чибисова, А.В. Прохоренко.</i> Квантово-механическое исследование влияния магнетизации на электронную структуру Si:P .....	109
<b>5. E. Моделирование работы многоуровневых элементов памяти для компьютеров следующего поколения.....</b>	<b>113</b>
<i>А.А. Зацаринный, Ю.А. Степченков, Ю.Г. Дьяченко, Ю.В. Рождественский.</i> Самосинхронные схемы как база создания высоконадежных высокопроизводительных компьютеров следующего поколения .....	114
<i>В.В. Лопатенко.</i> Применение методов машинного обучения для аппроксимации экспериментальных характеристик мемристора .....	116
<i>И.В. Матюшкин, Д.В. Гусейнов.</i> Исследование простой модели мемристора второго порядка при его циклировании.....	120
<i>А.Ю. Морозов, К.К. Абгарян, Д.Л. Ревизников.</i> Имитационное моделирование импульсной нейронной сети с мемристивными элементами в качестве синапсов .....	123
<i>Е.С. Шамин, Д.А. Жевненко, Ф.П. Мещанинов, В.С. Кожевников, Е.С. Горнев.</i> Поиск начального приближения для задачи экстракции параметров модели мемристора с помощью методов машинного обучения .....	127
<i>Е.А. Ганыкина, Е.С. Горнев, А.А. Резванов.</i> Исследование термических эффектов в $\text{HfO}_2$ RRAM-структурах в процессе RESET .....	131
<i>А.В. Ерещенко.</i> Применение алгоритмов машинного обучения для моделирования вольтамперной характеристики мемристора.....	133

## САМОСИНХРОННЫЕ СХЕМЫ КАК БАЗА СОЗДАНИЯ ВЫСОКОНАДЕЖНЫХ ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ КОМПЬЮТЕРОВ СЛЕДУЮЩЕГО ПОКОЛЕНИЯ

*Зацаринный Александр Алексеевич<sup>1</sup>,*

*д.т.н., заместитель директора ФИЦ ИУ РАН*

*AZatsarinny@ipiran.ru, +7 (499) 137-60-31*

*Степченко Юрий Афанасьевич<sup>1</sup>,*

*к.т.н., заведующий отделом,*

*YStepchenkov@ipiran.ru +7(495) 671-15-20*

*Дьяченко Юрий Георгиевич<sup>1</sup>,*

*к.т.н., с.н.с.,*

*diaura@mai.ru, +7 (495) 678-02-57*

*Рождественский Юрий Владимирович<sup>1</sup>,*

*к.т.н., вед.н.с.,*

*YRogdest@ipiran.ru, +7 (495) 678-02-57*

<sup>1</sup> *ФИЦ ИУ РАН, г.Москва*

**Аннотация.** В работе предлагаются конструктивные и схемотехнические решения для реализации высокопроизводительных компьютеров следующего поколения. Они основаны на методологии проектирования самосинхронных схем и обеспечивают повышение устойчивости вычислительных систем к логическим сбоям, являющимся следствием наведенных помех и радиационного воздействия.

**Ключевые слова:** самосинхронная схема, индикация, сбоеустойчивость, КМОП, многопороговый транзистор.

### Введение

Основным трендом современной микроэлектроники являются постоянная борьба за снижение энергопотребления и соблюдение жестких требований к надежности и помехозащищенности схем. В настоящее время существует достаточно хорошо проработанная альтернатива синхронным схемам – самосинхронные (СС) схемы. Они являются многообещающей заменой синхронных схем в качестве схемотехнической базы для создания компьютеров нового поколения, обеспечивая бесперебойную работу в нестабильных условиях эксплуатации вычислительных систем (напряжения питания, температуры) и повышенную устойчивость к воздействию неблагоприятных факторов окружающей среды. В работе обсуждаются

конструктивные и схемотехнические методы повышения надежности СС-схем и вычислительных систем на их основе.

### **Повышение сбоеустойчивости СС-схем**

СС-схемы используют четыре основных принципа проектирования [1]: избыточное кодирование информационных бит; двухфазное поведение; индикацию окончания переключения схемы в очередное состояние; запрос-ответное взаимодействие соседних в тракте обработки информации СС-устройств. Использование парафазного кода [2] для представления информационных сигналов упрощает индикацию окончания переходных процессов в элементах СС-схемы и повышает надежность передачи информации между блоками вычислительной системы.

Анализ поведения самосинхронных схем в условиях воздействия неблагоприятных факторов окружающей среды, приводящих к появлению кратковременных логических сбоев, показывает, что СС-схемы обладают естественной устойчивостью к кратковременным логическим сбоям. Они маскируют более 80% логических сбоев за счет своих принципов организации и функционирования. Индикация запрещенного состояния парафазного сигнала, появляющегося в результате логического сбоя, как спейсера и использование Dual Interlocked Cell (DICE) подхода [3] к проектированию критических узлов СС-схем дополнительно повышают устойчивость СС-схем к кратковременным логическим сбоям до уровня 96%.

### **Уменьшение сложности СС-схем**

Основной недостаток самосинхронных схем – аппаратная избыточность, связанная с избыточным кодированием информационных сигналов и необходимостью подтверждения завершения процессов переключения всех элементов схемы. В работе обсуждается возможность сокращения аппаратных затрат на реализацию СС-схем за счет использования нового схемотехнического компонента – многопорогового транзистора. Его применение позволило бы упростить схемотехническую и топологическую реализации СС-схем и за счет этого дополнительно увеличить их помехо- и сбоеустойчивость.

### **Выводы**

В работе предложены новые подходы к повышению надежности СС-схем в базе КМОП технологии, включающие схемотехнические, конструктивные и топологические способы. Разработка многопороговых МОП транзисторов и схемотехники основных

элементов СС-схем на их основе позволит сократить сложность СС-устройств и площадь их топологической реализации.

*Работа выполнена при поддержке Министерства науки и высшего образования Российской Федерации, проект № 075-15-2020-799.*

### Литература

1. Степченков Ю.А., Дьяченко Ю.Г., Горелкин Г.А. Самосинхронные схемы – будущее микроэлектроники // ЦНИИ «Электроника»: Вопросы радиоэлектроники, 2011. № 2. С. 153–184.

2. Зацаринный А.А., Козлов С.В., Степченков Ю.А., Дьяченко Ю.Г. Формирователь парафазного сигнала с единичным спейсером. Пат. РФ № 2718220, опубл. 31.03.2020. Бюл. № 10. – 7 с.

3. Berg M. Revisiting Dual Interlocked Storage Cell (DICE) Single Event Upset (SEU) Sensitivity // Microelectronics Reliability & Qualification Working Meeting (MRQW) 2013 and HiREV Industry Day, El Segundo, CA, December 10–12, 2013 [https://nopr.nasa.gov/files/25702/2013MRQW\\_Berg\\_n272.pdf](https://nopr.nasa.gov/files/25702/2013MRQW_Berg_n272.pdf) (дата последнего обращения 03.10.2020).

## SELF-TIMED CIRCUITS AS A BASIS FOR DEVELOPING NEXT GENERATION HIGH-RELIABLE HIGH-PERFORMANCE COMPUTERS

*A.A. Zatsarinny, Yu.A. Stepchenkov, Yu.G. Diachenko, Yu.V. Rogdestvenski*

**Abstract.** The paper proposes design and circuitry solutions for the implementation of high-performance next generation computers. They are based on self-timed circuit design methodology and provide an increase in the tolerance of computing systems to soft errors resulting from induced noises and radiation exposure.

**Keywords:** self-timed circuit, indication, fault-tolerance, CMOS, multi-threshold transistor.

<https://doi.org/10.29003/m1536.MMMSEC-2020/116-119>

## ПРИМЕНЕНИЕ МЕТОДОВ МАШИННОГО ОБУЧЕНИЯ ДЛЯ АППРОКСИМАЦИИ ЭКСПЕРИМЕНТАЛЬНЫХ ХАРАКТЕРИСТИК МЕМРИСТОРА

*Лопатенко В.В.<sup>1</sup>*

<sup>1</sup> *Московский авиационный институт (НИУ)*

**Аннотация.** Мемристор – пассивный элемент в микроэлектронике, по своим свойствам похожий на биологический синапс. Возможность использования мемристора в качестве аналогового элемента в нейросетях повышает интерес к изучению его свойств со стороны научного сообщества.