

Техническое описание.

1. Назначение микросхемы

1.1 Приёмопередатчик мультиплексного канала обмена (далее по тексту ППМКО) предназначен для организации обмена информацией в мультиплексном канале в соответствии с ГОСТ 26765.52-87.

ППМКО обеспечивает стробирование передаваемых сигналов, а также блокировку передатчика при превышении длительности непрерывной передачи информации более 801 мкс или при перегрузке по току.

1.2 Структурная схема ППМКО представлена на рисунке 1.

2. Состав ППМКО

2.1 ППМКО (рисунок 1) состоит из следующих составных частей:

- трёх компараторов;
- схемы блокировки передатчика;
- схемы определения длительности посылки;
- схемы стробированной входной логики.

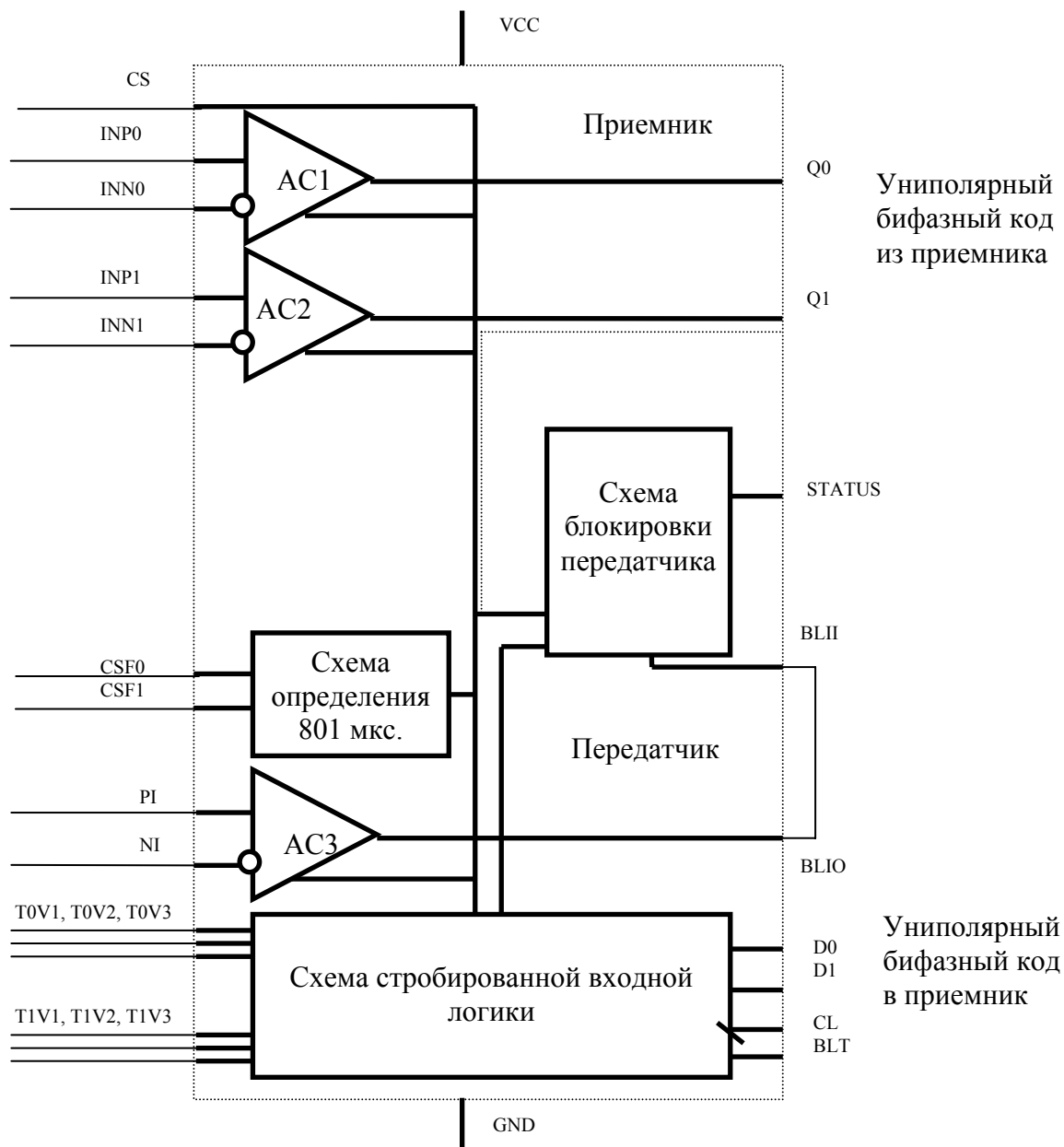


Рисунок 1 СТРУКТУРНАЯ СХЕМА ППМКО

Таблица 1. Внешние выводы МБИС

Выводы		Используемые состояния		Нагрузка	Назначение
Но-мер	Условное обозначение	Вход	Выход		
1	T0V1		HZ		Выход 1 бифазного сигнала передатчика T0
2	T0V2		HZ		Выход 2 бифазного сигнала передатчика T0
3	T0V3		ZL		Выход 3 бифазного сигнала передатчика T0
4	BLT	10			Вход блокировки сигналов передатчика
5	Q1		HL		Выход 1 бифазного сигнала приемника
6	Q0		HL		Выход 0 бифазного сигнала приемника
7	CL	10			Вход частоты стробирования сигналов передатчика
8	BLIO		HL		Выход компаратора перегрузки по току
9	BLI	10			Вход блокировки сигналов передатчика при перегрузке по току
10	CSF0	10			Вход управления значением частоты стробирования
11					Не используется
12	INP1	10			Прямой вход компаратора 1, обеспечивающего преобразование входного биполярного сигнала в униполярный сигнал
13	INN1	10			Инверсный вход компаратора 1, обеспечивающего преобразование входного биполярного сигнала в униполярный сигнал
14	GND				Вывод "ОБЩИЙ"
15	INN0	10			Инверсный вход компаратора 0, обеспечивающего преобразование входного биполярного сигнала в униполярный сигнал
16	INP0	10			Прямой вход компаратора 0, обеспечивающего преобразование входного биполярного сигнала в униполярный сигнал
17	STATUS		HL		Выход сигнала аварии в устройстве
18	CSF1	10			Вход управления значением частоты стробирования
19	CS	10			Вход блокировки микросхемы
20	D0	10			Вход 0 бифазного сигнала передатчика
21	D1	10			Вход 1 бифазного сигнала передатчика
22	PI	10			Прямой вход компаратора перегрузки по току
23	NI	10			Инверсный вход компаратора перегрузки по току
24					Не используется
25	T1V1		HZ		Выход 1 бифазного сигнала передатчика T1
26	T1V2		HZ		Выход 2 бифазного сигнала передатчика T1
27	T1V3		ZL		Выход 3 бифазного сигнала передатчика T1
28	UCC				Выход "Питание"

3. Описание работы ППМКО

В составе ППМКО можно выделить две части: приемник и передатчик.

3.1 В передатчике входные данные D0, D1 стробируются частотой, поступающей на вход CL, полученные сигналы транслируются на выходы T0V1, T0V2, T0V3, T1V1, T1V2, T1V3. Активное состояние выходов T1Vi и T0Vi- высокий уровень, пассивное состояние низкий уровень.

3.2. Передатчик блокируется в следующих случаях:

- 1) при подаче на вывод CS низкого уровня (блокируется и приемник и передатчик);
- 2) при одновременном появлении на выводах D1, D0 одинакового уровня на время более одного периода частоты стробирования данных;
- 3) при появлении на выводе. BLT высокого уровня;
- 4) при появлении сигнала о перегрузке по току в инвертирующих буферах-формирователях, который формируется на аналоговом компараторе АСЗ;
- 5) при превышении длительности передачи информации $t_n \geq 801$ мкс, при частотах стробирования 2МГц, 4МГц, 8МГц.

3.3 При блокировке выходы T1Vi и T0Vi переходят в пассивное состояние, после этого на выводе STATUS формируется низкий уровень.





3.4 Значение частоты стробирования определяется конфигурационными выводами CSF0, CSF1 в соответствии с таблицей 1.

Таблица 1 Задание частоты стробирования

CSF1	CSF0	Значение частоты
0	0	2 МГц
0	1	4 МГц
1	0	8 МГц
1	1	Блокировка 801 мкс не анализируется

3.5 Алгоритм работы ППМКО в режиме передатчика приведен в таблице 2.

Таблица 2 Алгоритм работы ИС при передаче информации

D0	D1	CL	CS	BLT	Перегрузка по току	$t_n \geq 801 \mu\text{с}$	STATUS	T0	T1
X	X	X	0	X	Нет	X	0	низкий уровень	низкий уровень
X	X	X	1	X	Нет	Да	0	низкий уровень	низкий уровень
X	X	X	1	X	Да	Нет	0	низкий уровень	низкий уровень
X	X	X	1	1	Нет	Нет	0	низкий уровень	низкий уровень
	0		1	0	Нет	Нет	0	низкий уровень	низкий уровень
	1		1	0	Нет	Нет	1	высокий уровень	низкий уровень
	0		1	0	Нет	Нет	1	низкий уровень	высокий уровень
	1		1	0	Нет	Нет	1	низкий уровень	низкий уровень

3.6 Приемник принимает информацию из линии передач на входы INN0, INN1, INP0, INP1, преобразует входной фазомодулированный биполярный код в униполярный бифазный код с помощью компараторов АС1 и АС2. Полученный код через выходы Q1 и Q2 передается в цифровом виде в устройство, декодирующее бифазные униполярные сигналы. Прием информации определяется наличием высокого уровня на выводе CS и наличием бифазных сигналов на выводах Q1 и Q2. Выводы Q1 и Q2 оба находятся в состоянии высокого уровня (5 В), при отсутствии частоты на входе CL, обеспечивающей стробирование входной информации.

3.7 Микросхема ППМКО позволяет реализовать приемо-передатчик в гибридном исполнении или в исполнении на дискретных элементах. Пример схемы приёмо-передатчика МКО приведена на рисунке 2.

Рисунок 2. Схема приемопередатчика МКО с применением БИС Н5503ХМ1-195 и БИС 1469КТ1Т

