

Техническое описание микросхемы 5507БЦ5У-657

1 Назначение микросхемы

1.1 БИС предназначена для приема информации из АЦП и передачи процессору (интерфейс LINK).

1.2 БИС должна выполнять следующие основные функции:

- прием и обработка данных из АЦП;
- передача данных по интерфейсу LINK.

1.3 Наименование и обозначение выводов приведено в таблице 1 карты заказа.

1.4 Структурная схема микросхемы представлена на рис. 1.

2 Состав микросхемы

2.1 В состав микросхемы входят следующие составные части:

- счетчик СТ;
- регистровый блок;
- модуль LINK;
- модуль ADC.

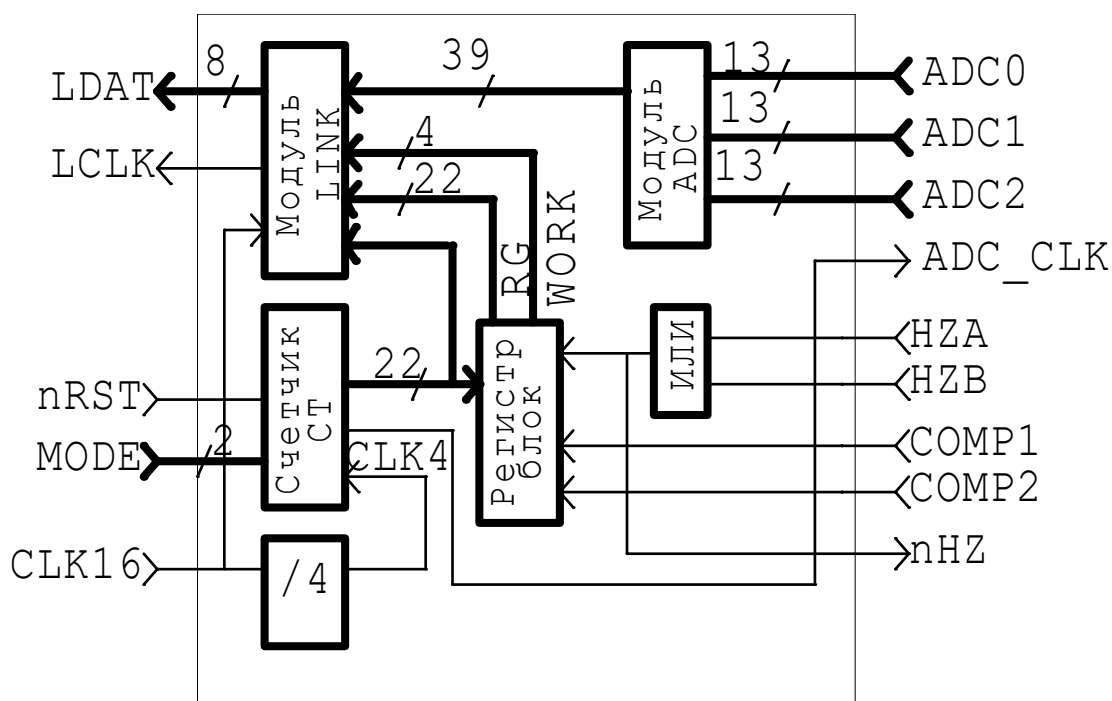


Рисунок 1 - Структурная схема

3 Функциональное описание модулей, входящих в состав БИС

3.1 Счетчик СТ.

22 –х разрядный синхронный циклический счетчик. Он считает от внешней частоты CLK4 (4 МГц), которая получается из частоты CLK16. Запускается при $nRST = 1$.

3.2 Регистровый блок.

Содержит четыре регистра RG_XXX[21:0], в которые происходит запись СТ[23:0] по сигналам HZ, COMP1 и COMP2 (по переднему и заднему фронту).

3.3 Модуль LINK.

Модуль LINK предназначен для передачи данных (строк по 64 разряда – 8 байтов) сформированных в модуле ADC (LCLK - 16МГц). Выдача осуществляется побайтно. Сначала выдаются разряды [31- 0] старшим байтом вперед, потом разряды[63-32] старшим байтом вперед. Данные выдаются каждый такт частоты ADC_CLK.

3.4 Модуль ADC.

Модуль ADC предназначен для приема данных с трех АЦП (ADC[12:0]). Данные из трех АЦП считываются за каждый такт частоты считывания (см. табл. 1).

Таблица 1 – Значение частоты в зависимости от значения сигналов MODE

MODE		CLK_ADC
[1]	[0]	
0	0	1 МГц
0	1	500 КГц
1	0	250 КГц
1	1	125 КГц

4 Описание работы БМК

4.1 БМК начинает считывание АЦП и передачу данных в LINK при установке сигнала nRST в лог. 1. Каждый такт частоты считывания АЦП (ADC_CLK) в модуль LINK выдается 64 разряда данных (строка). Структура строки показана в табл.2, где:

- ADC[12:0] – разряды, считанные из соответствующего АЦП;

- RG[21:0] - значение регистра соответствующего события;
- WORK - Разряды [63:60] – индикация события.

4.2 Если не было сигналов HZA, HZB, COMP1, COMP2, то в LINK выдаются данные как показано в табл.2, где RG[21:0] - значение CT[21:0], а разряды WORK = 0h.

4.3 По сигналу HZ (по переднему фронту HZ) значение CT[23:0] запоминаются в регистре (RG_HZ[21:0]). Значение RG_HZ (RG[21:0] в табл.2) и разряды WORK = 4h выдается в следующем такте.

Т а б л и ц а 2 - Структура строки LINK

Разряды в канале LINK						
63:61	60:45	44: 32	31:29	28:16	15...13	12:0
WORK	RG[21: 6]	ADC2	RG[5:3]	ADC1	RG[2:0]	ADC0

4.4 По сигналу COMP1 (по переднему фронту COMP1) значение CT[23:0] запоминаются в регистре RG_CMP1[21:0]. Значение RG_CMP1 (RG[21:0] в табл.2) и разряды WORK = 1h выдается в следующем такте.

4.5 По сигналу COMP2 (по переднему фронту COMP2) значение CT[23:0] запоминаются в регистре RG_CMP2p[21:0]. Значение RG_CMP2p (RG[21:0] в табл.2) и разряды WORK = 2h выдается в следующем такте.

4.6 По сигналу COMP2 (по заднему фронту COMP2) значение CT[23:0] запоминаются в регистре RG_CMP2n[21:0]. Значение RG_CMP2n (RG[21:0] в табл.2) и разряды WORK = 3h выдается в следующем такте.

Если за один такт частоты считывания АЦП(CLK_ADC) произошло несколько событий (пришли сигналы HZA, HZB, COMP1, COMP2) данные в LINK выдаются по очереди каждый такт в любой последовательности.