

Раздел 19

1469ТК015 – микросхема защиты от тиристорного эффекта

19.1. Назначение	19-2
19.2. Особенности	19-2
19.3. Описание	19-2
19.4. Назначение выводов	19-10
19.5. Электрические параметры	19-11
19.6. Стойкость к воздействию внешних факторов.....	19-14
19.7. Корпусное исполнение	19-15
19.8. Обозначение при заказе и в конструкторской документации.....	19-15

19.1. Назначение

Микросхема 1469TK015 предназначена для защиты аппаратуры от возникновения тиристорного эффекта и обеспечивает контроль тока потребления защищаемых узлов и отключение питания этих узлов при превышении заданного уровня тока потребления.

19.2. Особенности

- технология изготовления: КМОП-технология на объемном кремнии с технологическими нормами 1,5 мкм;
- напряжение питания – от 2,7 до 5,5В;
- ток потребления – не более 1 мА;
- температурный диапазон – от минус 60 °С до 85 °С;
- задаваемый порог срабатывания защиты от тиристорного защелкивания;
- задаваемые время реакции и время отключения питания при защите от тиристорного эффекта;
- аналоговое регулирование тока нагрузки при срабатывании защиты;
- опциональный дополнительный уровень защиты от тиристорного защелкивания;
- сторожевой таймер с задаваемым временем ожидания;
- сигнализация при срабатывании защиты от тиристорного защелкивания и переходе в режим ожидания сторожевого таймера;
- возможность внешнего управления;
- защита микросхемы от кратковременных сбоев питания;
- разрешение для применения в специальной аппаратуре.

19.3. Описание

Микросхема 1469TK015 управляет внешним транзистором, осуществляя коммутацию напряжения, и контролирует ток потребления в защищаемой цепи.

При работе в автоматическом режиме микросхема:

- отслеживает превышение порогового значения напряжения на токосъемном резисторе $R_{\text{ПРОТ}}$, включенном между Sense+ и Sense–;
- при превышении порогового значения срабатывания защиты переводит внешний транзистор в режим ограничения тока;
- при уменьшении напряжения ниже порогового значения отключения защиты восстанавливает питание защищаемой цепи;
- при превышении порога срабатывания защиты в течение заданного времени полностью отключает питание защищаемой цепи;
- через заданный интервал времени с момента полного отключения питания защищаемой цепи восстанавливает питание;
- если разрешена работа сторожевого таймера, отслеживает наличие импульсов на входе сторожевого таймера, а при их отсутствии в течение заданного времени выключает питание защищаемой цепи и через заданный интервал времени восстанавливает питание.

Номинал токосъемного резистора $R_{\text{ПРОТ}}$ определяет ток срабатывания/отключения защиты и рассчитывается с учетом порога срабатывания и отключения защиты по следующей формуле:

$$R_{\text{PROT}} = \frac{U_{\text{TLP}}}{I_{\text{PROT}}}$$

Выбирать сопротивление токосъемного резистора необходимо с учетом переходных процессов и динамического потребления в защищаемой цепи. Падение напряжения на R_{PROT} при номинальном токе в защищаемой цепи не должно превышать U_{TNC} . Напряжение на R_{PROT} при максимальном токе потребления в течение времени больше времени задержки срабатывания защиты (T_{PROT}), не должно превышать U_{TLP} .

Устанавливать период срабатывания сторожевого таймера T_{WD} следует с учетом того, что полный цикл снятия и последующего восстановления питания в защищаемой цепи будет составлять два интервала T_{WD} . Для исключения срабатывания защиты по сторожевому таймеру на входе WDI микросхемы необходимо формировать положительный импульс с периодом, меньшим T_{WD} , и длительностью не менее $T_{\text{WD}}/30$.

Задержки срабатывания защиты по току (T_{PROT}) и по сторожевому таймеру (T_{WD}) определяются емкостью внешних конденсаторов, задающих частоту соответствующих генераторов микросхемы.

В микросхеме предусмотрена возможность внешнего управления с помощью выводов PWOFF, Control и WD_En. Микросхема 1469TK015 имеет два информационных выхода, позволяющих внешним системам управления определять события срабатывания защиты от тиристорного защелкивания (выход Compare) и срабатывания защиты по сторожевому таймеру (выход WD_St).

Функциональная блок-схема микросхемы 1469TK015 приведена на рис. 19.1.

Порог срабатывания, отпускания и режим ограничения по току схемы защиты можно проверить при остановленных генераторах G1 и G2 путем замыкания выводов Cap_LP и Cap_WD на «общий 0 В». Работу компаратора COMP2 при этом можно наблюдать на выводе Compare, а усилителя OU1 – на выводе Gate. Временные диаграммы функционирования компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и при остановленных генераторах G1 и G2 показаны на рис. 19.2.

COMP1 – компаратор питания – отслеживает превышение напряжения на выводе Vdd_C относительно напряжения на выводе Vdd, TH1 – супервизор питания на шине Vdd_C, TH2 – супервизор питания на выводе Vdd, COMP2 – компаратор, OU1 – усилитель, G1 – генератор тактовой частоты схемы управления защитой по току. Частота генератора задается встроенным конденсатором и внешним конденсатором, подключаемым к выводу Cap_LP, G2 – генератор тактовой частоты схемы сторожевого таймера. Частота генератора задается встроенным конденсатором и внешним конденсатором, подключаемым к выводу Cap_WD, CO – цифровая часть микросхемы.

При работающих генераторах диаграмма будет отличаться от представленной на рис. 19.2. Имитация тиристорного эффекта для наглядности представлена в виде медленно изменяющегося сопротивления защищаемой цепи.

Пороговое значение тока защищаемой цепи, при котором срабатывает защита от тиристорного эффекта, задается сопротивлением шунта в цепи питания, включенного между входами Sense+ и Sense–. При превышении порогового значения компаратор COMP2 выдает на вход схемы управления защитой по току сиг-

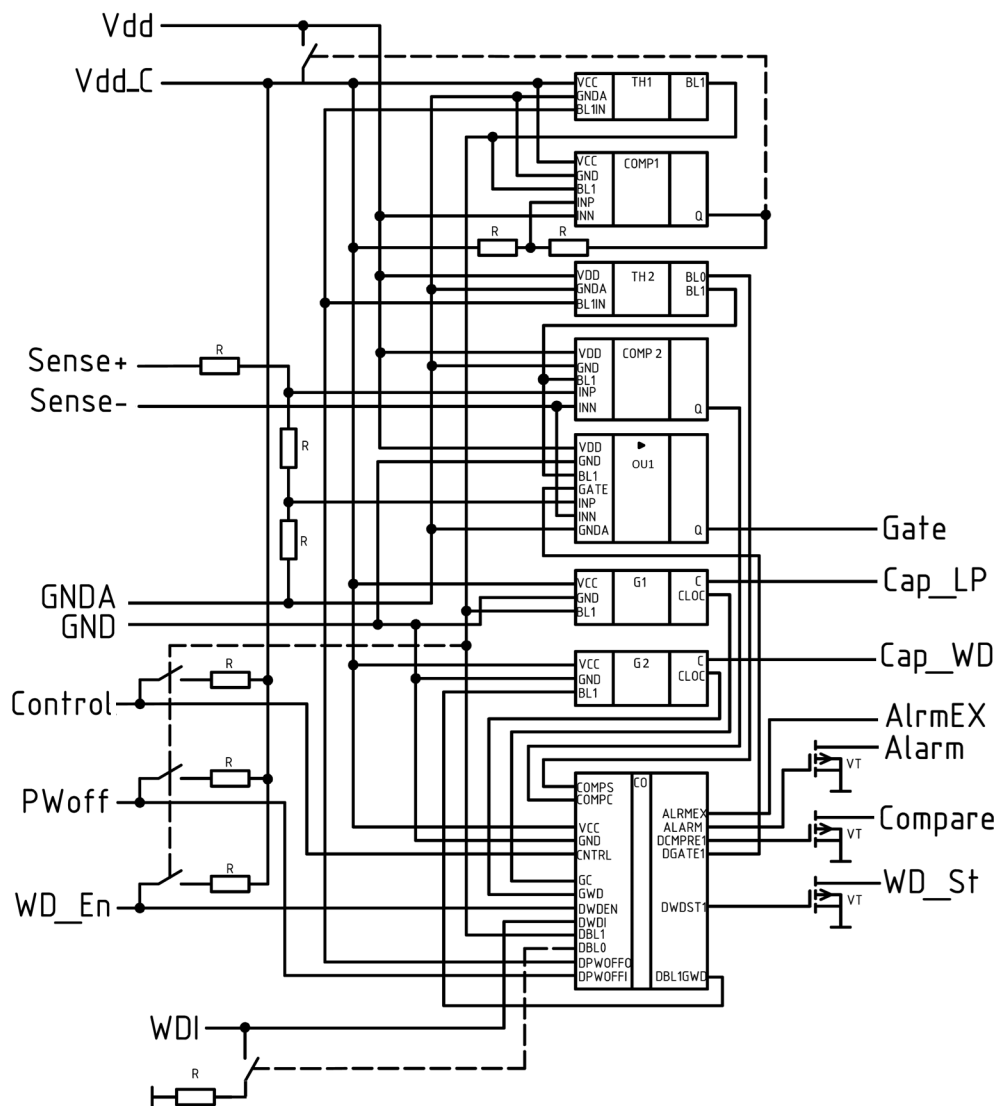


Рис. 19.1. Функциональная блок-схема микросхемы 1469TK015

нал к началу ограничения тока защищаемой цепи, на выводе Compare появляется низкий логический уровень. Внешний транзистор, подключенный к выводу Gate, ограничивает ток защищаемой цепи. Вывод Compare можно использовать для проверки правильности выбора порога срабатывания по току. Порог начала ограничения тока защищаемой цепи несколько больше порога компаратора COMP2, поэтому рост уровня сигнала на выводе Gate начинается после появления активного низкого логического уровня на выводе Compare.

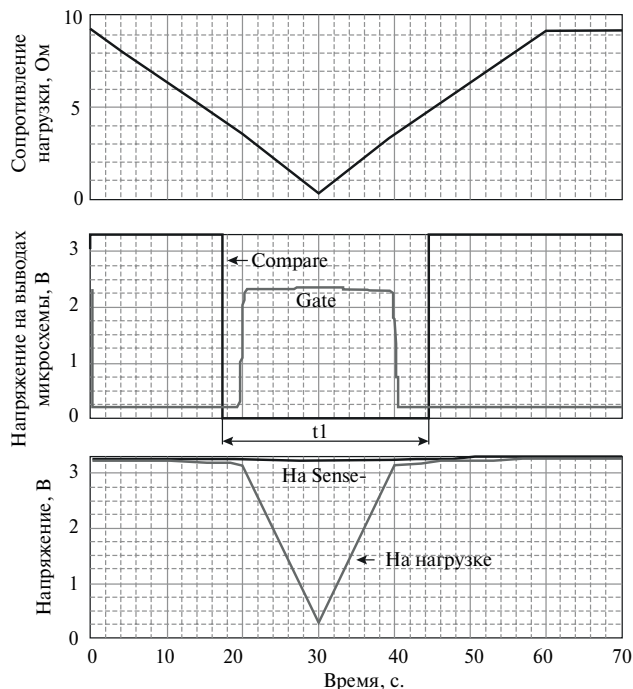


Рис. 19.2. Работа компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и остановленных генераторах G1 и G2

Если длительность сигнала Compare не превышает время T_{PROT} (на рис. 19.3: $t1 < T_{\text{PROT}}$), то при снижении тока до порога отпущения сигналы Compare и Gate возвращаются в исходное состояние. На рис. 19.3 показан пример полной временной диаграммы работы микросхемы при защите от тиристорного защелкивания.

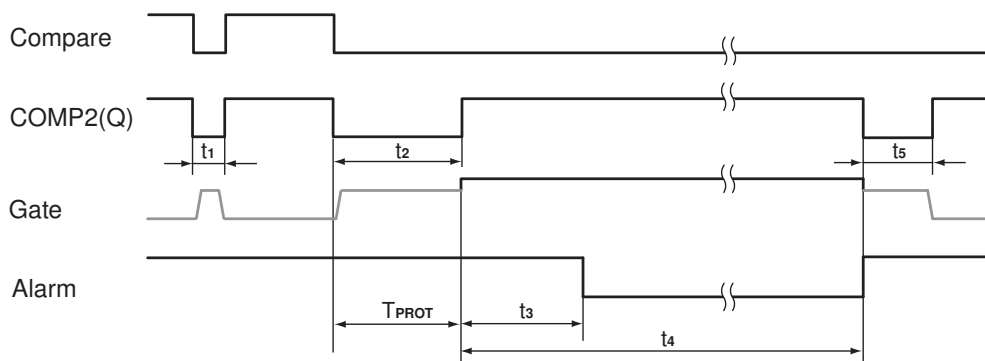


Рис. 19.3. Пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания

Если сигнал COMP2(Q) о превышении порогового значения от COMP2 превышает T_{PROT} (на рис. 19.3: $t_2 > T_{\text{PROT}}$), то схема управления защитой по току выдает на дифференциальный усилитель OUI сигнал блокировки, который переводит вывод Gate в высокий логический уровень, т.е. вместо ограничения тока защищаемой цепи происходит полное отключение питания защищаемой цепи. Сигнал на выводе Compare при этом остается в состоянии низкого логического уровня до тех пор, пока не поступят внешние сигналы Control, PWoff или не произойдет сброс микросхемы 1469TK015 по питанию. Через время, равное T_{PROT} (на рис. 19.3: $t_3 = T_{\text{PROT}}$), схема управления устанавливает низкий логический уровень на внешнем выводе Alarm. Использование вывода Alarm будет рассмотрено ниже.

По истечении времени $32 \cdot T_{\text{PROT}}$ (рис. 9.3 : $t_4 = 32 \cdot T_{\text{PROT}}$) с момента отключения питания защищаемой цепи схема управления восстанавливает высокий логический уровень сигналов Alarm и Gate, дифференциальный усилитель переходит в нормальный режим работы с возможностью ограничения тока защищаемой цепи. Полное восстановление нормального питания защищаемой цепи произойдет при условии спада тока защищаемой цепи ниже порогового уровня ограничения тока (на рис. 19.3 в течение времени t_5). На этом цикл защиты от тиристорного защелкивания заканчивается.

При включении питания защищаемой цепи из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания схемы защиты от тиристорного эффекта. Чтобы избежать ошибочного отключения питания, следует выбирать T_{PROT} большим, чем длительность пика тока потребления (на рис. 19.3: $t_5 < T_{\text{PROT}}$).

На рис. 19.4 показан пример временной диаграммы работы сторожевого таймера микросхемы 1469TK015.

При низком логическом уровне на внешнем входе WD_En разрешается работа сторожевого таймера. Блокировка сторожевого таймера осуществляется высоким логическим уровнем WD_En или срабатыванием защиты от тиристорного защелкивания. Если период сигнала WDI не превышает T_{WD} и после перехода из низкого уровня в высокий уровень длительность высокого уровня сигнала WDI не менее $T_{\text{WD}}/30$, то происходит сброс внутреннего счетчика сторожевого таймера и питание от защищаемой цепи не отключается (на рис. 19.4: $t_6 < T_{\text{WD}}$). Если за время T_{WD} пе-

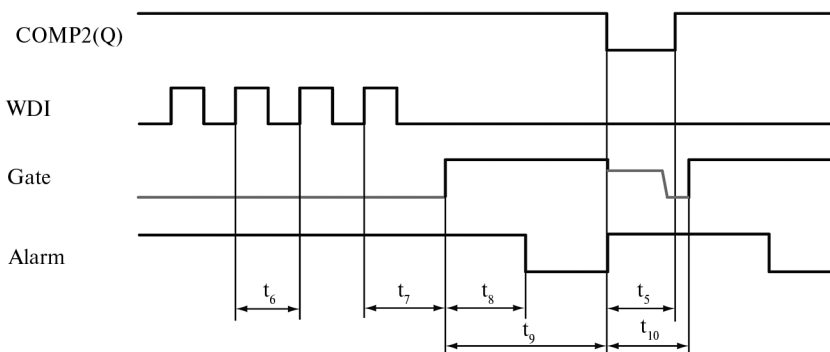


Рис. 19.4. Пример временной диаграммы функционирования сторожевого таймера

риод сигнала WDI не завершается, то сторожевой таймер срабатывает и выполняет цикл отключения защищаемой цепи (на рис. 19.4: $t_7 = T_{WD}$). После перехода из низкого уровня в высокий уровень сигнала WDI минимальная длительность высокого уровня сигнала на входе WDI должна быть не менее $T_{WD}/30$.

При срабатывании сторожевого таймера устанавливается низкий уровень сигнала WD_St. Высокий уровень на выходе WD_St может быть восстановлен подачей высокого логического уровня на вход Control длительностью не менее T_{PROT} , или низким логическим уровнем на вход PWoff длительностью не менее 1 мкс, или сбросом по питанию. По истечении времени T_{WD} с момента срабатывания сторожевого таймера формируется низкий логический уровень на выводе Alarm (в примере на рис. 19.4: $t_8 = T_{WD}$). Длительность отключения питания защищаемой цепи с момента срабатывания сторожевого таймера равна $2T_{WD}$ (в примере на рис. 19.4: $t_9 = 2 \cdot T_{WD}$). После этого сигнал Alarm возвращается в состояние высокого логического уровня, питание защищаемой цепи восстанавливается и дополнительная защита отключается.

Если на вход WDI по-прежнему не поступает периодический сигнал сброса, то цикл отключения по срабатыванию сторожевого таймера повторится через T_{WD} (на рисунке 19.4: $t_{10} = T_{WD}$).

Низкий уровень на входе PWoff позволяет отключить питание защищаемой цепи в любой момент и на произвольное время, а также возвращает в исходное состояние все узлы микросхемы 1469TK015 и устанавливает все выходы в 3-е логическое состояние «отключен». Высокий уровень вывода Gate приводит к отключению питания защищаемой цепи. Нормальное функционирование восстанавливается только при высоком уровне на входе PWoff. Следует обратить внимание на необходимость подключения выводов Control, WD_En и WDI к конкретному логическому уровню, т.к. при активном низком уровне сигнала PWoff происходит отключение подтяжки этих входов, что может вызвать повышение потребляемого микросхемой тока.

Для исключения поддержания тиристорного эффекта паразитными токами, обусловленными наличием электрических связей защищенной цепи с незащищенными элементами схемы, и снятия остаточного напряжения после отключения питания вывод Alarm отпирает внутренний ключ на основе n-канального МОП-транзистора и обеспечивает шунтирование питания защищаемой цепи. Сигнал AlarmEX, инверсный по отношению к Alarm, может быть использован для дополнительного шунтирования защищаемой цепи внешним транзистором в случае, если величина паразитных токов превышает 10 мА.

Для индикации состояния микросхемы используются два выхода: Compare и WD_St. Они позволяют определить, имел ли место факт срабатывания защиты по току или срабатывание защиты по сторожевому таймеру соответственно. Восстановить первоначальное состояние этих сигналов можно только с помощью входа Control. Для возвращения сигналов Compare и WD_St в исходное состояние необходимо подать на вход Control управляющий сигнал высокого уровня длительностью не менее T_{PROT} . Сигналы сброса длительностью менее T_{PROT} игнорируются.

Поскольку существует вероятность кратковременного нарушения питания под воздействием радиационных факторов, предусмотрена возможность резервного питания микросхемы от дополнительного внешнего конденсатора, подключаемого к выводу Vdd_C. Основной источник питания подключается к вы-

воду Vdd. При нормальном функционировании основного источника потребляемый ток протекает через замкнутые ключи между выводами Vdd_C и Vdd в виде р-канальных МОП-транзисторов, управляемых компаратором COMP1. При снижении напряжения на выводе Vdd из-за сбоя основного источника питания компаратор COMP1 срабатывает и размыкает ключи, после чего питание микросхемы поддерживается за счет внешнего конденсатора. Выбор емкости этого конденсатора позволяет задать время автономного функционирования микросхемы. Примеры осциллограмм напряжений на выводах Vdd и Vdd_C при нарушении и аварии питания микросхемы приведены на рис. 19.5 и 19.6.

Из рис. 19.5 и 19.6 видно, что момент срабатывания супервизора питания TN1 произошел через 180 мс после отключения напряжения питания на выводе Vdd.

Условное графическое обозначение и рекомендуемая схема включения микросхемы 1469TK015 приведены на рис. 19.7.

Выход Alarm шунтирует питание Uout защищаемого узла после отключения его транзистором VT2. Сопротивление шунта составляет 70 Ом. Если защищаемый узел подпитывается входными токами суммарным значением более 10 мА, необходимо подключить полевой транзистор VT3, обеспечивающий шунтирование цепи +Uout до напряжения 0,8 В при суммарном входном токе до 50 мА.

При замыкании «кp1» и «кp2» отключается WDT.

C1 рассчитывается по формуле $C1[\text{нФ}] = (1/10) \cdot T_{\text{PROT}}[\text{мс}]$.

C4 рассчитывается по формуле $C4[\text{нФ}] = (1/100) \cdot T_{\text{WD}}[\text{мс}]$.

R9 рассчитывается по формуле $R9 = U_{\text{TLP}} / I_{\text{НАГР.МАКС}} / 1,5$.

R1,2 рассчитывается по формуле $R1 \parallel R2 = (U_{\text{in}} - 1) / ((U_{\text{TLP}} / R9) \cdot 4 / V_{\text{VT2}})$.

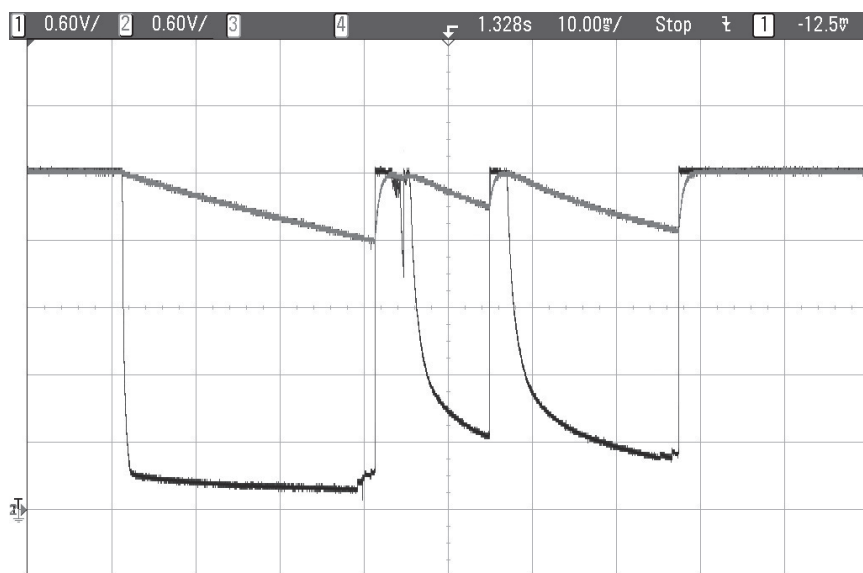


Рис. 19.5. Пример осциллограммы напряжений на выводах Vdd и Vdd_C при нарушениях питания (черный – Vdd, серый – Vdd_C, C5+C6 = 10 мкФ, сторожевой таймер отключен)

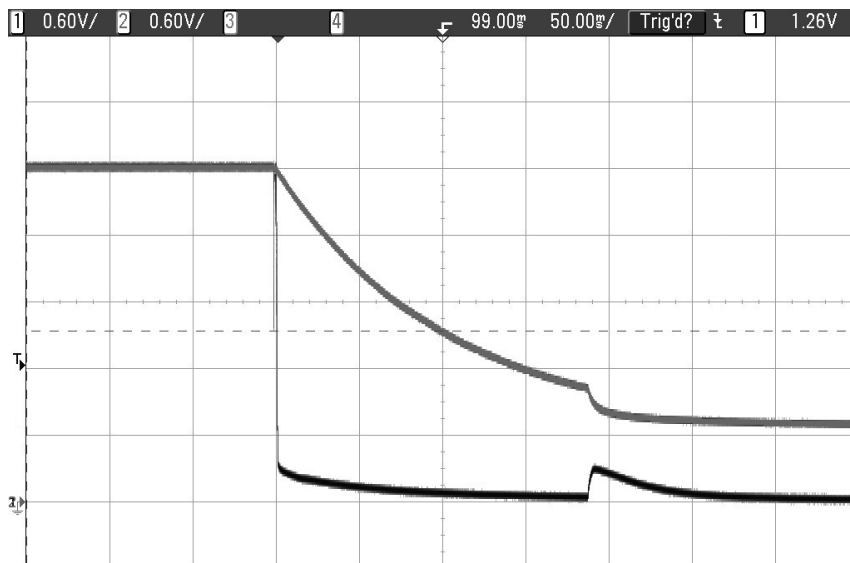


Рис. 19.6. Пример осциллограммы напряжений на выводах Vdd и Vdd_C при аварии питания (черный — Vdd, серый — Vdd_C, C5+C6 = 10 мкФ, сторожевой таймер отключен)

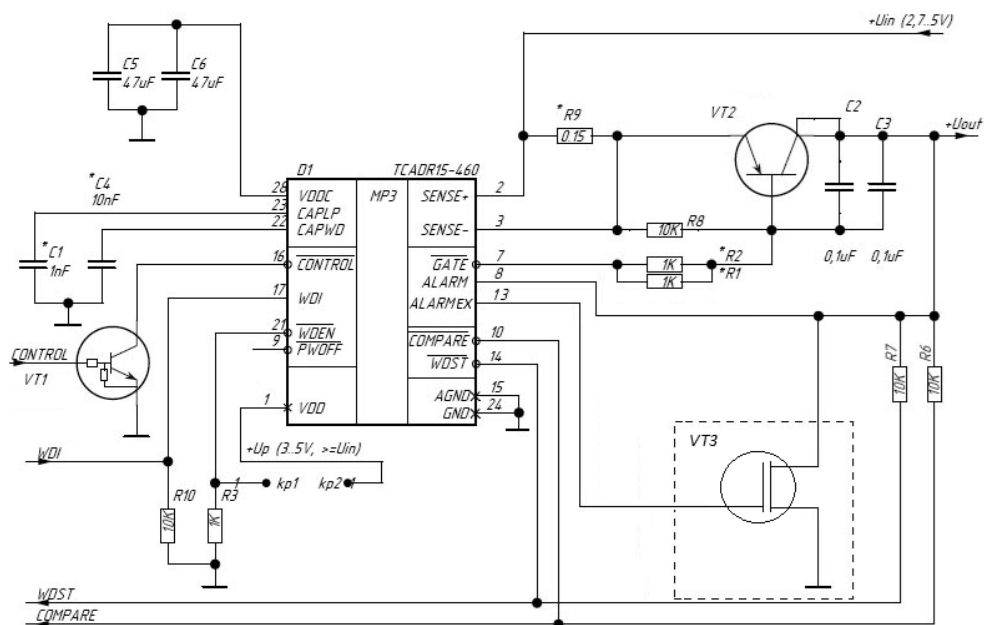


Рис. 19.7. Условное графическое обозначение и рекомендуемая схема включения микросхемы 1469TK015

Мощность источника питания рассчитывается по формуле:

$$W = U_{in} * (2 * U_{TLP} / R_9)$$

В соответствии с рисунком 19.7 $T_{PROT} = 10$ мс, $T_{WD} = 1$ сек. ток включения защиты = 1,5 А.

19.4. Назначение выводов

В таблице 19.1 приведено назначение выводов микросхемы.

Таблица 19.1. Назначение выводов микросхемы

№	Имя	Описание
1	Vdd	Плюсовой вывод питания, анод внутреннего диода
2	Sense+	Сигнальный вывод для подключения датчика тока (шунта) – плюсовой вывод
3	Sense-	Сигнальный вывод для подключения датчика тока (шунта) – минусовой вывод
4	-	
5	-	
6	-	
7	Gate	Вывод для управления внешним силовым транзистором
8	Alarm	Вывод силового внутреннего ключа разрядки
9	PWoff	Внешнее управление включением нагрузки
10	Compare	Вывод, сигнализирующий о факте перегрузки. Выход компаратора тока перегрузки и триггера срабатывания защиты
11	Alarmex	Выход для управления внешнего ключа разрядки
12	-	
13	-	
14	WD_St	Вывод, сигнализирующий о сбросе по сторожевому таймеру
15	GND	Вывод питания «Общий»
16	Control	Вывод для управления схемой защиты
17	WDI	Вход сторожевого таймера
18	-	
19	-	
20	-	
21	WD_En	Вывод активизации/деактивации функции сторожевого таймера
22	Cap_WD	Вывод для подключения внешнего конденсатора времязадающей цепи функции сторожевого таймера
23	Cap_LP	Вывод для подключения внешнего конденсатора времязадающей цепи функции защиты от тиристорного защелкивания
24	GNDА	Минусовой вывод питания
25	-	
26	-	
27	-	
28	Vdd_C	Плюсовой вывод питания для подключения внешнего конденсатора по питанию

В 11 и 13 строки
поменять
местами.
в 11 будет "-", в
13 - текст.

19.5. Электрические параметры

В таблице 19.2 приведены основные электрические параметры микросхемы для разных напряжений питания.

Таблица 19.2. Основные электрические параметры микросхемы

Наименование параметра, единица измерения	Обозначение параметра	Норма параметра		Температура среды, °C
		не менее	не более	
Выходное напряжение низкого уровня на выходах Compare и WD_St, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 0,8$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на выходе Alarm, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 1,5$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на выходе Gate, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 2,0$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение низкого уровня на выходе Alarmex, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OL} = 2,8$ мА	U_{OL}	-	0,3	+25±10 -60 +85
Выходное напряжение высокого уровня на выходе Gate, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OH} = 0,1$ мА	U_{OH}	2,4	-	+25±10 -60 +85
Выходное напряжение высокого уровня на выходе Alarmex, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,4$ В, $U_{IH} = 2,3$ В, $I_{OH} = 0,8$ мА	U_{OH}	2,4	-	+25±10 -60 +85
Выходное напряжение низкого уровня при функциональном контроле на выходе Gate, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OL1}^{ФК}$	-	0,4 0,8	+25±10 -60 +85
Выходное напряжение низкого уровня при функциональном контроле на выходах Alarm, Alarmex, WD_St, Compare, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OL2}^{ФК}$	-	0,4 0,8	+25±10 -60 +85
Выходное напряжение высокого уровня при функциональном контроле на выходе Gate, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OH1}^{ФК}$	2,3 4,9	-	+25±10 -60 +85
Выходное напряжение высокого уровня при функциональном контроле на выходах Alarm, Alarmex, WD_St, Compare, В, при $U_{CC} = 2,7$ В, $U_{IL} = 0,35$ В, $U_{IH} = 2,35$ В при $U_{CC} = 5,5$ В, $U_{IL} = 0,4$ В, $U_{IH} = 5,0$ В	$U_{OH2}^{ФК}$	2,3 4,9	0,4 0,8	+25±10 -60 +85
Ток потребления статический, мкА, при $U_{CC} = 5,5$ В, $U_{IL} = 0$ В, $U_{IH} = 5,5$ В	I_{CC}	-	100	+25±10 -60 +85
Ток потребления при выключенном сторожевом таймере, мА, при $U_{CC} = 5,5$ В, $U_{IL} = 0$ В, $U_{IH} = 5,5$ В	I_{OCC1}	-	0,75	+25±10 -60 +85

Окончание таблицы 19.2

Наименование параметра, единица измерения	Обозначение параметра	Норма параметра		Температура среды, °C
		не менее	не более	
Ток потребления при включенном сторожевом таймере, мА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{OCC2}	-	0,95	+25±10 -60 +85
Выходной ток низкого и высокого уровней в состоянии «Выключено» на входах WD_Ep Control, WDI, Sense-, мкА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{ILL} , I_{ILH}	-3,0	3,0	+25±10 -60 +85
Выходной ток низкого и высокого уровней в состоянии «Выключено» на выходах Compare, Alarm, Alarmex, WD_St, Cap_WD, Cap_LP, мкА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{IZL} , I_{IZH}	-3,0	3,0	+25±10 -60 +85
Ток доопределения до низкого и высокого уровня на входах Cap_WD, Cap_LP, мкА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{D1} , I_{U1}	4,0	14,0	+25±10 -60 +85
Ток доопределения до низкого уровня на входах WDI, мкА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{D2}	40,0	80,0	+25±10 -60 +85
Ток доопределения до низкого уровня на входе Sense+, мкА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{D3}	10,0	26,0	+25±10 -60 +85
Ток доопределения до высокого уровня на входах Control, WD_Ep, PWOFF, мкА, при $U_{CC} = 5,5 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,5 \text{ В}$	I_{U3}	40,0	80,0	+25±10 -60 +85
Порог срабатывания схемы сравнения (напряжение между входами Sense+ и Sense-), мВ, при $U_{CC} = 5,0 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,0 \text{ В}$ при $U_{CC} = 3,3 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 3,3 \text{ В}$	U_{TLP}	80 45	120 85	+25±10 -60 +85
Порог отключения схемы сравнения (напряжение между входами Sense+ и Sense-), мВ, при $U_{CC} = 5,0 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 5,0 \text{ В}$ при $U_{CC} = 3,3 \text{ В}$, $U_{IL} = 0 \text{ В}$, $U_{IH} = 3,3 \text{ В}$	U_{TNC}	60 35	80 55	+25±10 -60 +85
Время включения защиты в автоматическом режиме при заданной емкости 6,8 нФ, мс, при $U_{CC} = 2,7 \text{ В}$, $U_{IL} = 0,25 \text{ В}$, $U_{IH} = 2,4 \text{ В}$	T_{PROT}	50	100	+25±10 -60 +85

На рис. 19.8 приведена зависимость времени срабатывания защиты по току от емкости внешнего конденсатора. На рис. 19.9 приведена зависимость времени срабатывания сторожевого таймера от емкости внешнего конденсатора.

В таблице 19.3 приведены параметры микросхемы в предельно допустимых и предельных режимах.

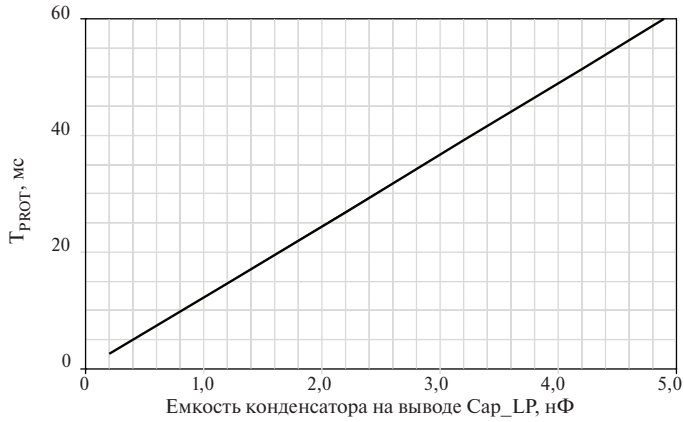


Рис. 19.8. Зависимость времени T_{PROT} от емкости конденсатора на входе Cap_LP (C1 на рис. 19.7)

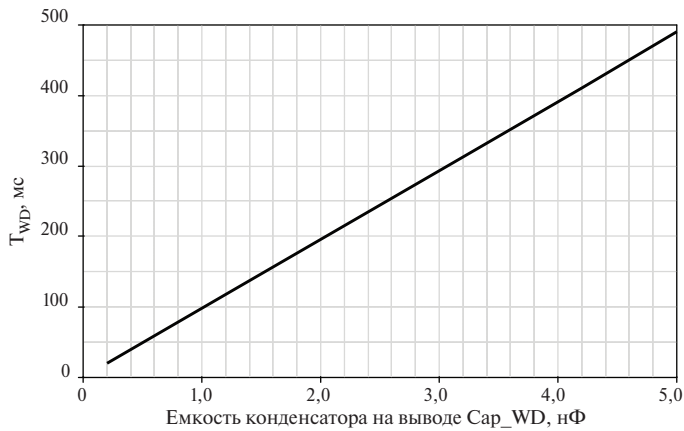


Рис. 19.9. Зависимость времени T_{WD} от емкости конденсатора на входе Cap_WD (C4 на рис. 19.7)

Таблица 19.3. Предельно допустимые и предельные режимы эксплуатации микросхем

Наименование параметра, единица измерения	Обозначение	Норма параметра			
		предельно допустимый режим		предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В	U_{CC}	2,7	5,5	-0,4	7,0
Напряжение, прикладываемое к выводу закрытой микросхемы, В	U_{OZ}	0	U_{CC}	-0,4	$U_{CC} + 0,4$, но не более 4,0
Входное напряжение низкого уровня, В	U_{IL}	0	0,4 ¹⁾	-0,4	-
Входное напряжение высокого уровня, В	U_{IH}	$(U_{CC} - 0,4)$ ¹⁾	U_{CC}	-	$U_{CC} + 0,4$, но не более 4,0

¹⁾ С учетом всех видов помех.

19.6. Стойкость к воздействию внешних факторов

В таблице 19.4 приведены характеристики стойкости микросхем к внешним механическим воздействиям.

Таблица 19.4. Стойкость к внешним механическим воздействиям

<i>Воздействие</i>	<i>Характеристики</i>	<i>Значение</i>		<i>Един. изм.</i>
		<i>мин.</i>	<i>макс.</i>	
Синусоидальные вибрации	Диапазон частот	1	5000	Гц
	Амплитуда ускорения	—	400 (40)	м/с ² (г)
Удары одиночного действия в любом направлении	Амплитуда пикового ударного ускорения	—	15000 (1500)	м/с ² (г)
	Длительность действия ударного ускорения	0,1	2,0	мс
Удары многократного действия в любом направлении	Амплитуда пикового ударного ускорения	—	1500 (150)	м/с ² (г)
	Длительность действия ударного ускорения	1	5	мс
Линейное ускорение	Амплитуда ускорения		5000 (500)	м/с ² (г)
Акустический шум	Диапазон частот	50	10000	Гц
	Уровень звукового давления		170	дБ

В таблице 19.5 приведены характеристики стойкости микросхем к внешним климатическим воздействиям.

В таблице 19.6 приведены характеристики надежности.

Микросхема разрешена для применения в специальной аппаратуре.

Таблица 19.5. Стойкость к внешним климатическим воздействиям

<i>Воздействие</i>	<i>Значение</i>		<i>Един. изм.</i>
	<i>мин.</i>	<i>макс.</i>	
Повышенное рабочее давление		3	атм
Повышенная рабочая температура среды		+85	°С
Повышенная предельная температура среды		+125	°С
Пониженная рабочая температура среды	–60		°С
Пониженная предельная температура среды	–60		°С
Изменение температуры среды в пределах	–60	+125	°С
Повышенная относительная влажность при температуре +35 °С		98	%

Таблица 19.6. Характеристики надежности

<i>Характеристика</i>	<i>Значение</i>	<i>Един. изм.</i>
Минимальная наработка до отказа в режиме и условия по ОТУ и ТУ при (65±5) °С	100 000	час
Минимальный срок сохраняемости	25	лет

19.7. Корпусное исполнение

Микросхема изготавливается в корпусе МК 5123.28-1.01. Чертеж корпуса представлен на рис. 19.10.

19.8. Обозначение при заказе и в конструкторской документации

Микросхема 1469ТК015 АЕНВ.431260.041ТУ.

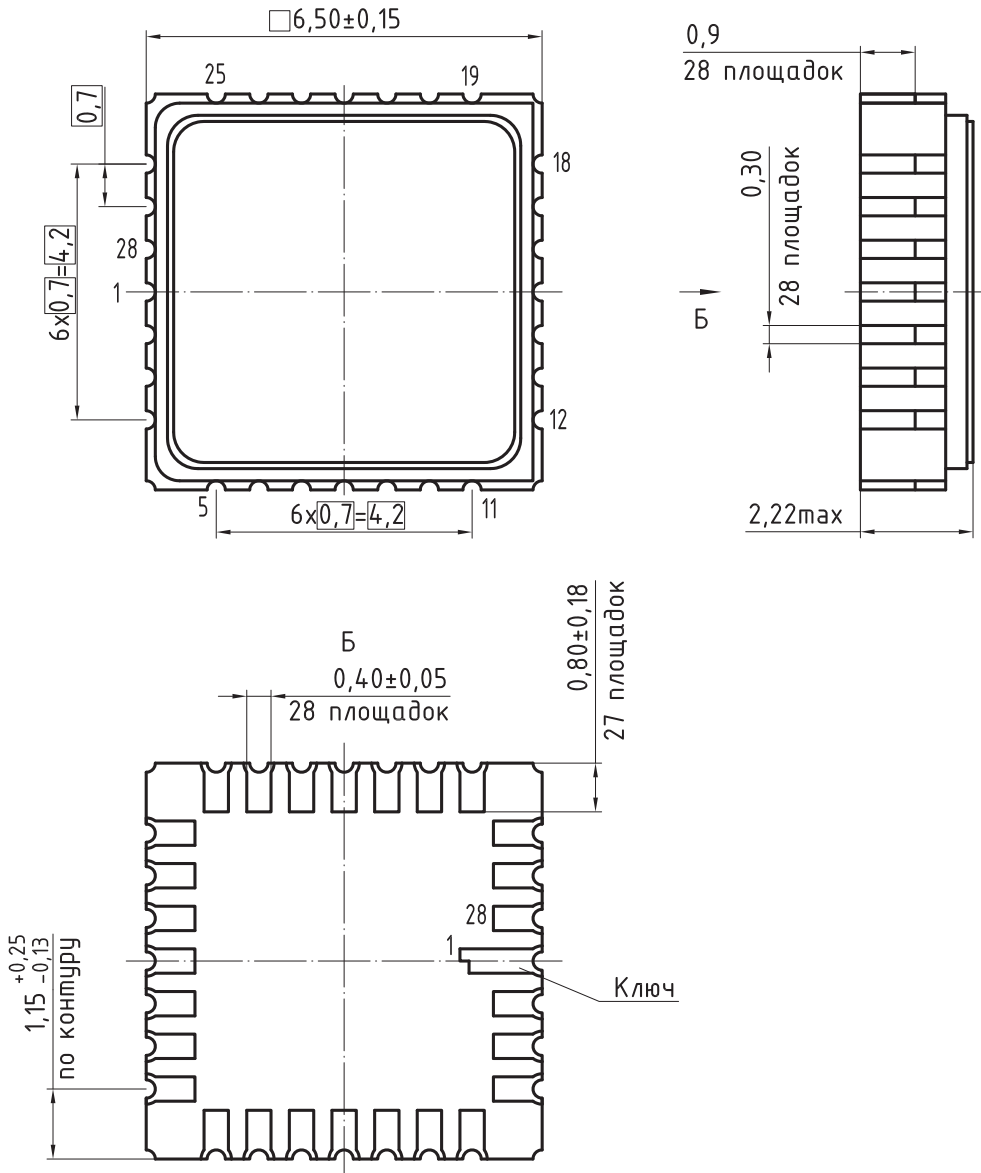


Рис. 19.10. Чертеж корпуса МК 5123.28-1.01