1469TK015 — микросхема защиты от тиристорного эффекта

Назначение

Микросхема защиты от тиристорного эффекта предназначена для предохранения электронной аппаратуры космических аппаратов от тиристорного эффекта, вызванного тяжелыми заряженными частицами (ТЗЧ) и протонами. Микросхема устанавливается в разрыв цепи питания и реализует защиту по току, т.е. отключает защищаемые узлы при возрастании тока потребления выше заданного порога. Рекомендуемая область применения — бортовое оборудование летательных и космических аппаратов.

Особенности

- Производится по КМОП технологии на объемном кремнии с топологическими нормами 1,5мкм.
- Напряжение питания 2,7...5,5В.
- Ток потребления не более 1 мА.
- Задаваемый порог срабатывания защиты от тиристорного защелкивания.
- Задаваемые время реакции и время отключения питания при защите от тиристорного эффекта.
- Аналоговое регулирование тока нагрузки после срабатывания защиты.
- Необязательный дополнительный уровень защиты от тиристорного защелкивания.
- Сторожевой таймер с задаваемым временем таймаута.
- Сигнализация о срабатывании защиты от тиристорного защелкивания и таймауте сторожевого таймера.
- Возможность внешнего управления.
- Внешние силовые ключи защиты.
- Защита микросхемы от кратковременных нарушений питания.
- Разрешение для применения в специальной аппаратуре

Описание

Тиристорный эффект (тиристорное защелкивание, latch-up) обусловлен наличием паразитного тиристора в микросхемах на базе КМОП структур. Определенные внешние факторы, в частности воздействие ТЗЧ, могут приводить к отпиранию и фиксации этого тиристора в открытом состоянии, что вызывает быстрое нарастание тока потребления с последующим тепловым разрушением микросхемы.

При работе в автоматическом режиме микросхема выполняет следующие действия:

- обнаруживает заданное превышение тока, потребляемого нагрузкой (защищаемой группой микросхем, ЗГМ);
- при превышении током нагрузки заданного порога включает ограничение тока нагрузки, пропорциональное величине этого тока, т.е. снижает напряжение питания ЗГМ;
- если ток нагрузки падает, микросхема снимает ограничение тока нагрузки, т.е. восстанавливает питание ЗГМ;
- если ток остается выше порога в течение заданного времени t_{prot} — микросхема полностью отключает питание нагрузки;
- по истечению заданного времени t_{rec} от момента полного отключения восстанавливает питание, с возможным ограничением потребляемого тока, если его величина превышает порог ограничения;
- если разрешена работа сторожевого таймера, микросхема отслеживает наличие импульсов на входе сторожевого таймера и при их отсутствии в течение времени t_{wdt} выключает питание ЗГМ на время $4t_{wdt}$.

Предусмотрена возможность внешнего управления с использованием выводов IPWOFF, CONTROL и WDEN. Задание порога срабатывания защиты по току производится путем выбора необходимого значения внешнего резистора, являющегося датчиком тока. Установка задержек срабатывания защиты по току и по сторожевому таймеру осуществляется путем выбора значений емкости внешних конденсаторов, определяющих частоту соответствующих генераторов микросхемы.

Микросхема имеет два информационных выхода типа «открытый сток», позволяющих внешним системам управления определять факты срабатывания защиты от тиристорного защелкивания (COMPARE) и от таймаута сторожевого таймера (WDST).

Упрощенная схема

Упрощенная структура микросхемы приведена на рис. 1. В состав микросхемы входят следующие основные узлы.

U1 (компаратор питания) — предназначен для отслеживания уровня напряжения на выводе VCC по сравнению

с напряжением на выводе VDD. Если напряжение на выводе VDD меньше напряжения на выводе VCC, компаратор разрывает эти две шины ключом на транзисторах VT1 и VT2, в противном случае ключ замкнут и вывод VDD соединен с шиной Vcc. U1 питается от шины Vcc. Компаратор блокируется сигналом VccFail (активный — высокий уровень).

U2 (супервизор питания на выводе VDD) — для отслеживания уровня напряжения питания на выводе VDD. При нормальном уровне напряжения на выводе VDD на выходе VddNorm супервизора высокий уровень, а на инверсном (VddFail) — низкий. Соответственно недопустимо низкое напряжение на выводе VDD дает противоположные уровни на выходе супервизора. Тот же эффект достигается высоким уровнем входного сигнала POff. Супервизор питается от вывода VDD.

U3 (супервизор питания на шине Vcc) для формирования сигнала аварии питания всех внутренних узлов микросхемы. При снижении напряжения на шине Vcc до неприемлемого уровня выходной сигнал супервизора VccFail становится активным (высокий уровень), отключая компаратор питания U1, основной тактовый генератор U6 и схему управления защитой по току U7. Сигнал VccFail становится активным также при подаче высокого уровня сигнала POff.

U4 (компаратор) — определяет факт превышения допустимого тока, потребляемого ЗГМ и по этому событию выдает сигнал Compare1 (активный — низкий) на схему управления защитой по току. Превышение допустимого порога тока потребления фиксируется по уровню напряжения на внешнем низкоомном измерительном резисторе, включенном между входами SENS+ и SENS–. Высокий уровень сигнала VddFail блокирует работу компаратора. Сигнал на входе формируется на делителе напряжения R2…R5. Делитель коммутируется ключом VT3, который при аварии питания на выводе VDD разрывается сигналом VddNorm. Транзистор VT4 управляется выходным сигналом компаратора и формирует его гистерезисную характристику. Компаратор питается от вывода VDD.

U5 (дифференциальный усилитель) — для формирования аналогового сигнала ограничения тока нагрузки на выводе GATE в зависимости от величины напряжения на внешнем измерительном регистре. На усилитель поступают 2 управляющих сигнала: VddFail (активный — высокий, этим уровнем усилитель переводится в состояние «выход оборван», т.е. высокое сопротивление на выводе GATE) и DGate (активный — низкий, этим уровнем усилитель переводится в состояние высокого уровня на выходе, т.е. высокий уровень на выводе GATE для полного отключения нагрузки). Усилитель питается от вывода VDD.

U6 (генератор) — предназначен для выработки тактовой частоты схемы управления защитой по току. Частота генератора задается встроенным конденсатором C1. Кроме этого, генератор имеет вывод CAPLP для подключения внешнего конденсатора, выбор которого позволяет задать требуемую частоту генератора и, таким образом, скорость реакции микросхемы на возникновение тиристорного эффекта. Высокий уровень сигнала VccFail блокирует работу генератора. Генератор питается от вывода VCC.

U7 (схема управления защитой по току) — формирует сигналы индикации состояния и управления питанием нагрузки в соответствии с уровнем и длительностью сигнала Compare1, частотой тактового сигнала от генератора U6, состоянием внешних управляющих сигналов IPWOFF и CONTROL. Схема управления сбрасывается сигналом VccFail, при высоком уровне которого сигналы на выходе U7 устанавливаются в неактивное состояние. Схема управляет ключом VT5 для выдачи сигнала ALRMEX (инверсный уровень по отношению к сигналу ALARM), ключом VT6 для выдачи сигнала ALARM (активный — низкий, используется для замыкания питания нагрузки на землю) и ключом VT7 для выдачи сигнала COMPARE (активный — низкий, для оповещения контроллера о превышении порога срабатывания компаратора U4 и срабатывании защиты по току. Подробнее работа схемы управления защитой будет рассмотрена ниже. U7 питается от вывода VCC.

U8 (генератор) — предназначен для выработки тактовой частоты для сторожевого таймера. Частота генератора задается встроенным конденсатором C2. Кроме этого генератор имеет вывод CAPWD для подключения внешнего конденсатора, выбор которого позволяет задать требуемую частоту генератора и, таким образом, время таймаута сторожевого таймера. Высокий уровень сигнала WDOff блокирует работу генератора. Генератор питается от вывода VCC.

U9 (сторожевой таймер) — предназначен для формирования сигналов включения и отключения питания нагрузки при таймауте сторожевого таймера. На вход сторожевого таймера поступают: сигнал запрета работы сторожевого таймера WDOff (запрет работы сторожевого таймера при срабатывании защиты по току), сигнал периодического сброса сторожевого таймера от внешнего вывода WDI и сигнал с тактового генератора U8. При отсутствии в течении времени таймаута любого сигналов WDI и WDOff наступает событие таймаута и на выходе сторожевого таймера формируются сигнал управления ключом VT8 для выдачи сигнала WDST (активный — низкий). Подробнее работа сторожевого таймера будет рассмотрена ниже. U9 питается от вывода VCC.

Исходное состояние

При включении питания уровни на выводах VDD и VCC достигают нормальных значений и супервизоры питания U2 и U3 устанавливают низкие (пассивные) уровни сигналов VddFail, VccFail и высокий (активный) уровень сигнала VccNorm, которые переводят с исходное состояние все узлы микросхемы:

- компаратор питания U1 включен и низкий уровень на его выходе замыкает ключи VT1 и VT2;
- ключ VT3 замкнут, делитель R2…R5 подключен;

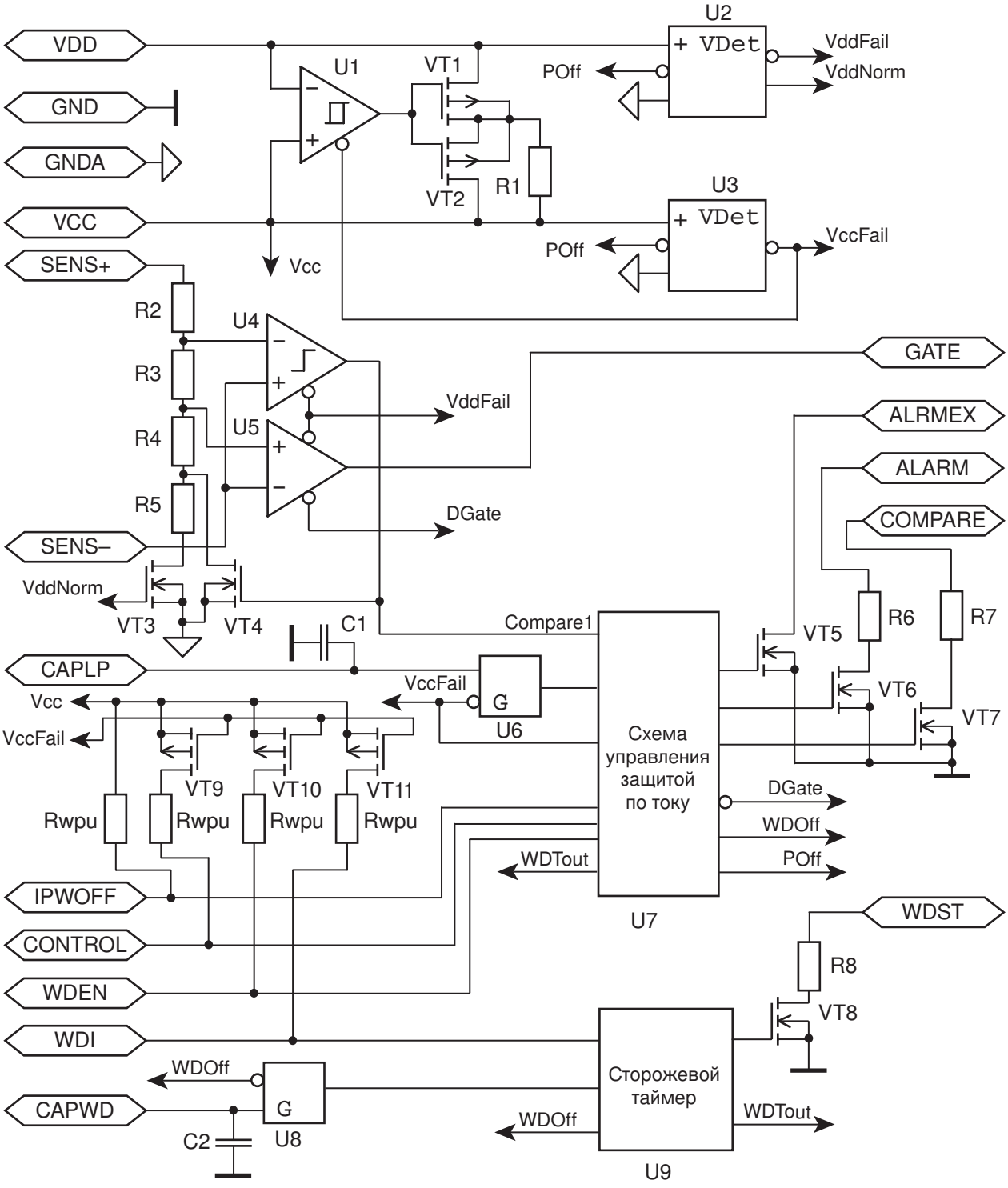

Рис. 1. Упрощенная структура микросхемы

- компаратор защиты по току включен и на его выходе высокий уровень (сигнал Compare1 пассивен);
- ключ VT4 замкнут и обеспечивает высокий порог срабатывания компаратора U4 и усилителя U5;
- усилитель U5 включен и на его выходе (т.е. на выводе GATE) низкий уровень напряжения (ключ питания полностью открыт);
- генератор U6 работает;
- генератор U8 работает, если на внешнем входе WDEN низкий уровень;
- ключи VT6 и VT7 закрыты, на выводах ALARM и COMPARE высокие уровни (при наличии внешних

резисторов подтяжки к питанию), ключ VT5 открыт, т.е. вывод ALRMEX замкнут на землю;

- ключ VT8 закрыт, на выходе WDST высокий уровень (при наличии внешнего резистора подтяжки к питанию).

Защита от тиристорного защелкивания

Логика работы компаратора U4 и дифференциального усилителя U5 при имитации кратковременного тиристорного эффекта показана на рис. 2. Серым цветом показан аналоговый уровень на выводе GATE, когда

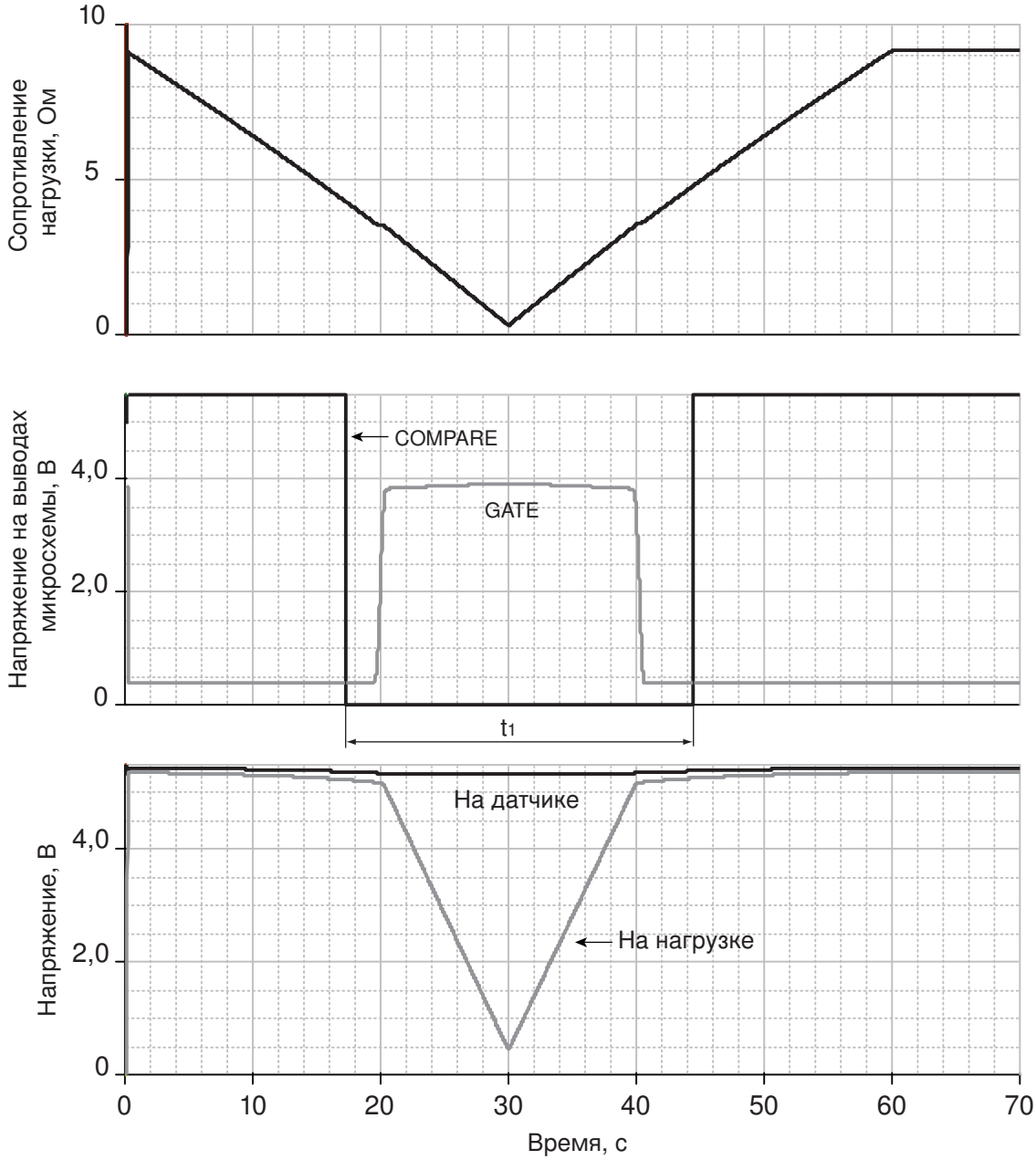

Рис. 2. Работа компаратора U4 и дифференциального усилителя U5 при кратковременном ($t_1 < t_{prot}$) скачке тока нагрузки.

сигнал DGate пассивен, т.е. находится в состоянии высокого уровня.

При превышении током нагрузки порогового значения, заданного номиналом резистора датчика тока между входами SENS+ и SENS–, компаратор выдает на вход схемы управления защитой низкий уровень сигнала Compare1. Это немедленно вызывает появление низкого уровня на выводе COMPARE, что может быть использовано для проверки правильности выбора порога срабатывания по току. Порог начала ограничения тока нагрузки несколько выше порога компаратора U4, поэтому рост уровня сигнала на выходе GATE начинается после появления активного низкого уровня на выводе COMPARE.

Если длительность сигнала COMPARE не превышает время t_{prot}, (в примере на рис. 2: $t_1 < t_{prot}$) ничего не происходит, и при снижении тока до порога отпускания сигналы COMPARE и GATE возвращаются в исходное состояние и питание микросхемы восстанавливается.

На рис. 3 показан пример полной временной диаграммы работы микросхемы при защите от тиристорного защелкивания..

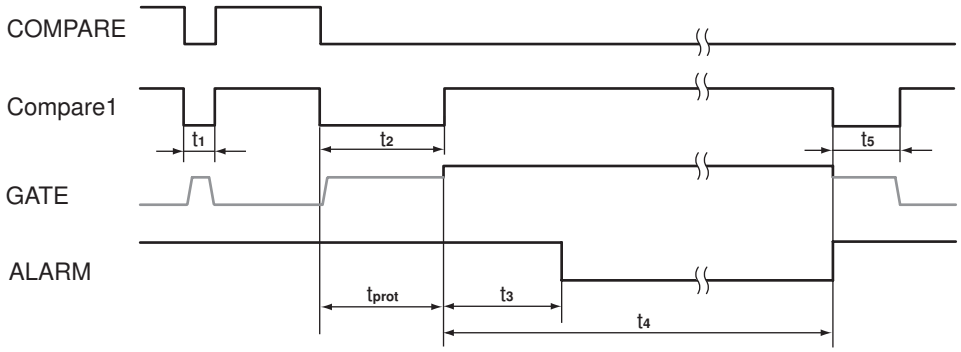

Рис. 3. Пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания

Если длительность сигнала Compare1 превышает t_{prot}, (в примере на рис. 3: $t_2 > t_{prot}$) схема управления выдает на дифференциальный усилитель U5 низкий уровень сигнала DGate, который переводит вывод GATE из аналогового в цифровой высокий уровень, т.е. ограничение тока нагрузки заменяется полным отключением питания. При этом сигнал на выводе COMPARE фиксируется в состоянии низкого уровня до тех пор, пока не будет сброшен внешними сигналами CONTROL, IPWOFF или рестартом питанию.

Через время, равное t_{prot} (в примере на рис. 3: $t_3 = t_{prot}$) схема управления устанавливает низкий уровень на внешнем выводе ALARM, который используется для включения дополнительного уровня защиты (см. ниже).

По истечение времени t_{rec} (в примере на рис. 3: $t_4 = 32t_{prot}=t_{rec}$) с момента отключения питания нагрузки, схема управления восстанавливает высокий уровень сигналов ALARM и DGate, переводя, таким образом, дифференциальный усилитель в нормальный режим работы с возможностью ограничения тока нагрузки. Полное восстановление нормального питания нагрузки произойдет при условии спада тока нагрузки ниже уровня ограничения тока (в течение, например, времени t_5, на рис. 3). На этом цикл защиты от тиристорного защелкивания заканчивается.

При включении питания нагрузки возможен бросок тока потребления, превышающий порог срабатывания схемы сравнения и обусловленный зарядом конденсаторов фильтра питания. Чтобы это процесс не вызвал ложного повторного отключения питания, следует надлежащим образом выбирать t_{prot}, т.е. так, чтобы длительность пика тока потребления была меньше t_{prot} (в примере на рис. 3: $t_5 < t_{prot}$).

Сторожевой таймер

На рис. 4 показан пример временной диаграммы работы сторожевого таймера микросхемы.

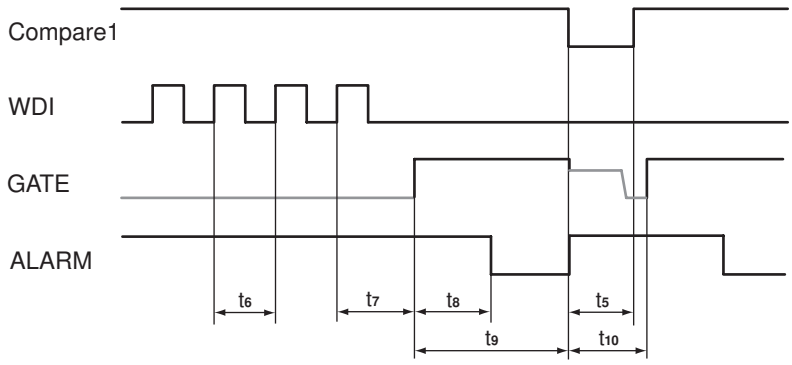

Рис. 4. Пример временной диаграммы при таймауте сторожевого таймера

При низком уровне на внешнем входе WDEN разрешается работа сторожевого таймера микросхемы. Все остальные состояния входа (высокий логический уровень или обрыв) блокируют работу сторожевого таймера. Работа сторожевого таймера блокируется также при срабатывании защиты от тиристорного защелкивания.

Будучи включен, сторожевой таймер ожидает импульсного сигнала по входу WDI и сбрасывается по каждому фронту этого сигнала. Если период сигнала не превышает t_{wdt} (в примере на рис. 4: $t_6 < t_{wdt}$), то таймаут сторожевого таймера не наступает, в противном случает сторожевой таймер срабатывает (в примере на рис. 4: $t_7 = t_{wdt}$), выполняя цикл отключения нагрузки по таймауту.

Частота сигнала на входе WDI должна быть минимум в три раза меньше частоты задающего генератора сторожевого таймера.

При срабатывании сторожевого таймера выдается сигнал WDTout и устанавливается низкий уровень сигнала WDST. Сигнал WDTout отключает питание от нагрузки низким уровнем сигнала DGate. Низкий уровень на выводе WDST сигнализирует о имевшем место таймауте. Высокий уровень данного выхода может быть восстановлен только подачей низкого логического уровня на вход CONTROL, или на вход IPWOFF, или сбросом по питанию.

По истечение времени t_{wdt} с момента обнаружения таймаута сторожевого таймера схемы управления формирует низкий уровень сигнала дополнительной защиты защиты ALARM (в примере на рис. 4: $t_8 = t_{wdt}$).

Длительность отключения питания нагрузки равна $2t_{wdt}$ (в примере на рис. 4: $t_9 = 2t_{wdt}$) с момента срабатывания сторожевого таймера. После этого сигналы DGate и ALARM возвращаются в состояние высокого уровня, таким образом питание нагрузки восстанавливается и дополнительная защита отключается.

По аналогии с восстановлением питания после защиты от тиристорного защелкивания, при включении после цикла таймаута возможен бросок тока потребления, превышающий порог срабатывания схемы сравнения и обусловленный зарядом конденсаторов фильтра питания. Чтобы это процесс не вызвал ложного срабатывания защиты от тиристорного защелкивания, следует надлежащим образом выбирать t_{prot}, т.е. так, чтобы длительность пика тока потребления была меньше t_{prot} (в примере на рис. 4: $t_5 < t_{prot}$).

Если на вход WDI по прежнему не поступает периодический сигнал сброса, то цикл отключения по таймауту повторится через t_{wdt} (в примере на рис. 4: $t_{10} = t_{wdt}$).

Появление высокого уровня на внешнем входе WDEN в любой момент работы сторожевого таймера, приводит к его сбросу и выключению (т.е. производит немедленное восстановление питания нагрузки), но не влияет на низкий уровень сигнала WDST, высокий уровень которого может быть восстановлен только подачей низкого логического уровня на вход CONTROL, или на вход IPWOFF, или сбросом по питанию.

Внешнее управление питанием нагрузки

Низкий уровень на входе IPWOFF позволяет отключить питание нагрузки в любой момент и на произвольное время. Низкий уровень IPWOFF сбрасывает в исходное состояние все узлы микросхемы и переводит все выводы в 3-е логическое состояние. Высокий уровень вывода GATE приводит к отключению питания нагрузки. Нормальное функционирование восстанавливается только по высокому уровню на входе IPWOFF. Следует обратить внимание на необходимость подключения выводов CONTROL, WDEN и WDI к конкретному логическому уровню, т.к. при активном сигнале IPWOFF происходит отключение подтяжки этих входов к питанию, что может вызвать повышение потребляемого микросхемой тока. Если вход IPWOFF не используется, выводы CONTROL, WDEN и WDI можно оставлять неподключенными.

Дополнительный уровень защиты

При отключении питания нагрузки возможна ситуация «неполного» отключения из-за гальванической связи ЗГМ по информационным шинам с нормально функционирующими частями схемы. Подобное «неполное» отключение может привести к сбойному состоянию ЗГМ после восстановления питания. Для борьбы с этим эффектом и предусмотрен дополнительный уровень защиты. Он представляет собой ключ VT6, выполненный на базе n-канального МОП транзистора. В момент срабатывания дополнительного уровня защиты ключ отпирается и низкий уровень на выводе ALARM и замыкает питание ЗГМ на общий провод, обеспечивая полное обесточивание. При восстановлении питания нагрузки ключ размыкается и вывод ALARM возвращается в состояние высокого уровня. Для расширения возможностей управления дополнительной защитой предусмотрен дополнительный сигнал ALRMEX, инверсный по отношению к ALARM.

Вход CONTROL

Для индикации состояния микросхемы используются два выхода: COMPARE и WDST. Они позволяют определить, имел ли место факт срабатывания защиты по току или по таймауту сторожевого таймера. Восстановить первоначальное состояние этих сигналов можно только с помощью входа CONTROL. Для сброса сигналов COMPARE и WDST в исходное состояние необходимо подать на вход CONTROL управляющий сигнал низкого уровня длительностью равной или более t_{prot}. Все сигналы сброса короче t_{prot} игнорируются.

Питание микросхемы

Поскольку существует вероятность кратковременного нарушения питания под воздействием радиационных факторов, в микросхеме предусмотрена возможность защиты питания, позволяющая поддерживать нормальное функционирование микросхемы на время сбоя основного питания. Эта возможность реализуется с помощью дополнительного внешнего конденсатора, подключаемого к выводу VCC. Основной источник питания подключается к выводу VDD. При нормальном функционировании основного источника потребляемый ток протекает через замкнутые ключи VT1 и VT2, управляемые компаратором U1. При снижении напряжения на выводе VDD из-за сбоя основного источника питания компаратор U1 срабатывает и размыкает ключи VT1 и VT2, после чего питание микросхемы поддерживается за счет внешнего конденсатора. Выбор емкости этого конденсатора позволяет задать время автономного функционирования микросхемы. Примеры осциллограмм напряжений на выводах VDD и VCC при нарушении и аварии питания микросхемы приведены на рис. 11 и рис. 12.

Назначение выводов

В Таблице 1 приведено краткое описание выводов микросхемы.

Таблица 1 . Назначение выводов микросхемы

Номер	Имя	Тип	Буфер	Описание
1	VDD	P		Вывод для подключения «плюса» источника питания
2	SENS+	AI		Прямой вход схемы сравнения для подключения датчика тока
3	SENS–	AI		Инверсный вход схемы сравнения для подключения датчика тока
4	—	—		Не подключен
5	—	—		Не подключен
6	—	—		Не подключен
7	GATE	DO	OD	Выход управления внешним ключом питания нагрузки
8	ALARM	DO	OD	Выход управления дополнительным уровнем защиты
9	IPWOFF	DI	TS, WPU	Вход внешнего управления питанием нагрузки
10	COMPARE	DO	OD	Выход, отображающий состояние схемы сравнения или факт срабатывания защиты от тиристорного защелкивания
11	—	—		Не подключен
12	—	—		Не подключен
13	ALRMEX	DO	OD	Выход управления дополнительным уровнем защиты, инверсный по отношению к ALARM
14	WDST	DO	OD	Выход, отображающий факт срабатывания защиты по таймауту сторожевого таймера
15	GND	P		Вывод для подключения общего провода источника питания (цифровая «земля»)
16	CONTROL	DI	TS, WPU	Вход сброса сигналов COMPARE (срабатывания защиты от тиристорного защелкивания) и WDST (срабатывания защиты по таймауту сторожевого таймера)
17	WDI	DI	TS, WPU	Вход периодического сброса сторожевого таймера
18	—	—		Не подключен
19	—	—		Не подключен
20	—	—		Не подключен
21	WDEN	DI	TS, WPU	Вход включения сторожевого таймера
22	CAPWD			Вывод подключения внешнего конденсатора, задающего частоту генератора для синхронизации сторожевого таймера
23	CAPLP			Вывод подключения внешнего конденсатора, задающего частоту генератора для синхронизации схемы управления защитой от тиристорного защелкивания
24	GNDA	P		Вывод для подключения общего провода источника питания (аналоговая «земля»)
25	—	—		Не подключен
26	—	—		Не подключен
27	—	—		Не подключен
28	VCC	P		Вывод для подключения внешнего конденсатора защиты по питанию

Условные обозначения: AI — аналоговый вход, CMOS — КМОП, DI — цифровой вход, DO — цифровой выход OD — открытый сток, P — питание, TS — триггер Шмидта, WPU — слаботочная подтяжка к питанию.

Рекомендуемая схема включения

Условное графическое обозначение и рекомендуемая схема включения микросхемы приведены на рис. 5

Назначение компонентов схемы:

- **Rизм** (датчик тока) — низкоомный резистор, предназначен для отслеживания уровня потребляемого нагрузкой тока.
- **VT1** (ключ защиты нагрузки от тиристорного эффекта) — биполярный транзистор структуры pnp.
- **R1** (резистор задания тока базы) — резистор, сопротивления которого выбираются в соответствии с величиной напряжения питания, током нагрузки и параметрами транзистора VT1 таким образом, чтобы открытый VT1 работал в режиме насыщения, при ограничении тока переходил в нормальный активный

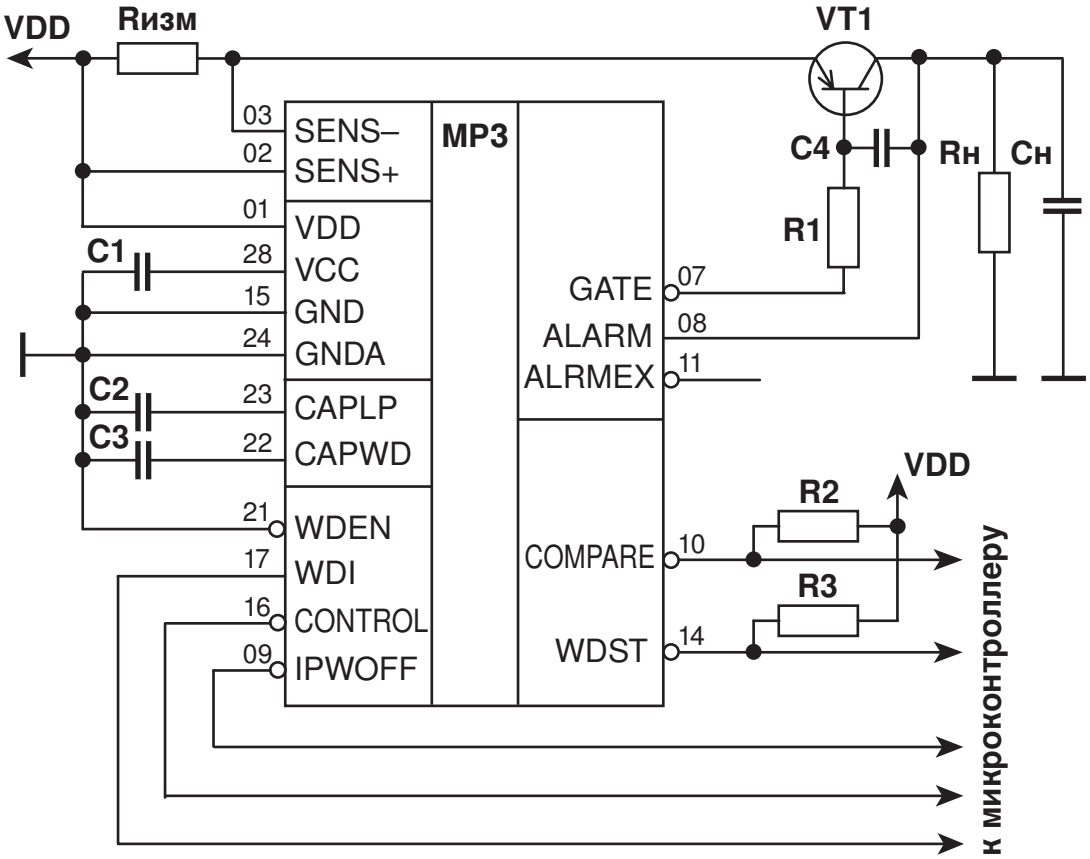

Рис. 5. Условное графическое обозначение и рекомендуемая схема включения микросхемы

режим, а при полном отключении питания обеспечивал надежное запирание ключа.

- **Rн, Cн** — нагрузка с конденсатором фильтра.
- **C1** (конденсатор защиты по питанию) — керамический или полярный электролитический конденсатор, заряд которого обеспечивает нормальное функционирование микросхемы на время нарушения работы основного источника питания VDD.
- **C2** (внешний времязадающий конденсатор защиты от тиристорного защелкивания) — керамический конденсатор, емкость которого определяет частоту тактового генератора, синхронизирующего работу схемы управления защитой от тиристорного защелкивания.
- **C3** (внешний времязадающий конденсатор сторожевого таймера) — керамический конденсатор, емкость которого определяет частоту тактового генератора сторожевого таймера.
- **C4** (внешний корректирующий конденсатор ключа защиты) — керамический конденсатор, емкостью 0,2 мкФ.
- **R2** (резистор, обеспечивающий высокий уровень выходного сигнала COMPARE) — высокоомный резистор, обеспечивающий подтяжку к питанию выхода типа «открытый сток», может использоваться для объединения нескольких аналогичных сигналов от нескольких микросхем монтажным ИЛИ. Если соответствующий вход контроллера имеет средства внутренней подтяжки к питанию, установка R2 необязательна.
- **R3** (резистор, обеспечивающий высокий уровень выходного сигнала WDST) — высокоомный резистор, обеспечивающий подтяжку к питанию выхода типа «открытый сток», может использоваться для объединения нескольких аналогичных сигналов от разных микросхем по «монтажному ИЛИ». Если соответствующий вход контроллера имеет средства внутренней подтяжки к питанию, установка R3 необязательна.

Рекомендуемая схема включения не является единственно возможной. Например, при отсутствии необходимости в дополнительном уровне защиты, вывод ALARM можно оставить неиспользованным.

В данной схеме сторожевой таймер включен постоянно благодаря замыканию входа WDEN на общий провод. Если сторожевой таймер не нужен, можно не подключать выводы WDEN, WDI, CAPWD и WDST и, таким образом, уменьшить количество необходимых внешних компонентов.

Технические характеристики

В Таблице 2 и Таблице 3 приведены основные электрические параметры микросхемы для разных напряжений питания.

Таблица 2 . Электрические параметры при приемке и поставке для U_{CC}=5,0 В ±10%

Наименование параметра, единица измерения, режим измерения	Обозначение	Норма параметра		Температура среды, °С
		не менее	не более	
Выходное напряжение низкого уровня на выводах ALARM, COMPARE и WDST, мВ (при U_{CC}=4,5 В и $I_{НАГР}$=1,0 мА).	U_{OL1}	—	180	–60 +85
Выходное напряжение низкого уровня на выводе GATE, мВ (при U_{CC}=4,5 В и $I_{НАГР}$=3,0 мА).	U_{OL1}	—	180	–60 +85
Сопротивление резистора подтяжки к питанию на входах IPWOFF, CONTROL, WDEN, кОм.	R_{U1}	75	180	–60 +85
Сопротивление резистора подтяжки к питанию на входе WDI, кОм.	R_{U1}	75	180	–60 +85
Порог срабатывания схемы сравнения (напряжение между входами SENS+ и SENS–), мВ	U_{TLP1}	80	120	–60 +85
Порог отпускания схемы сравнения (напряжение между входами SENS+ и SENS–), мВ.	U_{TNC1}	60	80	–60 +85
Ток потребления при выключенном. сторожевом таймере, мА.	I_{CCoff1}	—	0,86	–60 +85
Ток потребления при включенном сторожевом таймере, мА.	I_{CCon1}	—	1,0	–60 +85
Входная емкость, пФ.	C_I	—	7	–60 +85
Выходная емкость, пФ.	C_O	—	7	–60 +85
Емкость вход/выход, пФ.	$C_{I/O}$	—	7	–60 +85

Примечание. Сопротивление регистора R_{U1} определяется измерением тока при заданном напряжении питания.

Таблица 3 . Электрические параметры при приемке и поставке для U_{CC}=3,3 В ±10%

Наименование параметра, единица измерения, режим измерения	Обозначение	Норма параметра		Температура среды, °С
		не менее	не более	
Выходное напряжение низкого уровня на выводах ALARM, COMPARE и WDST, мВ (при U_{CC}=2,93 В и $I_{НАГР}$=1,0 мА).	U_{OL2}	—	180	+25 –60 +85
Выходное напряжение низкого уровня на выводе GATE, мВ (при U_{CC}=2,93 В и $I_{НАГР}$=3,0 мА).	U_{OL2}	—	180	+25 –60 +85
Сопротивление резистора подтяжки к питанию на входах IPWOFF, CONTROL, WDEN, кОм.	R_{U2}	75	180	+25 –60 +85
Сопротивление резистора подтяжки к питанию на входе WDI, кОм.	R_{U2}	75	180	+25 –60 +85
Порог срабатывания схемы сравнения (напряжение между входами SENS+ и SENS–), мВ	U_{TLP2}	52	80	+25 –60 +85
Порог отпускания схемы сравнения (напряжение между входами SENS+ и SENS–), мВ.	U_{TNC2}	39	73	+25 –60 +85
Ток потребления при выключенном. сторожевом таймере, мА.	I_{CCoff2}	—	0,86	+25 –60 +85

Таблица 3 (продолжение). Электрические параметры при приемке и поставке для U_{CC}=3,3 В ±10%

Наименование параметра, единица измерения, режим измерения	Обозначение	Норма параметра		Температура среды, °С
		не менее	не более	
Ток потребления при включенном сторожевом таймере, мА.	I_{CCon2}	—	1,0	+25 –60 +85

Примечание. Сопротивление регистора R_{U2} определяется измерением тока при заданном напряжении питания.

На рис. 6 и рис. 7 приведены зависимости порогового времени схемы защиты по току от емкости внешнего конденсатора.

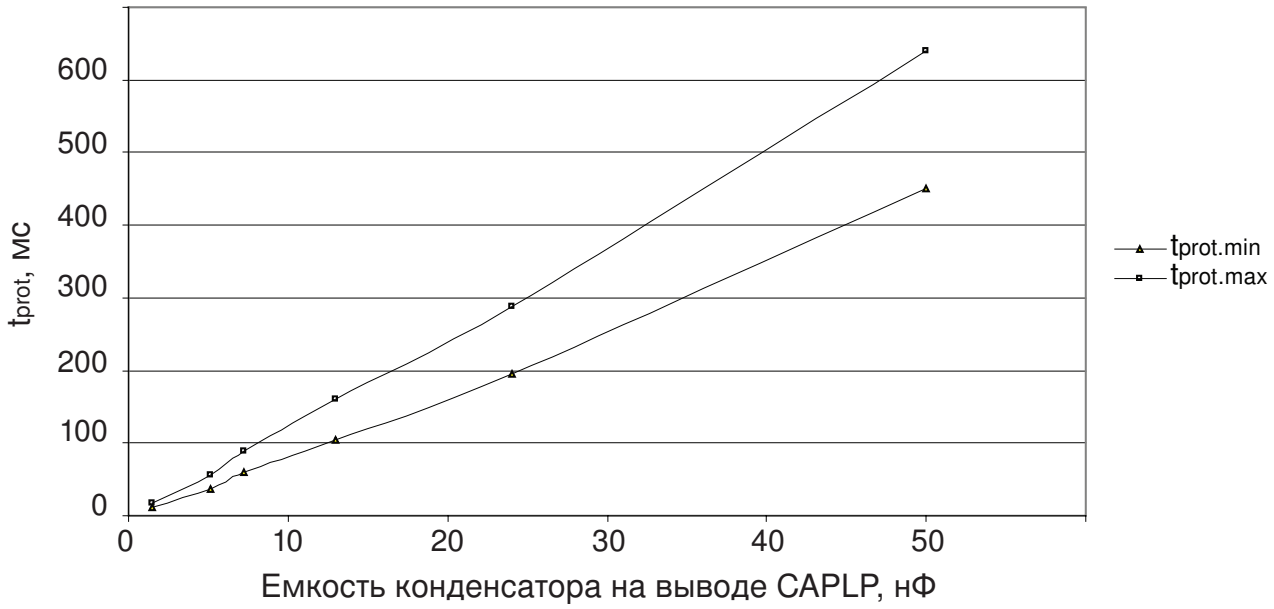

Рис. 6. Зависимость времени t_{prot} от емкости конденсатора на входе CAPLP (C2 на рис. 5)

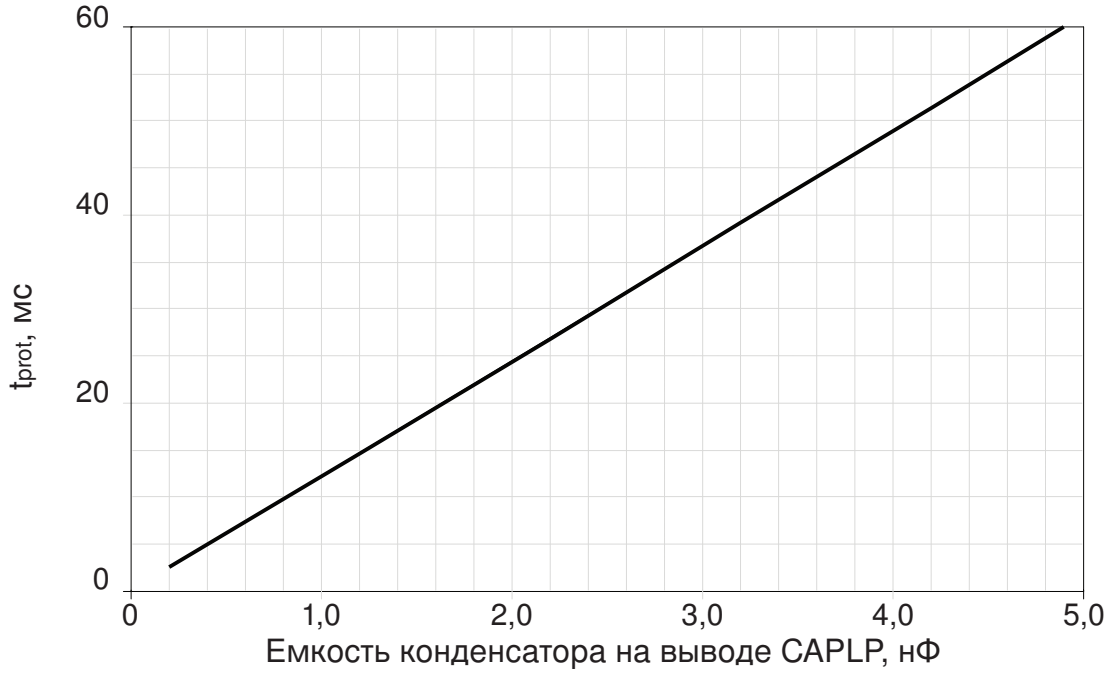

Рис. 7. Зависимость времени t_{prot} от конденсатора малой емкости на входе CAPLP (C2 на рис. 5)

На рис. 8 и рис. 9 приведены зависимости времени срабатывания сторожевого таймера от емкости внешнего конденсатора.

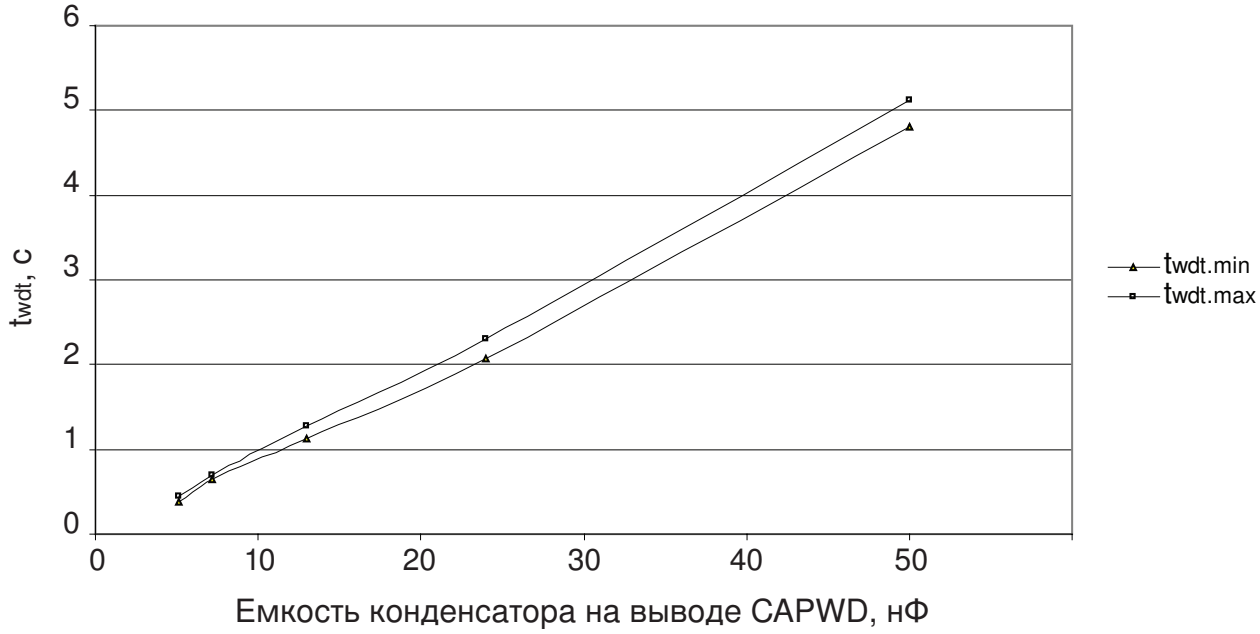

Рис. 8. Зависимость времени t_{wdt} от емкости конденсатора на входе CAPWD (С3 на рис. 5)

Рис. 9. Зависимость времени t_{wdt} от конденсатора малой емкости на входе CAPWD (С3 на рис. 5)

На приведена зависимость сопротивления канала открытого ключа VT5 (см. рис. 1 стр. 3) измеренного выводе ALARM от различных напряжений питания микросхемы на выводе VCC.

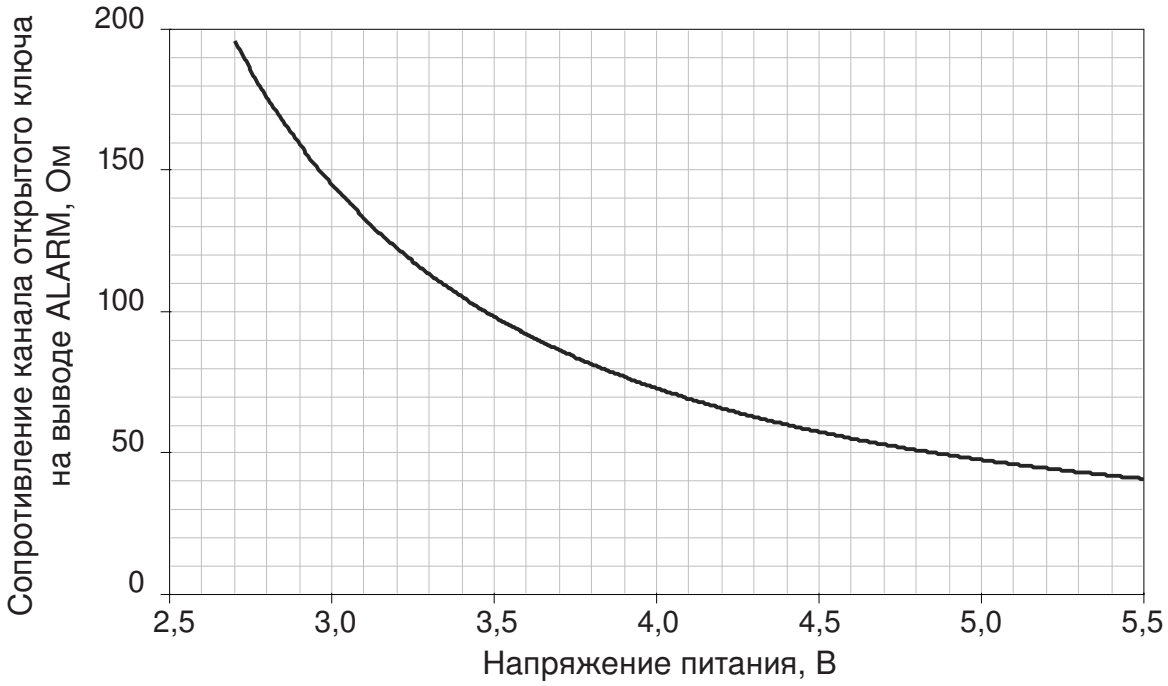

Рис. 10. Зависимость сопротивления открытого ключа на выводе ALARM от VCC

В Таблице 4 приведены параметры микросхемы в предельно-допустимых и предельных режимах.

Таблица 4. Предельно-допустимые и предельные режимы эксплуатации микросхем

Наименование параметра, единица измерения	Обозначение	Норма параметра			
		предельно-допустимый режим		предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В.	U_{CC}	2,7	5,5	0	7,0
Внешнее напряжение на выходе в отключенном состоянии, В	U_{OZ}	0	U_{CC}	0	U_{CC}+0,4
Входное напряжение низкого уровня на входах CONTROL, IPWOFF, WDEN, WDI, В.	U_{IL}	0	0,4	0	—
Входное напряжение высокого уровня на входах CONTROL, IPWOFF, WDEN, WDI, В.	U_{IH}	U_{CC}–0,5	U_{CC}		U_{CC}
Входное напряжение на входе сравнения SENS+, при напряжении на входе SENS– равном U_{CC}, В.	U_{IA}	0	U_{CC}	0	U_{CC}
Входное напряжение на входе сравнения SENS–, при напряжении на входе SENS+ равном U_{CC}, В.	U_{IA}	0	U_{CC}	0	U_{CC}

В Таблице 5 приведены характеристики стойкости к механическим внешним воздействиям

Таблица 5 . Стойкость к механическим внешним воздействиям

Воздействие	Характеристики	Значение	Един. изм.
Синусоидальные вибрации	Диапазон частот	1—5000	Гц
	Амплитуда ускорения	400 (40)	м/с^2 (g)
Удары одиночного действия в любом направлении	Амплитуда пикового ударного ускорения	15000 (1500)	м/с^2 (g)
	Длительность действия ударного ускорения	0,1—0,2	мс

Таблица 5 (продолжение). Стойкость к механическим внешним воздействиям

Воздействие	Характеристики	Значение	Един. изм.
Удары многократного действия в любом направлении	Амплитуда пикового ударного ускорения	1500 (150)	м/с^2 (g)
	Длительность действия ударного ускорения	1—5	мс
Линейное ускорение	Амплитуда ускорения	5000 (500)	м/с^2 (g)
Акустический шум	Диапазон частот	50—100000	Гц
	Уровень звукового давления	170	дБ

В Таблице 6 приведены характеристики стойкости к внешним климатическим воздействиям

Таблица 6 .Стойкость к внешним климатическим воздействиям

Воздействие	Значение	Един. изм.
Повышенное рабочее давление	3	атм
Повышенная рабочая температура среды	+85	°С
Повышенная предельная температура среды	+125	°С
Пониженная рабочая температура среды	–60	°С
Пониженная предельная температура среды	–60	°С
Изменение температуры среды в пределах	от –60 до +125	°С
Повышенная относительная влажность при температуре +35°С		%

Микросхема имеет повышенную устойчивость к специальным факторам. Разрешена для применения в специальной аппаратуре. В Таблице 7 приведены характеристики надежности

Таблица 7. Характеристики надежности

Характеристика	Значение	Един. изм.
Минимальная наработка	100000	час
Минимальный срок сохраняемости	25	лет

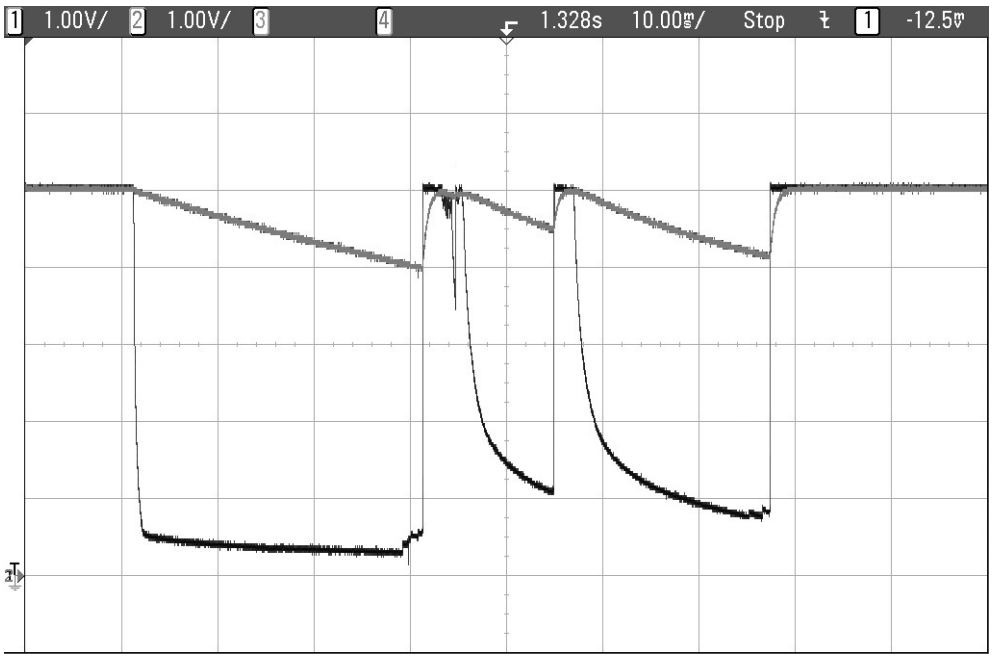

Рис. 11. Пример осциллограммы напряжений на выводах VDD и VCC при нарушениях питания (черный — VDD, серый — VCC, С1=10 мкФ, сторожевой таймер отключен)

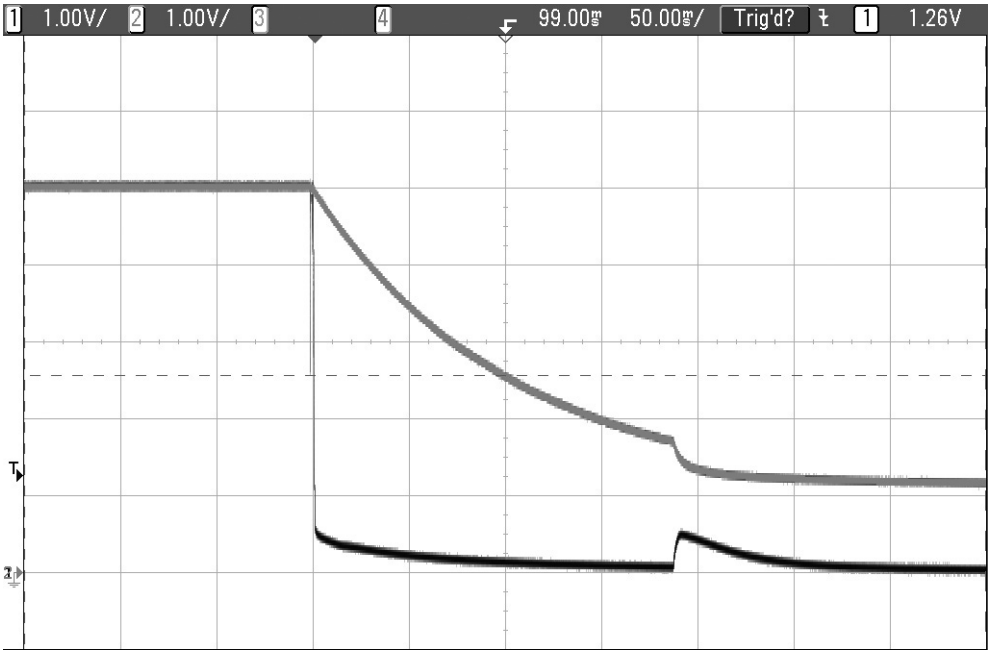

Рис. 12. Пример осциллограммы напряжений на выводах VDD и VCC при аварии питания (черный — VDD, серый — VCC, C1=10 мкФ, сторожевой таймер отключен).
На примере виден момент срабатывания супервизора питания U3 приблизительно через 180 мс после отключения напряжения питания на выводе VDD.

Чертеж корпуса

Микросхема производится в корпусе МК 5123.28-1.01. Чертеж корпуса микросхемы приведен на рис. 13.

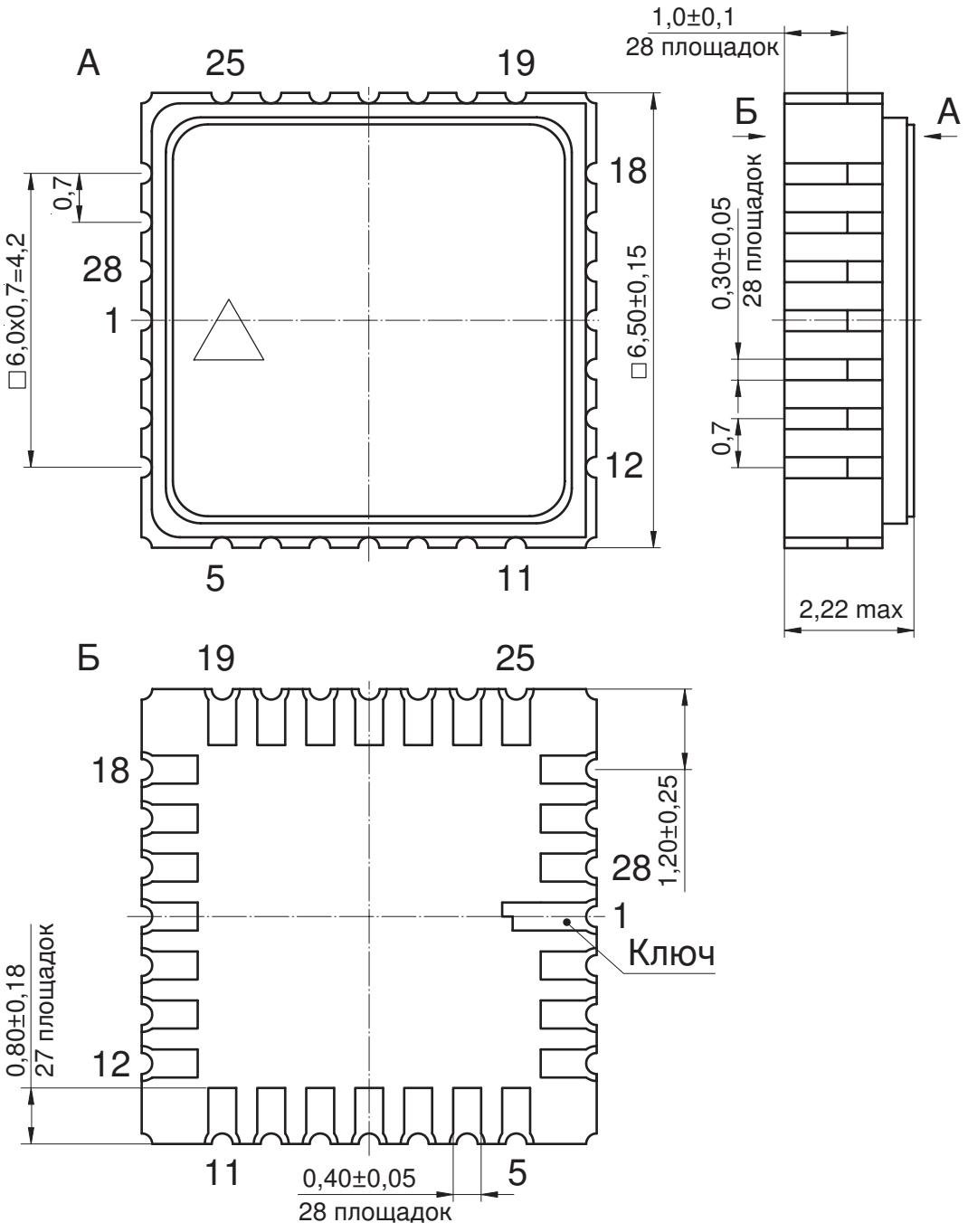

Рис. 13. Чертеж корпуса микросхемы

Контактная информация

Производитель

адрес: Россия, 124498, Москва, Зеленоград, проезд 4806, д.5, НПК «Технологический центр» МИЭТ, к. 7303а

телефон: +7 (499) 720-87-93

факс: +7 (495) 913-21-92

сайт: www.asic.ru, www.tcen.ru

e-mail: kovcheg@tcen.ru