

Техническое описание.

1 Назначение МБИС

1.1 МБИС предназначена для работы в составе блоков устройств сопряжения и выполняет следующие функции:

- формирование сигналов управления микросхемой 14-разрядного аналого-цифрового преобразователя (АЦП) (возможно подключение АЦП с меньшим числом разрядов);

- формирование адреса канала измеряемых напряжений (до 32 рабочих и 32 тестовых каналов);

- измерение напряжения методом последовательного приближения в биполярном и униполярном режиме;

- прием в последовательном коде значения измеренного напряжения, преобразование его в параллельный код и хранение в регистре данных своего канала (RD);

- измерение и хранение в регистре коррекции нуля (RZ) значения напряжения, принимаемого за нулевое;

- чтение на внешнюю шину значения RD с учетом или без учета значения (RZ)

- фиксация переполнения при превышении допустимого диапазона измерения;

- выдача в последовательном коде значения RD своего канала (с учетом или без учета значения RZ) и сигнала синхронизации данных;

- прием в последовательном коде значений регистров данных из двух других каналов и хранения их в параллельном коде в соответствующих регистрах данных каналов А и В;

- определение значения "медианы" из трех регистров данных (с учетом знака напряжения);

- выдачу на магистраль данных при чтении МБИС значения любого из трех регистров данных (в том числе значения "медианы");

- выдачу и прием сигналов межканальной синхронизации начала формирования сигналов управления микросхемой АЦП.

2 Состав МБИС

2.1 В состав МБИС входят следующие составные части:

- схема синхронизации и управления;
- буфер данных;
- регистр состояния (CSR);
- формирователь фазы преобразования;
- формирователь частоты сдвига;
- формирователь адреса опроса АЦП;
- схема преобразования входного сигнала;
- регистр данных своего канала (RD);
- регистр коррекции нуля (RZ);
- схема преобразования параллельного кода в последовательный;
- регистр данных канала А (RA);
- регистр данных канала В (RB);
- схема вычисления значения медианы.

Структурная схема МБИС приведена на рисунке 1.

2.2 Схема синхронизации и управления предназначена для приема сигналов начальной установки SR, тактовой частоты CLC и интерфейсных сигналов шины I-BUS, в которую входят следующие сигналы :адреса ADR0, сигнала признака выборки 1 МБИС "CS1" и сигнала признака выборки 2 МБИС "CS2", сигнала управления направлением передачи данных "WR", строба обращения к регистрам МБИС CE. Схема управляет буфером данных, выходным мультиплексором данных, формирует строб записи в CSR, передает на все внутренние модули сигналы начальной установки и тактовой частоты.

Через буфер данных информация с внешней магистрали D15-D0 подается на входы регистра состояния, разряды которого определяют основные режимы работы МБИС и адрес AC5-AC0 измеряемого напряжения.

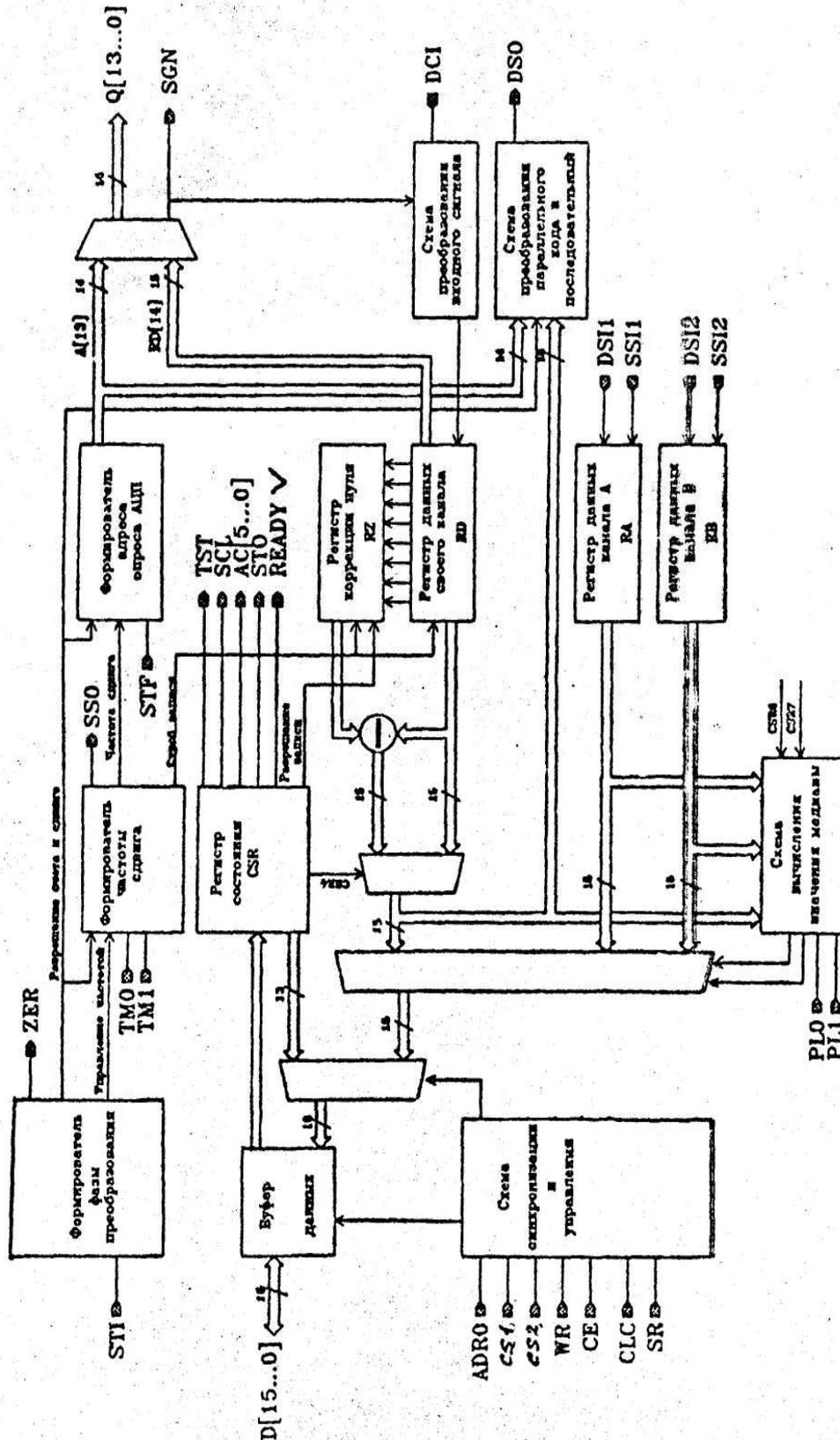


Рисунок 1.- Структурная схема МБИС.

Таблица 1. Внешние выводы МБИС.

Выводы		используемые состояния		Нагрузка	Назначение
Номер	условное обозначение	Вход	Выход		
1	AC0	-	HL	-	Адрес канала преобразования, разряд 0
2	SCL	-	HL	-	Выход шкалы преобразования
3	TST	-	HL	-	Выход выборки тестовых каналов
4	DSO	-	HL	-	Последовательный выход данных
5	SSO	-	HL	-	Синхронизация последовательной выдачи данных
6	STF	01	-	-	Вход признака последнего бита преобразования
7	PL0	01	-	-	Вход номера канала резервирования, разряд 0
8	PL1	01	-	-	Вход номера канала резервирования, разряд 1
9	SR	01	-	-	Вход инициализации МБИС
10	SGN	-	HL	-	Выход знакового разряда РПП
11	Q13	-	HL	-	Выход РПП, разряд 13
12	Q12	-	HL	-	Выход РПП, разряд 12
13	Q11	-	HL	-	Выход РПП, разряд 11
14	Q10	-	HL	-	Выход РПП, разряд 10
15	Q9	-	HL	-	Выход РПП, разряд 9
16	Q8	-	HL	-	Выход РПП, разряд 8
17	Q7	-	HL	-	Выход РПП, разряд 7
18	Q6	-	HL	-	Выход РПП, разряд 6
19	Q5	-	HL	-	Выход РПП, разряд 5
20	Q4	-	HL	-	Выход РПП, разряд 4
21	Q3	-	HL	-	Выход РПП, разряд 3
22	Q2	-	HL	-	Выход РПП, разряд 2
23	Q1	-	HL	-	Выход РПП, разряд 1
24	Q0	-	HL	-	Выход РПП, разряд 0
25	STI	01	-	-	Вход синхронизации начала преобразования
26	READY	-	HL	-	Выход признака готовности
27	TM1	01	-	-	Вход задания времени преобразования 1
28	TM0	01	-	-	Вход задания времени преобразования 0
29	CLC	01	-	-	Вход частоты синхронизации работы МБИС
30	DCI	01	-	-	Вход регистра последовательных приближений
31	SSI1	01	-	-	Вход синхронизации последовательного приема данных 1
32	GND	-	-	-	Общий

Продолжение Таблицы 1.

Выводы		Используемые состояния		Нагрузка	Назначение
Номер	Условное обозначение	Вход	Выход		
33	DSI1	01	-	-	Вход последовательного приема данных 1
34	SSI2	01	-	-	Вход синхронизации последовательного приема данных 2
35	DSI2	01	-	-	Вход последовательного приема данных 2
36	CS1	01	-	-	Признак выборки 1 МБИС
37	ADRO	01	-	-	Адрес регистра МБИС
38	WR	01	-	-	Признак записи в регистры МБИС
39	CE	01	-	-	Строб обращения к регистрам МБИС
40	CS2	01	-	-	Признак выборки 2 МБИС
41	D0	01	HLZ	-	Шина данных, разряд 0
42	D1	01	HLZ	-	Шина данных, разряд 1
43	D2	01	HLZ	-	Шина данных, разряд 2
44	D3	01	HLZ	-	Шина данных, разряд 3
45	D4	01	HLZ	-	Шина данных, разряд 4
46	D5	01	HLZ	-	Шина данных, разряд 5
47	D6	01	HLZ	-	Шина данных, разряд 6
48	D7	01	HLZ	-	Шина данных, разряд 7
49	D8	01	HLZ	-	Шина данных, разряд 8
50	D9	01	HLZ	-	Шина данных, разряд 9
51	D10	01	HLZ	-	Шина данных, разряд 10
52	D11	01	HLZ	-	Шина данных, разряд 11
53	D12	01	HLZ	-	Шина данных, разряд 12
54	D13	01	HLZ	-	Шина данных, разряд 13
55	D14	01	HLZ	-	Шина данных, разряд 14
56	D15	01	HLZ	-	Шина данных, разряд 15
57	ZER	-	HL	-	Признак паузы между преобразованиями
58	STO	-	HL	-	Выход синхронизации начала преобразования
59	AC5	-	HL	-	Адрес канала преобразования, разряд 5
60	AC4	-	HL	-	Адрес канала преобразования, разряд 4
61	AC3	-	HL	-	Адрес канала преобразования, разряд 3
62	AC2	-	HL	-	Адрес канала преобразования, разряд 2
63	AC1	-	HL	-	Адрес канала преобразования, разряд 1
64	VCC	-	-	-	Напряжение питания

Формирователь фазы преобразования осуществляет прием сигнала синхронизации начала преобразования STI и отсчитывает две фазы в процедуре обслуживания внешней микросхемы АЦП.

В первой фазе осуществляется формирование импульсов на выводах Q13-Q0, AC5-AC0, SGN, ZER и прием сигналов на входах DCI, STF. В этой фазе формирователь частоты сдвига определяет длительность импульсов на выходах Q13-Q0 в зависимости от уровней напряжения на входах TMO, TM1. Частота сдвига поступает на формирователь адреса опроса АЦП, вырабатывающий 14-разрядный адрес опроса. Количество выдаваемых адресов может меняться в зависимости от момента приема высоким уровнем напряжения сигнала на входе STF (совпадает с полярностью сигналов адреса опроса).

Информация в последовательном коде поступает через вход DCI в схему преобразования входного сигнала и записывается в регистр данных своего канала. В конце первой фазы (при соответствующей установке CSR) содержимое RD копируется в RZ или снимаются сигналы "Q1 3"- "Q0 ", "AC5"- "AC0", "SGN", "ZER".

Во второй фазе формирователь частоты сдвига выдает на внешний вывод SSO и на формирователь адреса опроса АЦП частоту сдвига равную $CLC/4$. С этой частотой в схеме преобразования параллельного кода в последовательный, в зависимости от состояния регистра CSR, на выводе DSO выдается содержимое либо RD, либо разности содержимого RD и RZ. Данные на выходе DSO сопровождаются сигналом частоты синхронизации на выходе SSO. На входы DSI1, DSI2 в этот момент времени поступают данные с соседних каналов в сопровождении сигналов синхронизации SSI1, SSI2 соответственно. Данные с входа DSI1 записываются в RA и с входа DSI2 в RB. Значения всех регистров данных непрерывно сравниваются в схеме вычисления значения "медианы" и (в зависимости от состояния разрядов CSR6, CSR7 и уровней напряжения на входах PLO, PL1) подаются на входной мультиплексор данных. При обращении к МБИС в режиме чтения содержимое выбранного регистра выдается на внешние выводы D15-D0.

3 Состав и назначение внутренних регистров МБИС 3.1 Состав и адресация внутренних регистров МБИС В состав МБИС входят:

- регистр состояния CSR;
- регистр коррекции нуля RZ;
- регистр данных канала А RA;
- регистр данных канала В RB;
- регистр данных своего канала RD.

Со стороны шины I-BUS по чтению и записи доступен только CSR.

Регистр коррекции нуля RZ со стороны шины I-BUS не доступен ни по чтению ни по записи. Этот регистр взаимодействует только с регистром данных своего канала RD.

Регистры данных RA, RB, RD доступны только по чтению.

Выбор регистра МБИС осуществляется с помощью адреса ADR0.

Состояние выводов ADR0	Адресуемый регистр
Лог.0 (низкий уровень напряжения)	Регистр состояния CSR
Лог.1 (высокий уровень напряжения)	Регистры данных RA, RB, RD

Все регистры данных имеют на шине I-BUS один и тот же адрес. Какой из регистров будет читаться на шине, определяется режимом работы МБИС (задаваемого в регистре CSR) и состоянием выводов PL0, PL1, которые определяют место МБИС в трехканальном устройстве.

Установлено соответствие индекса (имени) канала уровням напряжения на выводах PL0, PL 1:

Индекс канала	Уровень напряжения на выводах	
	PL1	PL0
А	низкий	низкий
В	низкий	высокий
С	высокий	произвольный

МБИС хранит данные своего канала и данные, полученные из соседних двух каналов. Разряды CSR7, CSR6 регистра CSR определяют, какой из трех регистров данных МБИС необходимо выбрать.

CSR7	CSR6	Регистр данных
0	0	Регистр содержащий значение медианы
0	1	Канал А
1	0	Канал В
1	1	Канал С

Соединение и взаимодействие регистров данных в трехканальном включении МБИС поясняется на рисунке 2. Регистр RA представляет собой сдвиговый регистр с входом данных DSII и входом тактовой частоты SSI1, а регистр RB - с входом данных DSI2 и входом тактовой частоты SSI2. Выходом регистра RD является вывод DSO, а

сигналом синхронизации - вывод SSO МБИС.

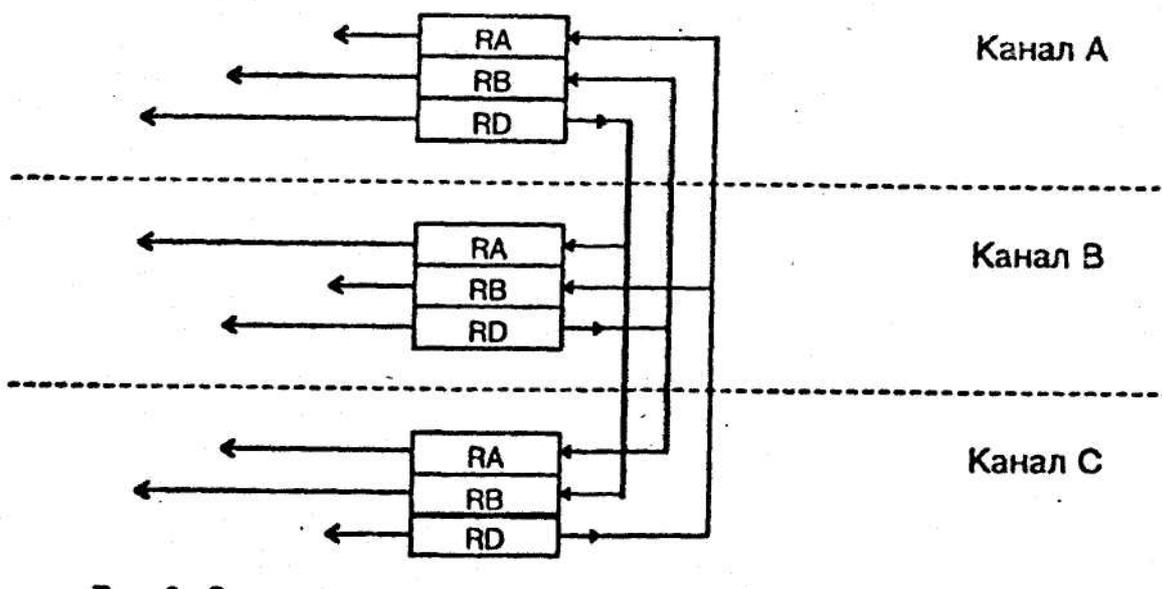


Рисунок 2 - Соединение и взаимодействие регистров данных в трехканальном включении МБИС

Ниже приведена таблица 1 соответствия состояния управляющих разрядов CSR, состояния выводов PL0, PL1 и регистра данных читаемого на шину I-BUS.

Таблица 1

Чтение канала	CSR7	CSR6	PL1	PL0	Читаемый регистр
А	0	1	0	0	RD
			0	1	RA
			1	-	RB
В	1	0	0	0	RB
			0	1	RD
			1	-	RA
С	1	1	0	0	RA
			0	1	RB
			1	-	RD
«Медиана»	0	0	-	-	Содержащий значение медианы

3.2 Назначение и формат регистра состояния CSR

Регистр состояния CSR предназначен для программного управления режимами работы МБИС. Регистр имеет 16 разрядов, доступных по чтению и записи.

Разряды															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Гот	Адрес канала АЦП					ДИ	ТК	POP			Корр. «0»		Тестовые биты		

Готовность; (лог «0» в этом разряде говорит о том, что АЦП готов к приему команды: чтение результата преобразования или запуск. Запуск АЦП происходит при записи логической «1» в этот разряд). Состояние разряда CSR15 (окончание преобразования и готовность к принятию следующей команды) во всех режимах отображается на выходе READY (низкий уровень напряжения - АЦП готов к приему следующей команды, высокий уровень напряжения - МБИС выполняет измерение напряжения).

Примечание. Для корректной работы МБИС при высоком уровне сигнала "READY" допускается только чтение внутренних регистров МБИС. Изменение любого разряда (кроме CSR15) приведет к немедленному изменению режима работы. Бит готовности CSR15 сбрасывается аппаратно после полной отработки цикла преобразования АЦП и цикла обмена содержимым регистром данных между каналами. Программно установка разряда CSR15 в состояние логический "0" невозможна.

Адрес канала АЦП - установка 5-разрядного адреса измеряемого напряжения. МБИС имеет возможность управления внешними мультиплексорами, с помощью которых на вход АЦП подключаются до 32 рабочих и до 32 тестовых каналов измеряемых напряжений. Нулевой разряд адреса записывается в разряд CSR10 и выдается на выводе МБИС АС0, первый - в CSR11 и так далее. Вывод МБИС АС5 управляется битом CSR8. Таким образом адрес канала измеряемого напряжения представляется таблицей 2.

Таблица 2

CSR8	CSR14	CSR13	CSR12	CSR11	CSR10
АС5	АС4	АС3	АС2	АС1	АС0

Логическая «1» в адресном разряде регистра CSR соответствует высокому уровню напряжения на выводах АС0-АС5 МБИС.

ДИ- переключение диапазона: . .

CSR9	Диапазон
0	Биполярный
1	Униполярный

При работе в биполярном режиме измерения код напряжения, поступающий последовательно на вход DCI МБИС, записывается в регистр данных своего канала. Причем, старший разряд регистра хранит знак измеренного напряжения, а остальные разряды - модуль (абсолютное значение) в прямом коде. При работе в униполярном режиме измерения - старший разряд регистра всегда равен нулю (соответствует положительному напряжению), а остальные разряды - модуль (абсолютное значение) в прямом коде.

ТК - тестовые каналы, переход в тестовый режим (запись логической «1» переводит МБИС в тестовый режим);

РОР - режим определения результата - А, В,С или «медиана».

CSR7	CSR6	Регистр данных
0	0	Регистр содержащий значение медианы
0	1	Канал А
1	0	Канал В
1	1	Канал С

Корр «0» - биты управления режимом коррекции результата.

CSR5	
0	Результат записывается только в регистр данных RD
1	Результат записывается и в регистр данных RD, и в регистр коррекции нуля RZ

CSR4	
0	Регистр данных RD считывается на магистраль с учетом регистра коррекции нуля (D=RD-RZ)
1	Регистр данных RD считывается на магистраль без учета регистра коррекции нуля (D=RD)

3.3 Формат регистра данных RD своего канала

Регистр данных своего канала предназначен для приема и хранения кода измеренного напряжения. Регистр имеет 14 разрядов для хранения модуля значения напряжения и один разряд для хранения знака напряжения.

При чтении RD на шину I-BUS содержимое регистра выравнивается таким образом, чтобы знаковый разряд читался на выводе D15 МБИС. Младший разряд регистра RD0 читается на выводе D1, а вывод D0 устанавливается в логический "0".

Разряды															
14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
знак	Модуль значения напряжения														0
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

При разрядности АЦП меньше 14 разрядов, значение регистра данных также выравнивается по правому краю таким образом, что знаковый разряд регистра данных выдается на выводе D15, старший разряд модуля значения напряжения - на выводе D14 и так далее, с уменьшением веса разряда в сторону вывода D1.

3.4 Формат регистров данных RA, RB соседних каналов

Формат регистров данных RA, RB соседних каналов представляют собой 15-разрядные сдвиговые регистры. Данные поступают на вход каждого регистра в последовательном коде старшим разрядом вперед. Запись информации в регистр и сдвиг ее осуществляется по заднему фронту частоты синхронизации (переходу из высокого уровня напряжения в низкий уровень напряжения).

Вывод DSI1 является входом регистра RA, а вывод SSI1- входом частоты синхронизации для этого регистра.

Вывод DSI2 является входом регистра RB, а вывод SSI2- входом частоты синхронизации для этого регистра.

Формат регистров полностью совпадает с форматом регистра данных RD своего канала.

3.5 Регистр коррекции нуля RZ

RZ предназначен для хранения кода напряжения, принимаемого за нулевое. При установке разряда регистра CSR5=1, содержимое регистра RD в конце первой фазы преобразования копируется в регистр RZ. При CSR5=0 содержимое регистра RZ не меняется.

Таким образом, для проведения измерений с учетом сдвига нулевого напряжения

необходимо:

- предварительно установить CSR5=1;

- подключить к АЦП источник нулевого напряжения;
провести измерение;

- установить $CSR5=0$.

После описанной выше процедуры в регистре RZ будет храниться значение напряжения, принимаемое за нулевое.

Кроме этого, МБИС позволяет считывать содержимое регистра данных своего канала как с учетом RZ ($CSR4=0$), так и без учета RZ ($CSR4=1$). При этом содержимое RZ не теряется.

Формат RZ полностью совпадает с форматом RD.

4 Основные режимы работы МБИС

4.1 Начальная установка МБИС

Начальная установка МБИС осуществляется подачей низкого уровня на вход SR длительностью не менее 125 нс. Установка в начальное состояние всех внутренних регистров производится асинхронно. Наличие тактовой частоты на входе CLC не обязательно. Уровни входных и выходных сигналов МБИС приведены в таблице 3.

Таблица 3

Сигнал	Уровень напряжения	Тип
SR	низкий	ВХОД
CS1	высокий	ВХОД
CS2	высокий	ВХОД
CE	высокий	ВХОД
READY	низкий	ВЫХОД
Q13...Q0	низкий	ВЫХОД
SGN	низкий	ВЫХОД
ZER	низкий	ВЫХОД
AC5,AC3	высокий	ВЫХОД
AC4,AC2...AC0	низкий	ВЫХОД
DSI1	низкий	ВХОД
SSI1	низкий	ВХОД
DSI2	низкий	ВХОД
SSI2	низкий	ВХОД
DSO	низкий	ВЫХОД
SSO	низкий	ВЫХОД
STF	низкий	ВХОД
STI	высокий	ВХОД
STO	высокий	ВЫХОД
TST	низкий	ВЫХОД
SCL	низкий	ВЫХОД

Неуказанные в таблице выводы могут иметь на входе как низкий, так и высокий уровень напряжения.

4.2 Чтение и запись внутренних регистров МБИС

МБИС КАЦП имеет два адреса ($ADR0=0$, $ADR0=1$) для доступа к внутренним регистрам.

При $ADR0=0$ выбирается CSR, доступный по чтению и по записи.

При $ADR0=1$ (в зависимости от установленного режима МБИС) выбираются:

- RD определенного канала троированного устройства;
- RD своего канала с учетом RZ;
- RD своего канала без учета RZ;
- RD, содержащий значение "медианы".

RD доступны только по чтению.

Временная диаграмма циклов записи и чтения представлена на примере обращения к CSR на рисунке 3 и соответствует тактовой частоте 4 МГц.

Для выборки МБИС необходимо подать одновременно низкий уровень напряжения на вход CS1 и низкий уровень напряжения на вход CS2.

Уровень на входе WR определяет направление передачи данных.

При высоком уровне напряжения на этом входе направление передачи данных от МБИС к шине I-BUS, что соответствует чтению внутренних регистров.

При низком уровне напряжения на входе WR - направлению от шины I-BUS к МБИС, что соответствует записи во внутренние регистры.

Сигнал "CE" низким уровнем должен быть «вложенным внутрь» сигналов "CS1", "CS2", "WR" и "ADR0", которые должны быть стабильными в течение сигнала "CE".

При записи во внутренние регистры данные на шине должны быть стабильными не менее чем за 100 нс до конца сигнала «CE».

Регистры данных RA, RB соседних каналов CE (переход из низкого уровня напряжения в высокий уровень напряжения).

При чтении внутренних регистров на шину, выводы D0-D15 переходят в активное состояние на время сигнала "CE" низким уровнем и возвращаются в высокоимпедансное состояние после перехода сигнала "CE" в высокий уровень напряжения.

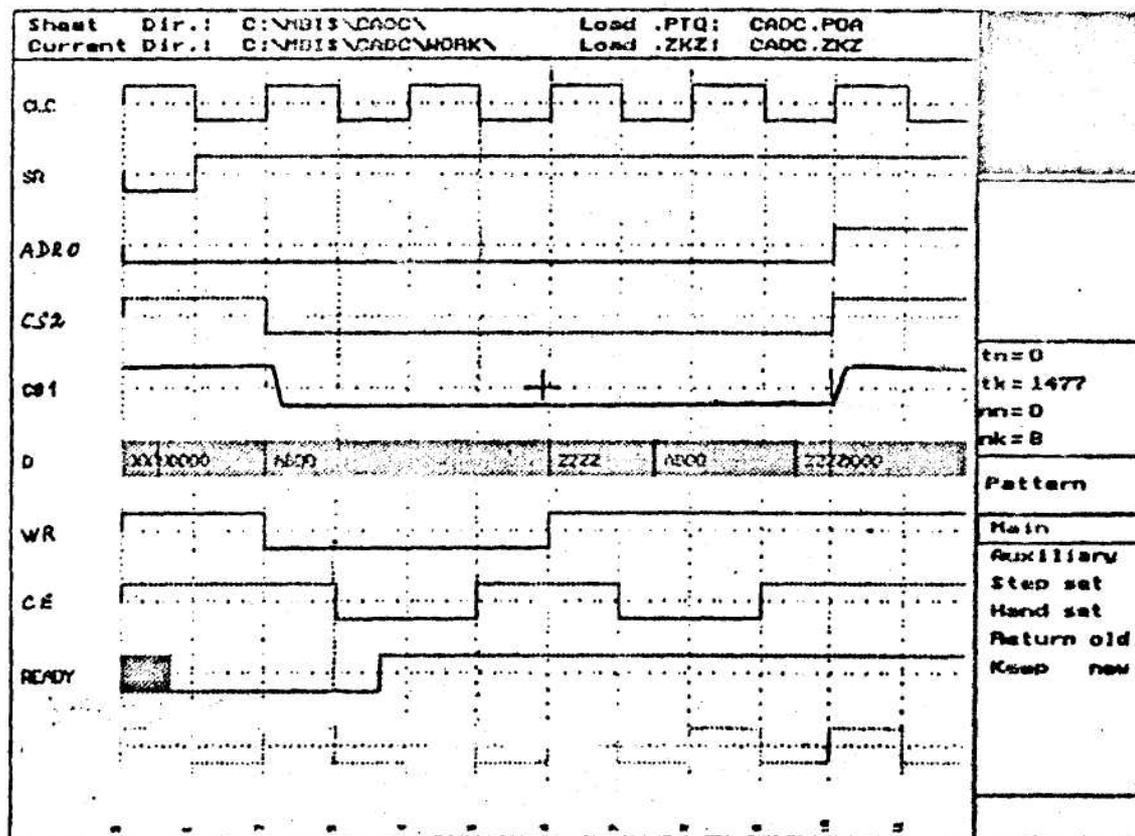


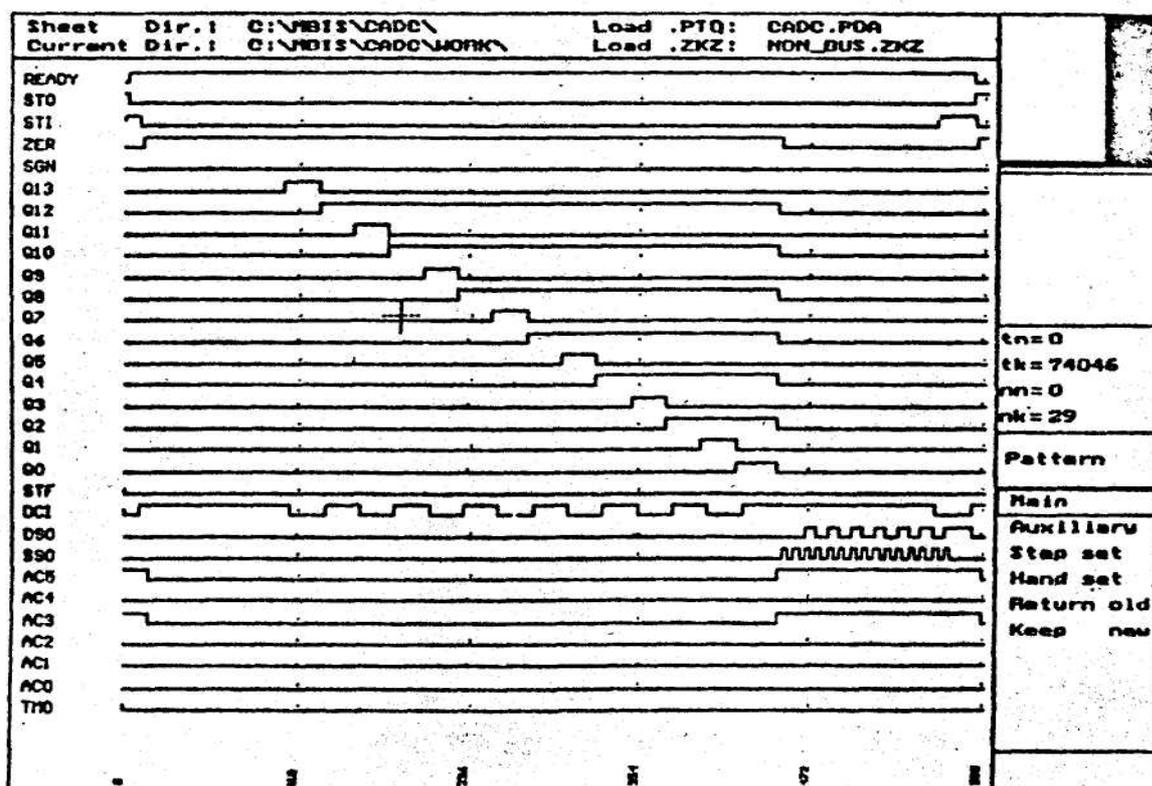
Рисунок А.3. Временные диаграммы чтения и записи.

Рисунок 3. Временные диаграммы чтения и записи.

4.3 Режим управления работой АЦП

Одна из основных функций МБИС - формирование управляющих сигналов для внешней микросхемы АЦП.

На рисунке 4 представлена временная диаграмма сигналов управления для 14-разрядного АЦП и измеряемого положительного напряжения, соответствующего коду 010101010101.



Риснок А 4: Временная диаграмма измерения положительного напряжения

Рисунок 4. Временная диаграмма измерения положительного напряжения.

На рисунке 5 представлена временная диаграмма сигналов управления для измерения отрицательного напряжения, соответствующего коду 00000000000101.

Процедура измерения начинается с записи в регистр состояния кода, определяющего режим работы и установки старшего разряда CSR15=1. CSR15=1 (бит "Гот") переводит вывод READY в высокий уровень напряжения и вывод STO-в низкий уровень напряжения.

Высокий уровень напряжения на выводе READY означает занятость контроллера АЦП (КАЦП), однако циклы чтения и записи внутренних регистров аппаратно не

запрещены. Невозможно только записать логический "0" в старший разряд CSR15.

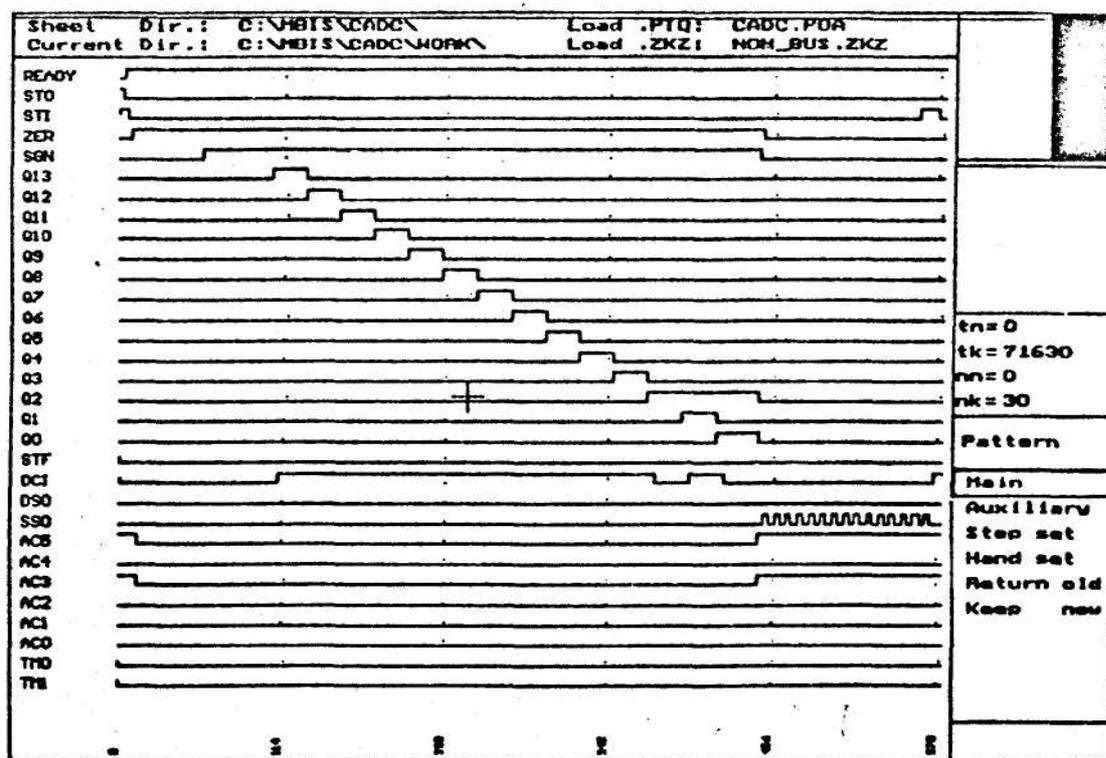


Рисунок А.5 Временная диаграмма измерения отрицательного напряжения

Рисунок 5. Временная диаграмма измерений отрицательного напряжения.

Который обнуляется аппаратно после полной отработки процедуры измерения напряжения. Это позволяет программно опрашивать CSR и по равенству CSR15=0 определить момент завершения измерения.

Сигнал "STO" предназначен для межканальной синхронизации начала измерения напряжения. Сигналы "STO" от своего канала и двух соседних каналов мажорируются по алгоритму "два из трех" и результат поступает на вход STI МБИС. Для увеличения помехоустойчивости, входной сигнал "STI" стробируется тактовой частотой CLC и при длительности сигнала не менее 125 не устанавливается флаг начала преобразования и выдается высоким уровнем сигнала "ZER". Минимум через 1 такт частоты CLC на t выходы AC4-AC0 выдается адрес измеряемого напряжения. Временная диаграмма начала первой фазы преобразования представлена на рисунке .6.

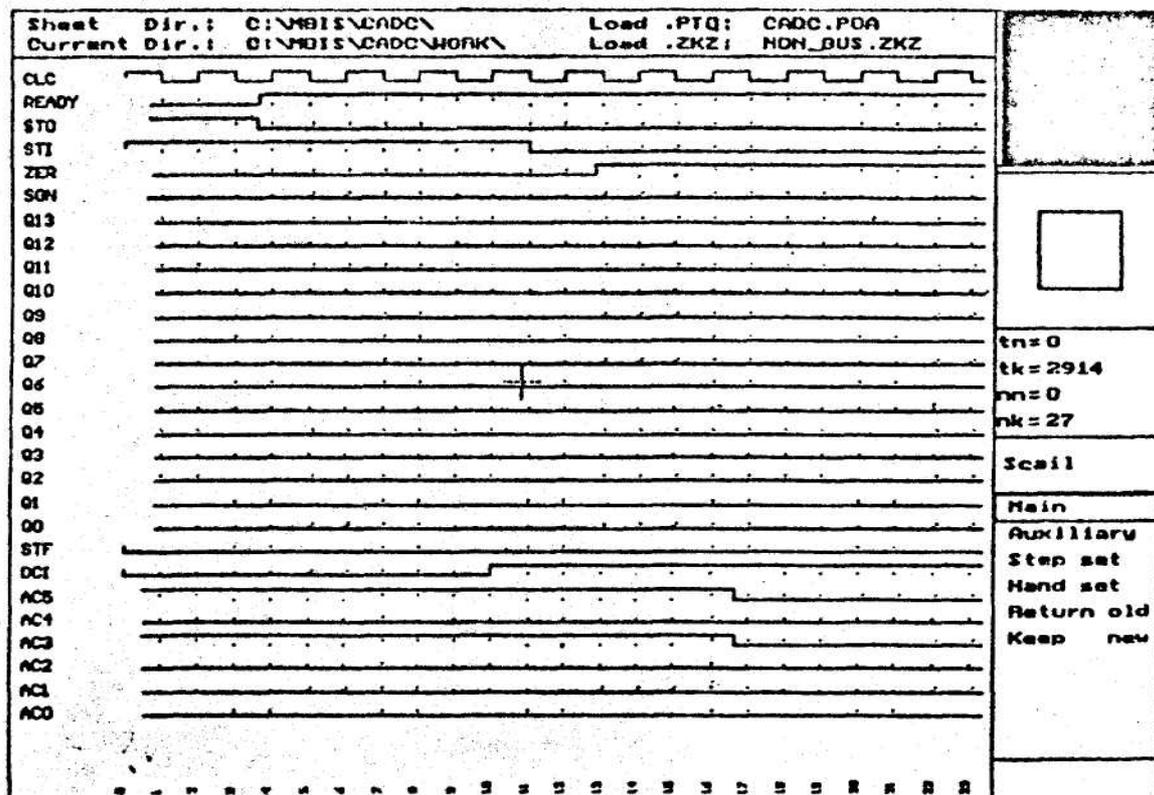


Рисунок А. 6 Временная диаграмма начала первой фазы преобразования

Рисунок 6. Временная диаграмма начала первой фазы преобразования.

Далее начинается анализ входа DCI. Высокий уровень напряжения на этом входе означает, что измеряемое напряжение более положительно, чем напряжение, формируемое МБИС ЦАП.

Поэтому, если на входе DCI после выдачи, сигнала "ZER" высокий уровень напряжения при Q13-Q0=0, значит измеряемое напряжение положительное. В этом случае на выходе SGN устанавливается низкий уровень напряжения.

Если на входе DCI после выдачи сигнала "ZER" низкий уровень напряжения при Q13-Q0=0, значит измеряемое напряжение отрицательное. В этом случае на выходе SGN устанавливается высокий уровень напряжения.

Через определенный интервал времени на выходе Q13 формируется импульс опроса, в конце которого в старший разряд RD своего канала записывается значение со входа DCI.

Если измеряемое напряжение положительное, то в разряд RD записывается значение со входа DCI без инверсии.

Если измеряемое напряжение отрицательное, то в разряд RD записывается значение со входа DCI с инверсией.

После этого на вход Q13 выдается только что записанное значение, а на выходе Q12 формируется очередной импульс опроса.

Далее описанная процедура повторяется до самого младшего разряда АЦП.

Длительность импульсов опроса задается уровнями напряжения на входах ТМО, ТМ1 МБИС и представлена в таблице 4.

Таблица 4

ТМ1=L ТМ0=L	Длительность преобразования составляет 3 мкс
ТМ1=L ТМ0=H	Длительность преобразования составляет 5 мкс
ТМ1 -H	Длительность импульса опроса составляет 9 мкс

Необходимо отметить, что интервал времени между началом сигналов "ZER", "SGN", "Q13" равен двойной длительности импульсов преобразования.

МБИС имеет возможность работать с АЦП различной разрядности. Разрядность подключаемого АЦП задается подключением входа STF к младшему разряду АЦП. При этом импульс опроса младшего разряда возвращается в МБИС и завершает процесс формирования более младших импульсов опроса АЦП. Временная диаграмма соединения выхода Q11 и входа STF приведена на рисунке 7. Если на вход STF сигнал не приходит, МБИС обрабатывает все 14 разрядов адреса. В конце первой фазы преобразования RD своего канала содержит код измеряемого напряжения.

После выдачи последнего (самого младшего) импульса опроса МБИС снимает адрес измеряемого напряжения на выходах AC4-AC0 и обнуляет выходы Q13-Q0, минимум через такт частоты CLC снимает сигнал. "ZER" (рисунок 8).

К этому моменту RD своего канала содержит код измеренного напряжения. Знаковый разряд RZ инвертируется. Содержимое RD и RZ преобразуются в дополнительный код и поступают на сумматор для вычисления разности напряжений. Значение разности из дополнительного кода преобразуется в прямой код и поступает на мультиплексор, управляемый CSR. В зависимости от режима работы при чтении по адресу RD будет выдаваться либо значение RD; либо значение разности регистров. В

случае превышения допустимого диапазона измерения на выходе сумматора по всех разрядах (кроме знакового) устанавливаются единицы.

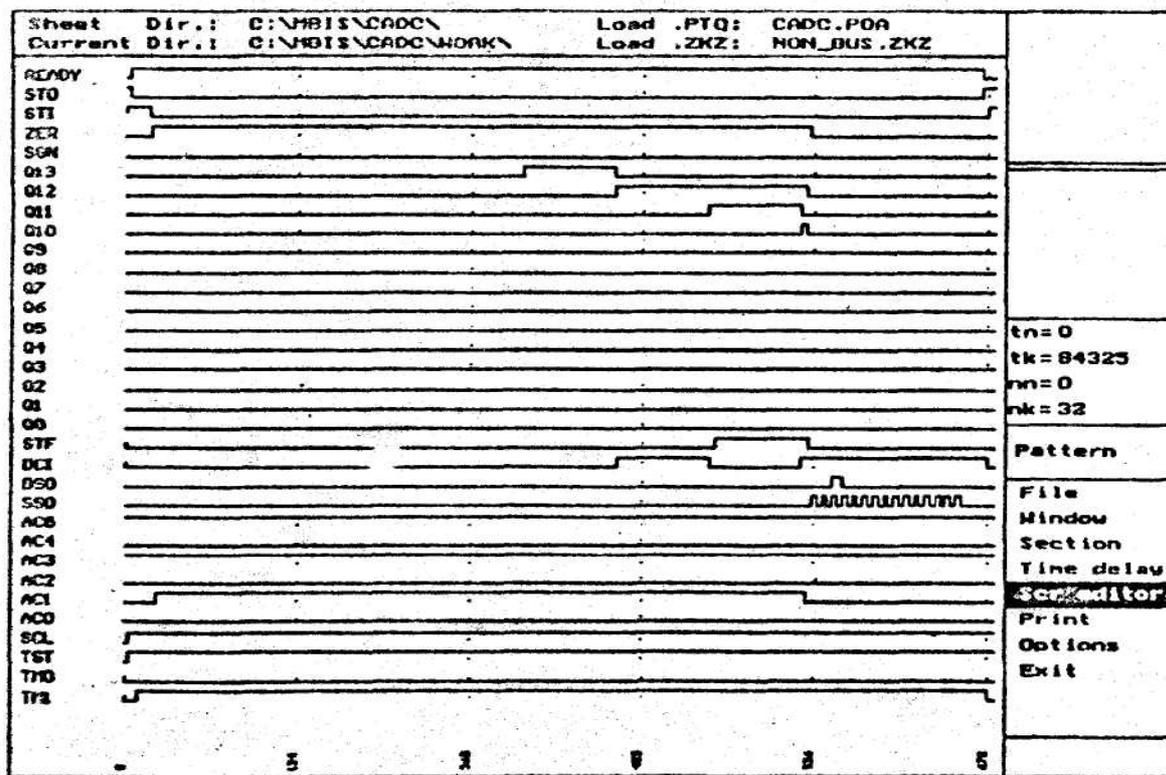


Рисунок А.7 Временная диаграмма для случая соединения выхода Q11 и входа STF

Рисунок 7. Временная диаграмма для случая соединения выхода Q11 и входа STF.

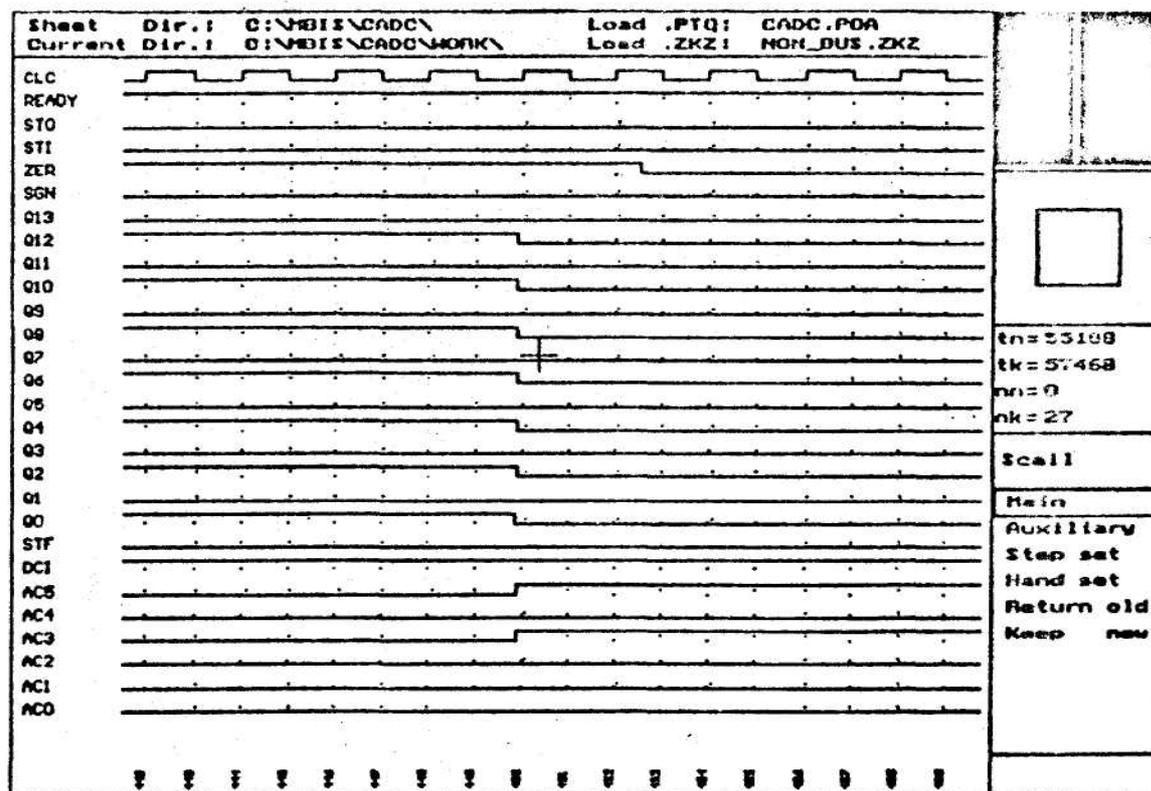


Рисунок А.9- Временная диаграмма завершения первой фазы преобразования

Рисунок 8. Временная диаграмма завершения первой фазы преобразования.

Далее МБИС переходит к следующей фазе преобразования - фазе обмена содержимым RD между каналами устройства.

Выход DSO МБИС соединяется с входом DSI1 в одном канале и с входом DSI2 в другом канале. На выходе DSO выдается в последовательном коде содержимое RD своего канала. Выдача сопровождается 15 импульсами на выходе SSO с тактовой частотой $CLC/4$ (1 МГц). Причем данные выдаются под фронт из низкого уровня напряжения в высокий, а принимаются под фронт из высокого уровня в низкий.

После обмена данными МБИС снимает сигналы "READY" и "STO" и завершает вторую, последнюю фазу преобразования.

В промежутках между измерениями МБИС устанавливает уровни напряжения, приведенные в таблице 5.

Таблица 5

Вывод	Уровень напряжения
STO	высокий
READY	низкий
ZER	низкий
SGN	низкий
Q13...Q0	низкий
DSO	низкий
SSO	низкий
AC0	низкий
AC1	низкий
AC2	низкий
AC3	высокий
AC4	низкий
AC5	высокий

.5 Условное графическое изображение МБИС

5.1 Условное графическое изображение МБИС представлено на рисунке 9

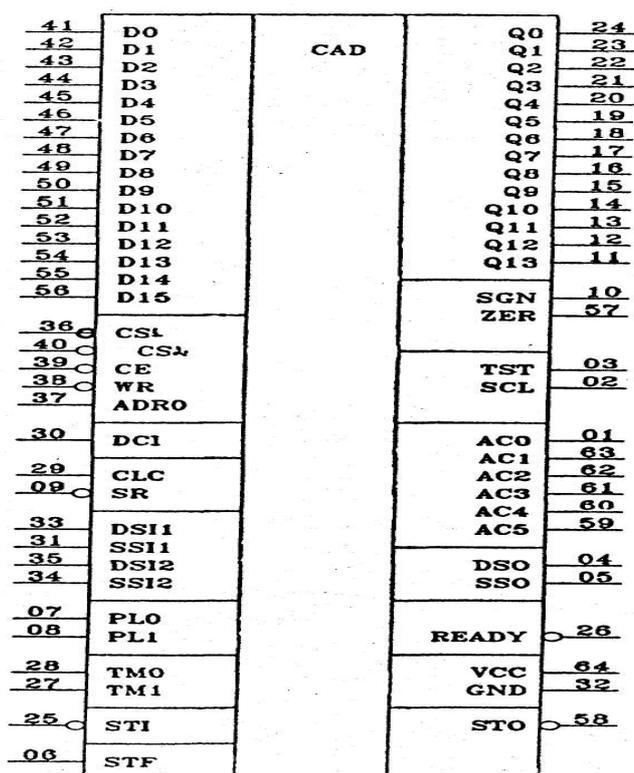


Рисунок А. 9 - Условное графическое изображение МБИС

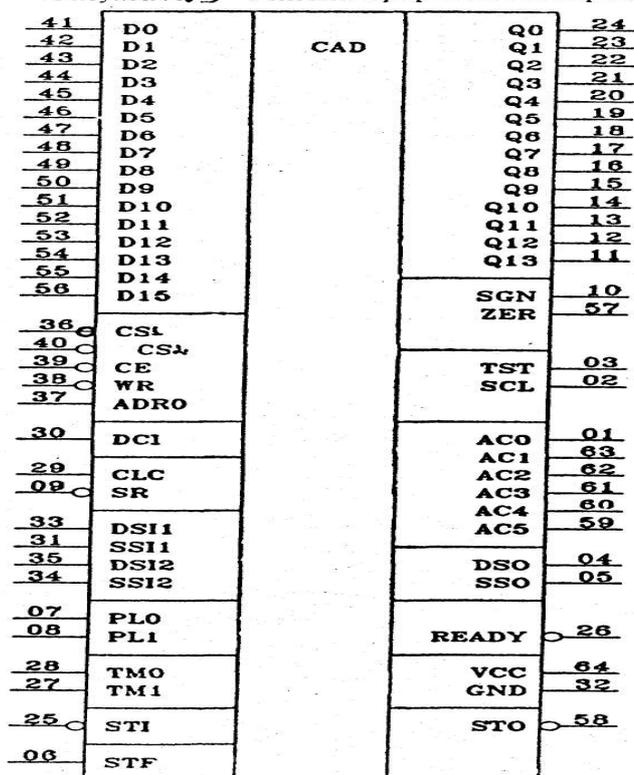


Рисунок А. 9 - Условное графическое изображение МБИС

Рисунок 9. Условное графическое изображение МБИС