

## **Техническое описание.**

### **1 Назначение МБИС**

1.1 МБИС предназначена для обнаружения и исправления ошибочных сигналов путем их мажорирования.

### **2 Состав МБИС**

2.1 В состав МБИС входят следующие составные части:

- блок усилителя сигнала (УС);
- 8 двунаправленных мажоритарных блоков МЭ [0-7];
- однонаправленный мажоритарный блок МЭ8;
- однонаправленный мажоритарный блок МЭ9 с автоподбросом;
- буферные элементы (БЭ);
- блок диагностики (БД).

Структурная схема микросхемы приведена на рисунке 1.

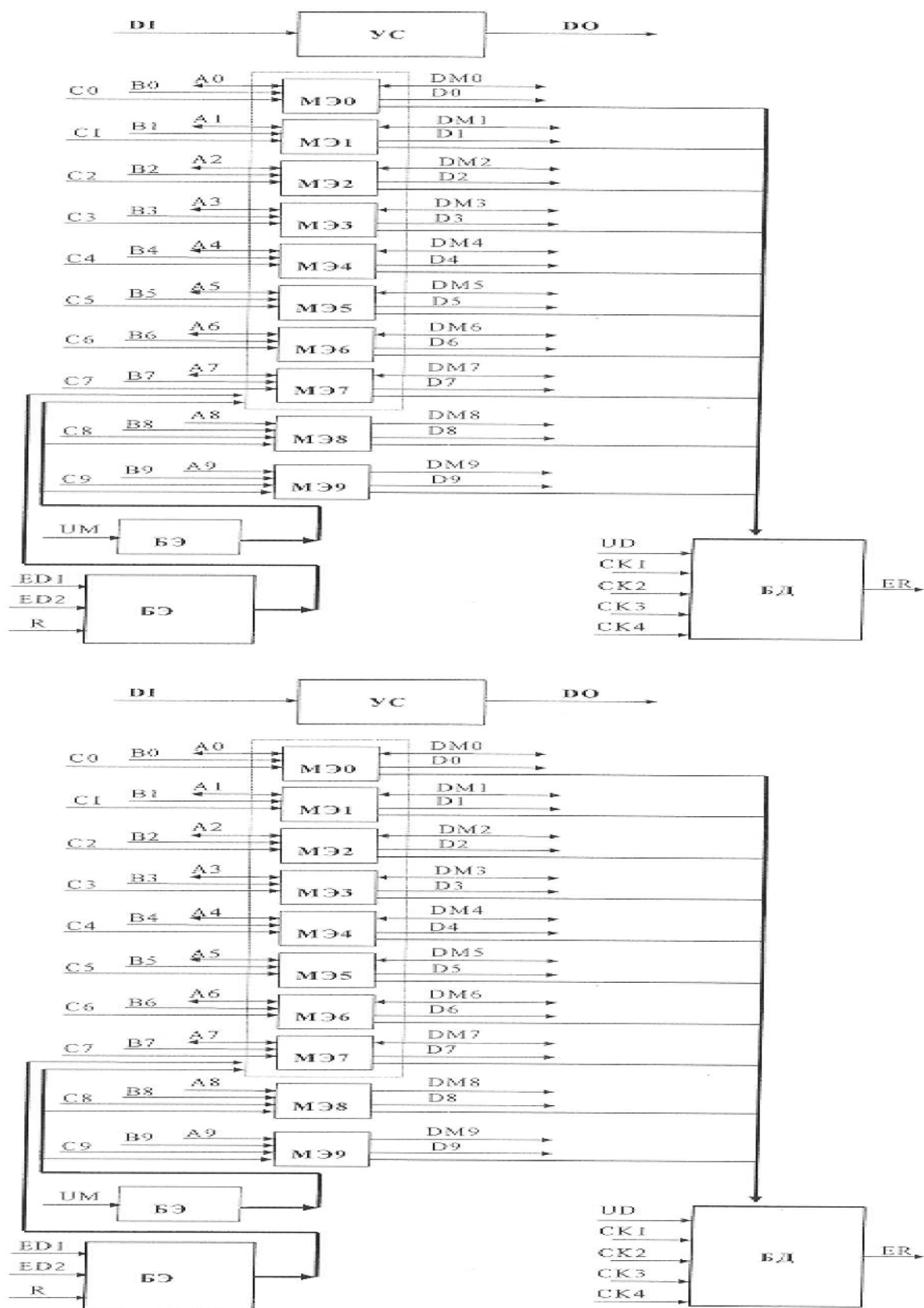


Рисунок 1 - Структурная схема МБИС

Таблица 1. Внешние выводы МБИС

Выводы микросхемы		Используемые состояния		Нагрузка	Назначение
Номер	Условное обозначение	Вход	Выход		
1	ED1	10			Вход выбора передачи информации
2	ED2	10			Вход выбора передачи информации
3	UM	10			Вход включения мажоритирования
4	R	10			Вход управления внутренними резисторами
5	DM9		HL	R	Девятый разряд шины DM
6	C9	10			Девятый разряд шины C
7	D9		HL		Девятый разряд шины D
8	B9	10			Девятый разряд шины B
9	A9	10			Девятый разряд шины A
10	DM8		HL		Восьмой разряд шины DM
11	C8	10			Восьмой разряд шины C
12	D8		HL		Восьмой разряд шины D
13	B8	10			Восьмой разряд шины B
14	A8	10			Восьмой разряд шины A
15	DM7		HLZ	R	Седьмой разряд шины DM
16	C7	10			Седьмой разряд шины C
17	D7		HL		Седьмой разряд шины D
18	B7	10			Седьмой разряд шины B
19	A7	10	HLZ	R	Седьмой разряд шины A
20	DM6		HLZ	R	Шестой разряд шины DM
21	C6	10			Шестой разряд шины C
22	D6		HL		Шестой разряд шины D
23	B6	10			Шестой разряд шины B
24	A6	10	HLZ	R	Шестой разряд шины A
25	DM5		HLZ	R	Пятый разряд шины DM
26	C5	10			Пятый разряд шины C
27	D5		HL		Пятый разряд шины D
28	B5	10			Пятый разряд шины B
29	A5	10	HLZ	R	Пятый разряд шины A
30	UD	10			Вход набора диагностики
31	CK4	10			Вход
33	CK3	10			Вход
34	CK2	10			Вход
35	CK1	10			Вход
36	A0	10	HLZ	R	Нулевой разряд шины A
37	B0	10			Нулевой разряд шины B
38	D0		HL		Нулевой разряд шины D
39	C0	10			Нулевой разряд шины C
40	DM0	10	HLZ	R	Нулевой разряд шины DM
41	A1	10	HLZ	R	Первый разряд шины A

Продолжение таблицы 1.

Выводы микросхемы		Используемые состояния		На р у д к а	Назначение
Но- мер	Условное обозначе- ние	Вход	Выход		
42	B1	10			Первый разряд шины В
43	D1		HL		Первый разряд шины D
44	C1	10			Первый разряд шины С
45	DM1	10	HLZ	R	Первый разряд шины DM
46	A2	10	HLZ	R	Второй разряд шины А
47	B2	10			Второй разряд шины В
48	D2		HL		Второй разряд шины D
49	C2	10			Второй разряд шины С
50	DM2	10	HLZ	R	Второй разряд шины DM
51	A3	10	HLZ	R	Третий разряд шины А
52	B3	10			Третий разряд шины В
53	D3		HL		Третий разряд шины D
54	C3	10			Третий разряд шины С
55	DM3	10	HLZ	R	Третий разряд шины DM
56	A4	10	HLZ	R	Четвертый разряд шины А
57	B4	10			Четвертый разряд шины В
58	D4		HL		Четвертый разряд шины D
59	C4	10			Четвертый разряд шины С
60	DM4	10	HLZ	R	Четвертый разряд шины DM
61	DI	10			Вход блока усилителя сигнала
62	DO		HL		Выход блока усилителя сигнала
63	ER		HZ	R	Выход блока диагностики

### 3 Функционирование МБИС

3.1 Функционирование двунаправленных мажоритарных блоков МЭ<sub>i</sub>, ( $i=0-7$ ) выбор направления передачи информации должен осуществляться сигналами "ED1» И «ED2". Состояние передачи информации приведено в таблице 1.

Таблица 1

ED1	ED2	A <sub>i</sub>	DM <sub>i</sub>
0	0	Откл.	Откл.
0	1	Вх	Вых
1	0	Вых	Вх
1	1	Запр	Запр

( $i = 0-7$ )

Выводы A<sub>i</sub>, DM<sub>i</sub> ( $i=0-7$ ) доопределены внутренними резисторами, управляемыми потенциалом на входе "R". Доопределение осуществляется до потенциала «общего» провода (при R="лог.0") или до потенциала питания (при R="лог.1")

3.1.1 Сигналы "ED1"=0, "ED2"=0:

Выводы A<sub>i</sub> и DM<sub>i</sub> отключены.

D<sub>i</sub>=DM<sub>i</sub>

3.1.2 Сигналы "ED1"=0, "ED2"=1

Сигнал выхода A<sub>i</sub> является результатом мажорирования сигналов на входах DM<sub>i</sub>, B<sub>i</sub>, C<sub>i</sub> ( $i=0-7$ ). Сигналы на выходах D<sub>i</sub> повторяют сигналы на входах A<sub>i</sub>, независимо от состояния входа UM.

Если мажоритирование включено (UM="лог.1"), то состояние выводов A<sub>i</sub>, D<sub>i</sub> определяется формулами (1) и (2):

$$A_i = (DM_i \wedge B_i \vee DM_i \wedge C_i \vee B_i \wedge C_i), \quad (1)$$

$$D_i = DM_i, \quad (i=0-7). \quad (2)$$

Если мажоритирование отключено (UM=»лог.0«), то состояние выводов A<sub>i</sub>, D<sub>i</sub> определяемса формулами (3) и (4):

$$A_i = DM_i; \quad (3)$$

$$D_i = DM_i, \quad (i=0-7); \quad (4)$$

3.1.3 Сигналы "ED1"=1, "ED2"=0:

Сигнал выхода DM<sub>i</sub> является результатом мажорирования сигналов на входах A<sub>i</sub>, B<sub>i</sub>, C<sub>i</sub> ( $i=0-7$ ) или повторяет сигнал на входе A<sub>i</sub>, в зависимости от состояния входа UM. Сигналы на выходах D<sub>i</sub> повторяют сигналы на входах A<sub>i</sub>, независимо от состояния входа UM.

Если: мажоритирование включено: (UM= «лог.1»), то состояние выводов DM<sub>i</sub>, D<sub>i</sub> определяется формулами (5) и (6):

$$DM_i = (A_i \wedge B_i \vee A_i \wedge C_i \vee B_i \wedge C_i), \quad (5)$$

$$D_i = A_i, \quad (i=0-7). \quad (6)$$

Если мажоритирование: отключено (UM="лог.0"), - то состояние выводов DM<sub>i</sub>, D<sub>i</sub> определяется формулами (7) и (8):

$$DM_i = A_i, \quad (7)$$

$$D_i = A_i, \quad (i=0-7). \quad (8)$$

3.1.4 Состояние сигналов "ED1"=1, "ED2"=1 является запрещенным состоянием;

3.2 Функционирование однонаправленного мажоритарного блока МЭ8; А8 является входом; DM8- выходом.

В соответствии с тем, если мажоритирование включено (UM= «лог.1»), то состояние выходов DM8, D8 определяется формулами (9) и (10):

$$DM8=(A8 \wedge B8 \vee A8 \wedge C8 \vee B8 \wedge C8), \quad (9)$$

$$D8=A8. \quad (10)$$

Если мажоритирование отключено (UM= «лог.0»), то состояние выходов DM8, D8 определяется формулами (11) и (12):

$$DM8=A8, \quad (11)$$

$$D8=A8. \quad (12)$$

3.3 функционирование однонаправленного мажоритарного блока МЭ9 с автоподбросом (рисунок А.2)

А9 является входом; DM9 - выходом,

В соответствии с тем, если мажоритирование включено (UM= «лог.1»), то состояние выходов DM9, D9 определяется формулами (13) и (14):

$$DM9=(A9 \wedge B9 \vee A9 \wedge C9 \vee B9 \wedge C9), \quad (13)$$

$$D9=A9. \quad (14)$$

Если мажоритирование отключено (UM= «лог.0»), то состояние выходов DM9, D9 определяется формулами (15) и (16):

$$DM9=A9, \quad (15)$$

$$DD=A9. \quad (16)$$

Выход DM9 построен на схеме с открытым стоком, при этом состояние «лог.1» на выходе обеспечивается встроенным доопределяющим регистром, подключенным к шине питания. Для ускоренного переключения выхода DM9 из состояния «лог.0» в состояние «лог.1» на выход DM9 выдается активная «лог.1» до тех пор, пока напряжение на выходе DM9 не достигнет порогового напряжения, после чего выход DM9 переводится в отключенное состояние.

### 3.4 Блок диагностики

БД формирует признак рассогласования входной и выходной информации путем сравнения сигналов на выводах  $A_i$  и  $DM_i$  ( $i=0-9$ ) в определенные моменты времени. Для каждой пары сигналов "A" $i$ , "DM" $i$  формируется внутренний сигнал рассогласования «ER» $i$ .

Выходной сигнал "ER" является логической суммой сигналов «ER» $i$  ( $i=0-9$ ). Наличие рассогласования соответствует активной «лог.1» на выходе ER. Отсутствие рассогласования соответствует отключенному состоянию на выходе ER.

3.4.1 Для выводов  $A_i$ ,  $DM_i$  ( $i=0-7$ ) сравнение производится либо по задним фронтам сигналов «СК1» и «СК3», и по переднему фронту сигнала «СК2», в случае сигнала «UD»= «лог.0», либо по переднему фронту сигнала «СК4» при сигнале «UD»= «лог.1».

При сигнале «UD»= «лог.0» сигнал «ER» $i$  формируется по переднему фронту входного сигнала «СК2», и по заднему фронту любого из входных сигналов «СК1» и «СК3», при несовпадении сигналов на соответствующей паре  $A_i$ ,  $DM_i$  ( $i=0-7$ ). ER $i$  ( $i=0-7$ ) сбрасывается из «лог.1» в «лог.0», когда сигналы на соответствующей паре

выводов  $A_i$  и  $DM_i$  совпадают.

При сигнале «UD»= «лог.1» сигнал «ER» $_i$  формируется по переднему фронту входного сигнала «СК4», при несовпадении сигналов на второй такт соответствующей пары  $A_i$ ,  $DM_i$  ( $i=0-7$ ).

3.4.2 Для выводов  $A_i$ ,  $DM_i$  ( $i=8,9$ ) сравнение производится по переднему фронту сигнала «СК4» при сигнале «UD»= «лог.1».

При сигнале «UD»= «лог.1» сигнал «ER» $_i$  формируется по переднему фронту входного сигнала «СК4» на второй такт при несовпадении сигналов на соответствующей паре  $A_i$ ,  $DM_i$ . Сигнал «ER» $_i$  ( $i=8,9$ ) сбрасывается из «лог.1» в «лог.0», когда сигналы на соответствующей паре выводов  $A_i$  и  $DM_i$  совпадают. Временная диаграмма формирования сигнала «ER» $_i$  представлена на рисунке 3.

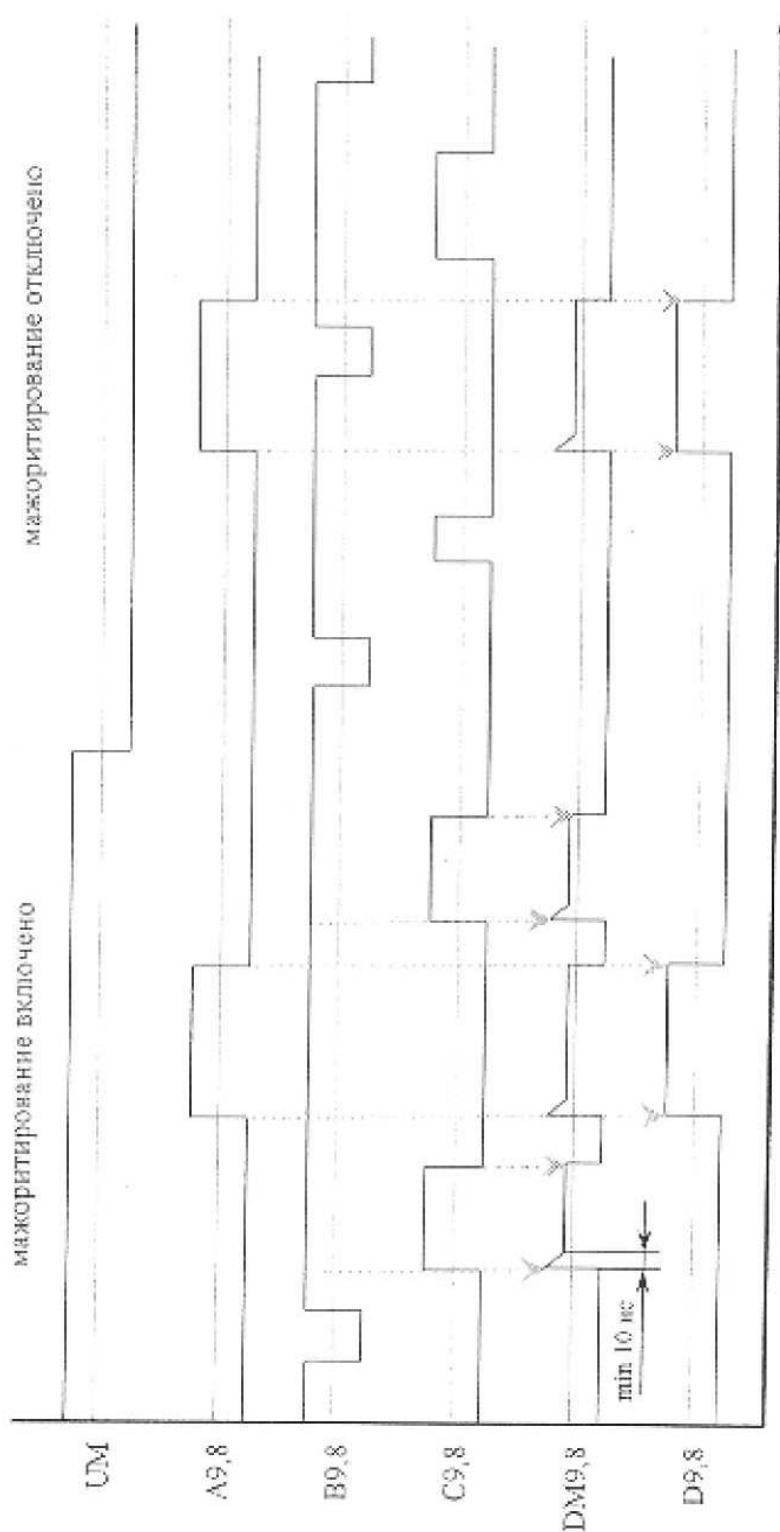


Рисунок 2.-Временная диаграмма работы однонаправленного мажоритарного блока МЭ9 с автоподбросом.



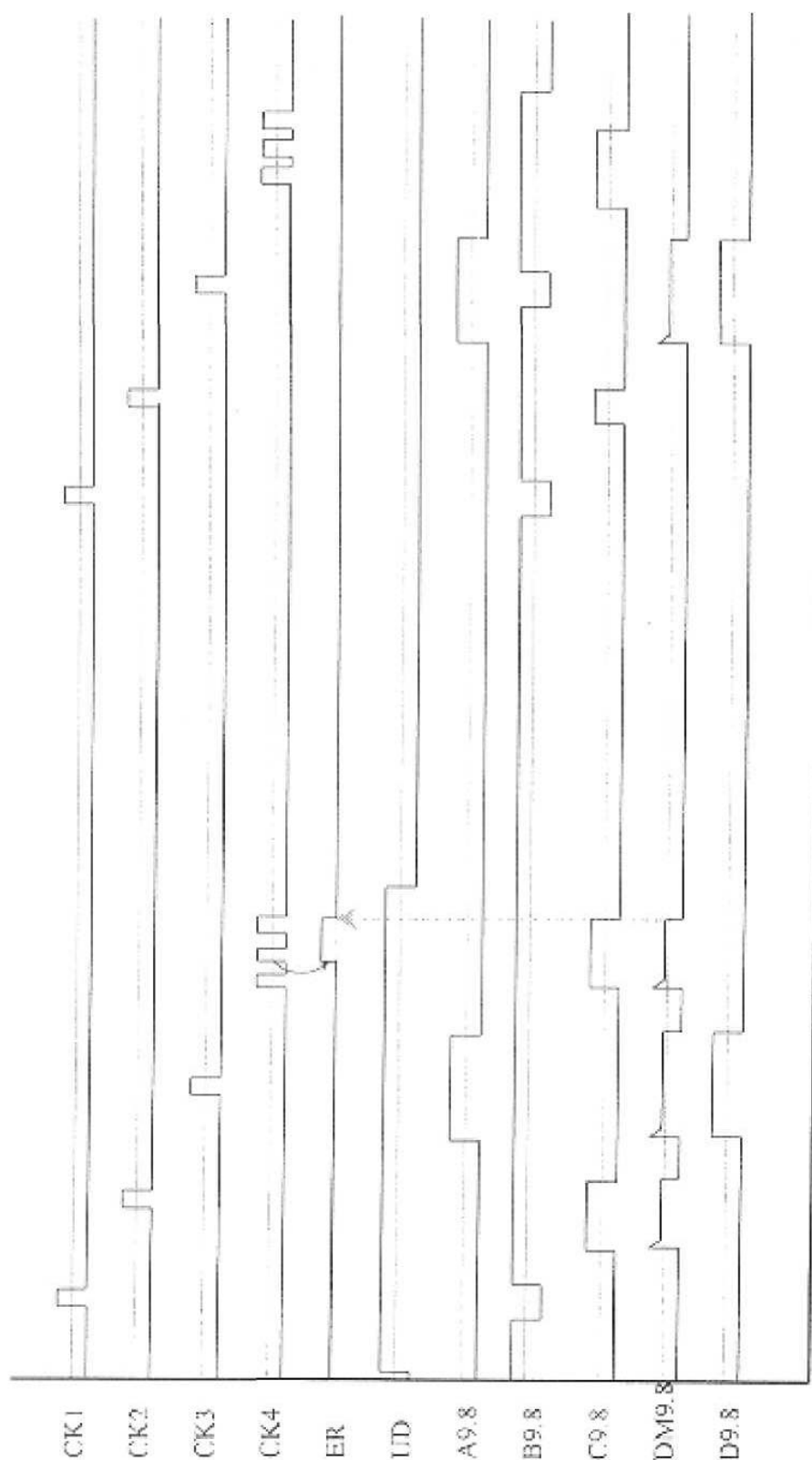


Рисунок 3.- Временная диаграмма формирования сигнала «ERi».

#### 4 Условное графическое изображение МБИС

4.1 Условное графическое изображение МБИС представлено на рисунке 4

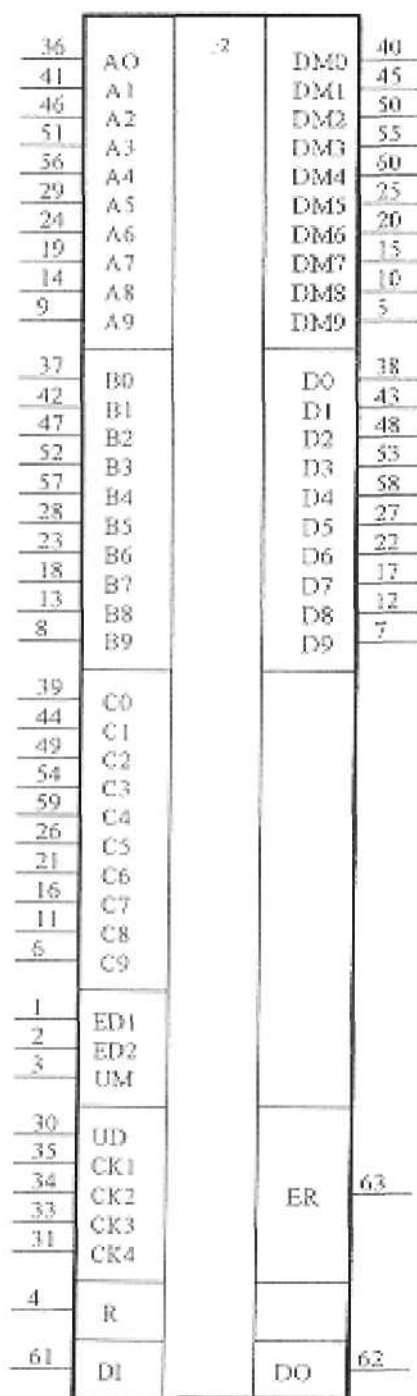


Рисунок 4 - Условное графическое изображение МБИС